

10.80-22
07.26.04

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application: 2 0 0 4 年 3 月 1 2 日

出 願 番 号
Application Number: 特 願 2 0 0 4 - 0 7 0 8 5 9

[ST. 10/C]: [J P 2 0 0 4 - 0 7 0 8 5 9]

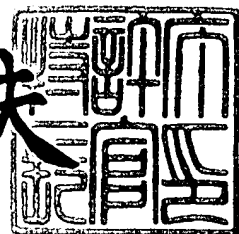
出 願 人
Applicant(s): 日 本 碍 子 株 式 会 社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2 0 0 4 年 3 月 3 0 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願
【整理番号】 PCK18205GA
【提出日】 平成16年 3月12日
【あて先】 特許庁長官殿
【国際特許分類】 H01L 41/09
H01J 3/00

【発明者】
【住所又は居所】 愛知県名古屋市長区瑞穂区須田町2番56号 日本碍子株式会社内
【氏名】 武内 幸久

【発明者】
【住所又は居所】 愛知県名古屋市長区瑞穂区須田町2番56号 日本碍子株式会社内
【氏名】 七瀧 努

【発明者】
【住所又は居所】 愛知県名古屋市長区瑞穂区須田町2番56号 日本碍子株式会社内
【氏名】 大和田 巖

【発明者】
【住所又は居所】 愛知県名古屋市長区瑞穂区須田町2番56号 日本碍子株式会社内
【氏名】 赤尾 隆嘉

【特許出願人】
【識別番号】 000004064
【氏名又は名称】 日本碍子株式会社

【代理人】
【識別番号】 100077665
【弁理士】
【氏名又は名称】 千葉 剛宏

【選任した代理人】
【識別番号】 100116676
【弁理士】
【氏名又は名称】 宮寺 利幸

【パリ条約による優先権等の主張】
【国名】 アメリカ合衆国
【出願日】 2003年12月 8日
【出願番号】 10/730754

【先の出願に基づく優先権主張】
【出願番号】 特願2003- 86501
【出願日】 平成15年 3月26日

【先の出願に基づく優先権主張】
【出願番号】 特願2003-345992
【出願日】 平成15年10月 3日

【先の出願に基づく優先権主張】
【出願番号】 特願2003-410830
【出願日】 平成15年12月 9日

【手数料の表示】
【予納台帳番号】 001834
【納付金額】 21,000円

【提出物件の目録】
【物件名】 特許請求の範囲 1
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1

【包括委任状番号】 9724024
【包括委任状番号】 0206306

【書類名】 特許請求の範囲**【請求項 1】**

複数の画素に応じて配列された複数の電子放出素子を有し、各電子放出素子からの電子放出によって画像表示を行う表示装置において、

第 1 の期間に、全ての前記電子放出素子に必要な電荷を蓄積し、

前記第 1 の期間後の第 2 の期間に、全ての前記電子放出素子に対して電子放出に必要な電圧を印加して、発光対象の画素に対応した複数の電子放出素子から電子を放出させて、前記発光対象の画素を発光させることを特徴とする表示装置。

【請求項 2】

請求項 1 記載の表示装置において、

全ての電子放出素子を走査して各電子放出素子に必要な電圧を印加する駆動回路を有し

、
1 枚の画像の表示期間を 1 フレームとしたとき、該 1 フレーム内に 1 つの前記第 1 の期間と、1 つの前記第 2 の期間が含まれている場合に、

前記駆動回路は、

前記第 1 の期間に、全ての前記電子放出素子を走査して、発光対象の画素に対応した複数の電子放出素子にそれぞれ対応する画素の輝度レベルに応じた蓄積電圧を印加し、前記第 1 の期間後の第 2 の期間に、全ての電子放出素子に一定の放出電圧を印加するように駆動制御し、

前記第 1 の期間に、前記発光対象の画素に対応した複数の電子放出素子にそれぞれ対応する画素の輝度レベルに応じた量の電荷を蓄積させ、

前記第 2 の期間に、前記発光対象の画素に対応した前記複数の電子放出素子からそれぞれ対応する画素の輝度レベルに応じた量の電子を放出させて、前記発光対象の画素を発光させることを特徴とする表示装置。

【請求項 3】

請求項 1 記載の表示装置において、

全ての電子放出素子を走査して各電子放出素子に必要な電圧を印加する駆動回路を有し

、
1 枚の画像の表示期間を 1 フレームとし、該 1 フレームを複数に分割し、これら複数の分割期間の輝度レベルがそれぞれ異なる場合における 1 つの前記分割期間を 1 つのサブフィールドとしたとき、該 1 つのサブフィールド内に 1 つの前記第 1 の期間と、1 つの前記第 2 の期間が含まれている場合に、

前記駆動回路は、

前記第 1 の期間に、全ての前記電子放出素子を走査して、発光対象の前記電子放出素子に一定の蓄積電圧を印加し、前記第 1 の期間後の第 2 の期間に、全ての前記電子放出素子に対してそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた放出電圧を印加するように駆動制御し、

前記第 1 の期間に、前記発光対象の前記電子放出素子に一定量の電荷を蓄積させ、

前記第 2 の期間に、前記発光対象の画素に対応した前記複数の電子放出素子からそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電子を放出させて、前記発光対象の画素を発光させることを特徴とする表示装置。

【請求項 4】

請求項 1 記載の表示装置において、

全ての電子放出素子を走査して各電子放出素子に必要な電圧を印加する駆動回路を有し

、
1 枚の画像の表示期間を 1 フレームとし、該 1 フレームを複数に分割し、これら複数の分割期間の輝度レベルがそれぞれ異なる場合における 1 つの前記分割期間を 1 つのサブフィールドとしたとき、該 1 つのサブフィールド内に 1 つの前記第 1 の期間と、1 つの前記第 2 の期間が含まれている場合に、

前記駆動回路は、

前記第1の期間に、全ての前記電子放出素子を走査して、発光対象の前記電子放出素子に対してそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた蓄積電圧を印加し、前記第1の期間後の第2の期間に、全ての前記電子放出素子に対して一定の放出電圧を印加するように駆動制御し、

前記第1の期間に、前記発光対象の前記電子放出素子にそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電荷を蓄積させ、

前記第2の期間に、前記発光対象の画素に対応した前記複数の電子放出素子からそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電子を放出させて、前記発光対象の画素を発光させることを特徴とする表示装置。

【請求項5】

請求項1記載の表示装置において、

全ての電子放出素子を走査して各電子放出素子に必要な電圧を印加する駆動回路を有し

、
1枚の画像の表示期間を1フレームとし、該1フレームを複数に分割し、これら複数の分割期間の輝度レベルがそれぞれ同じ場合における1つの前記分割期間を1つのリニアサブフィールドとしたとき、該1つのリニアサブフィールド内に1つの前記第1の期間と、1つの前記第2の期間が含まれている場合に、

前記駆動回路は、

前記第1の期間に、全ての前記電子放出素子を走査して、当該リニアサブフィールドにおいて発光対象の前記電子放出素子に対してそれぞれ一定の蓄積電圧を印加し、前記第1の期間後の第2の期間に、全ての前記電子放出素子に対して一定の放出電圧を印加するように制御し、

前記第1の期間に、当該リニアサブフィールドにおいて発光対象の前記電子放出素子にそれぞれ一定量の電荷を蓄積させ、

前記第2の期間に、当該リニアサブフィールドにおいて発光対象の画素に対応した前記複数の電子放出素子から一定量の電子を放出させて、前記発光対象の画素を発光させることを特徴とする表示装置。

【請求項6】

請求項1記載の表示装置において、

全ての電子放出素子を走査して各電子放出素子に必要な電圧を印加する駆動回路を有し

、
1枚の画像の表示期間を1フレームとしたとき、該1フレーム内に1つの前記第1の期間と、1つの前記第2の期間が含まれている場合に、

前記駆動回路は、

前記第1の期間に、全ての前記電子放出素子に一定の蓄積電圧を印加し、前記第1の期間後の第2の期間に、全ての前記電子放出素子を走査して、発光対象の画素に対応した複数の電子放出素子にそれぞれ対応する画素の輝度レベルに応じた放出電圧を印加するように駆動制御し、

前記第1の期間に、全ての前記電子放出素子に一定量の電荷を蓄積させ、

前記第2の期間に、前記発光対象の画素に対応した前記複数の電子放出素子からそれぞれ対応する画素の輝度レベルに応じた量の電子を放出させて、前記発光対象の画素を発光させることを特徴とする表示装置。

【請求項7】

請求項1記載の表示装置において、

全ての電子放出素子を走査して各電子放出素子に必要な電圧を印加する駆動回路を有し

、
1枚の画像の表示期間を1フレームとし、該1フレームを複数に分割し、これら複数の分割期間の輝度レベルがそれぞれ異なる場合における1つの前記分割期間を1つのサブフィールドとしたとき、該1つのサブフィールド内に1つの前記第1の期間と、1つの前記第2の期間が含まれている場合に、

前記駆動回路は、

前記第 1 の期間に、全ての前記電子放出素子に対してそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた蓄積電圧を印加し、前記第 1 の期間後の第 2 の期間に、全ての前記電子放出素子を走査して、発光対象の前記電子放出素子に一定の放出電圧を印加するように駆動制御し、

前記第 1 の期間に、全ての前記電子放出素子にそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電荷を蓄積させ、

前記第 2 の期間に、前記発光対象の画素に対応した前記複数の電子放出素子からそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電子を放出させて、前記発光対象の画素を発光させることを特徴とする表示装置。

【請求項 8】

請求項 1 記載の表示装置において、

全ての電子放出素子を走査して各電子放出素子に必要な電圧を印加する駆動回路を有し

、
1 枚の画像の表示期間を 1 フレームとし、該 1 フレームを複数に分割し、これら複数の分割期間の輝度レベルがそれぞれ異なる場合における 1 つの前記分割期間を 1 つのサブフィールドとしたとき、該 1 つのサブフィールド内に 1 つの前記第 1 の期間と、1 つの前記第 2 の期間が含まれている場合に、

前記駆動回路は、

前記第 1 の期間に、全ての前記電子放出素子に一定の蓄積電圧を印加し、前記第 1 の期間後の第 2 の期間に、全ての前記電子放出素子を走査して、発光対象の前記電子放出素子に対してそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた放出電圧を印加するように駆動制御し、

前記第 1 の期間に、全ての前記電子放出素子に一定量の電荷を蓄積させ、

前記第 2 の期間に、前記発光対象の画素に対応した前記複数の電子放出素子からそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電子を放出させて、前記発光対象の画素を発光させることを特徴とする表示装置。

【請求項 9】

請求項 1 記載の表示装置において、

全ての電子放出素子を走査して各電子放出素子に必要な電圧を印加する駆動回路を有し

、
1 枚の画像の表示期間を 1 フレームとし、該 1 フレームを複数に分割し、これら複数の分割期間の輝度レベルがそれぞれ同じ場合における 1 つの前記分割期間を 1 つのリニアサブフィールドとしたとき、該 1 つのリニアサブフィールド内に 1 つの前記第 1 の期間と、1 つの前記第 2 の期間が含まれている場合に、

前記駆動回路は、

前記第 1 の期間に、全ての前記電子放出素子に対して一定の蓄積電圧を印加し、前記第 1 の期間後の第 2 の期間に、全ての前記電子放出素子を走査して、当該リニアサブフィールドにおいて発光対象の前記電子放出素子に対してそれぞれ一定の放出電圧を印加するように駆動制御し、

前記第 1 の期間に、当該リニアサブフィールドにおいて発光対象の前記電子放出素子にそれぞれ一定量の電荷を蓄積させ、

前記第 2 の期間に、当該リニアサブフィールドにおいて発光対象の画素に対応した前記複数の電子放出素子から一定量の電子を放出させて、前記発光対象の画素を発光させることを特徴とする表示装置。

【請求項 10】

請求項 2、4、5 又は 7 記載の表示装置において、

前記駆動回路は、

パルス振幅が一定のパルス信号を生成するパルス生成回路と、

前記第 1 の期間に、前記パルス信号を振幅変調して前記蓄積電圧を生成する振幅変調回

路とを有することを特徴とする表示装置。

【請求項 1 1】

請求項 2、4、5 又は 7 記載の表示装置において、
前記駆動回路は、

前記電子放出素子に印加される電圧波形の立ち上がり部分又は立ち下がり部分の波形が連続的にレベルが変化するパルス信号を生成するパルス生成回路と、

前記第 1 の期間に、前記パルス信号をパルス幅変調して前記蓄積電圧を生成するパルス幅変調回路とを有することを特徴とする表示装置。

【請求項 1 2】

請求項 3、6、8 又は 9 記載の表示装置において、
前記駆動回路は、

パルス振幅が一定のパルス信号を生成するパルス生成回路と、

前記第 2 の期間に、前記パルス信号を振幅変調して前記放出電圧を生成する振幅変調回路とを有することを特徴とする表示装置。

【請求項 1 3】

請求項 3、6、8 又は 9 記載の表示装置において、
前記駆動回路は、

前記電子放出素子に印加される電圧波形の立ち上がり部分又は立ち下がり部分の波形が連続的にレベルが変化するパルス信号を生成するパルス生成回路と、

前記第 2 の期間に、前記パルス信号をパルス幅変調して前記放出電圧を生成するパルス幅変調回路とを有することを特徴とする表示装置。

【請求項 1 4】

請求項 2 ～ 1 3 のいずれか 1 項に記載の表示装置において、

前記電子放出素子は、一方向への電界の印加によって電子が蓄積された状態（第 1 の状態）に変化し、前記第 1 の状態から他方向への電界の印加によって電子が放出される状態（第 2 の状態）に変化する特性を有する場合に、

前記駆動回路は、非選択状態にある電子放出素子に対して、前記第 1 の状態となる電圧から前記第 2 の状態の直前の状態となる電圧までの間に含まれる任意の電圧を印加するように制御することを特徴とする表示装置。

【請求項 1 5】

請求項 2 記載の表示装置において、

前記電子放出素子がそれぞれ対応する選択線を通じて選択／非選択される場合に、

前記駆動回路は、

非選択状態にある電子放出素子の選択線を高インピーダンス状態にすることを特徴とする表示装置。

【請求項 1 6】

複数の電子放出素子と、

前記電子放出素子を選択／非選択する選択線と、

選択状態の電子放出素子に対して ON/OFF 信号を供給する信号線と、

1 枚の画像の表示期間を 1 フレームとしたとき、該 1 フレームにおいて各電子放出素子を選択期間、リセット期間、非選択期間の時間的割り当てで駆動する駆動回路とを有し、

前記駆動回路は、

前記選択期間において選択状態とされた発光対象の電子放出素子に、該電子放出素子が発光するのに十分な電圧を印加し、

前記リセット期間において選択状態とされた電子放出素子に対して、その後の非選択期間での電圧変動の中心電圧となる基準電圧を印加し、

前記非選択期間において非選択状態とされた電子放出素子の選択線を高インピーダンス状態にすることを特徴とする表示装置。

【請求項 1 7】

請求項 1 6 記載の表示装置において、

前記リセット期間後の前記非選択期間の時間幅は、次のフレームの階調レベルに応じて設定されていることを特徴とする表示装置。

【請求項 18】

請求項 16 記載の表示装置において、

前記非選択期間は、前記リセット期間前に割り当てられる第 1 の非選択期間と、前記リセット期間後に割り当てられる第 2 の非選択期間を有し、

前記第 2 の非選択期間の時間幅は、次のフレームの階調レベルに応じて設定されていることを特徴とする表示装置。

【請求項 19】

複数の画素に応じて配列された複数の電子放出素子を有し、各電子放出素子からの電子放出によって画像表示を行う表示装置の駆動方法において、

第 1 の期間に、全ての前記電子放出素子に必要な電荷を蓄積させるステップと、

前記第 1 の期間後の第 2 の期間に、全ての前記電子放出素子に対して電子放出に必要な電圧を印加して、発光対象の画素に対応した複数の電子放出素子から電子を放出させて、前記発光対象の画素を発光させるステップとを有することを特徴とする表示装置の駆動方法。

【請求項 20】

請求項 19 記載の表示装置の駆動方法において、

1 枚の画像の表示期間を 1 フレームとしたとき、該 1 フレーム内に 1 つの前記第 1 の期間と、1 つの前記第 2 の期間が含まれている場合に、

前記第 1 の期間に、全ての前記電子放出素子を走査して、発光対象の画素に対応した複数の電子放出素子にそれぞれ対応する画素の輝度レベルに応じた蓄積電圧を印加することにより、前記発光対象の画素に対応した複数の電子放出素子にそれぞれ対応する画素の輝度レベルに応じた量の電荷を蓄積させるステップと、

前記第 1 の期間後の第 2 の期間に、全ての電子放出素子に一定の放出電圧を印加して、前記発光対象の画素に対応した前記複数の電子放出素子からそれぞれ対応する画素の輝度レベルに応じた量の電子を放出させて、前記発光対象の画素を発光させるステップとを有することを特徴とする表示装置の駆動方法。

【請求項 21】

請求項 19 記載の表示装置の駆動方法において、

1 枚の画像の表示期間を 1 フレームとし、該 1 フレームを複数に分割し、これら複数の分割期間の輝度レベルがそれぞれ異なる場合における 1 つの前記分割期間を 1 つのサブフィールドとしたとき、該 1 つのサブフィールド内に 1 つの前記第 1 の期間と、1 つの前記第 2 の期間が含まれている場合に、

前記第 1 の期間に、全ての前記電子放出素子を走査して、発光対象の前記電子放出素子に一定の蓄積電圧を印加することにより、前記発光対象の前記電子放出素子に一定量の電荷を蓄積させるステップと、

前記第 1 の期間後の第 2 の期間に、全ての前記電子放出素子に対してそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた放出電圧を印加して、前記発光対象の画素に対応した前記複数の電子放出素子からそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電子を放出させて、前記発光対象の画素を発光させるステップとを有することを特徴とする表示装置の駆動方法。

【請求項 22】

請求項 19 記載の表示装置の駆動方法において、

1 枚の画像の表示期間を 1 フレームとし、該 1 フレームを複数に分割し、これら複数の分割期間の輝度レベルがそれぞれ異なる場合における 1 つの前記分割期間を 1 つのサブフィールドとしたとき、該 1 つのサブフィールド内に 1 つの前記第 1 の期間と、1 つの前記第 2 の期間が含まれている場合に、

前記第 1 の期間に、全ての前記電子放出素子を走査して、発光対象の前記電子放出素子に対してそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた蓄積電圧を印

加することにより、前記発光対象の前記電子放出素子にそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電荷を蓄積させるステップと、

前記第1の期間後の第2の期間に、全ての前記電子放出素子に対して一定の放出電圧を印加して、前記発光対象の画素に対応した前記複数の電子放出素子からそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電子を放出させて、前記発光対象の画素を発光させるステップとを有することを特徴とする表示装置の駆動方法。

【請求項23】

請求項19記載の表示装置の駆動方法において、

1枚の画像の表示期間を1フレームとし、該1フレームを複数に分割し、これら複数の分割期間の輝度レベルがそれぞれ同じ場合における1つの前記分割期間を1つのリニアサブフィールドとしたとき、該1つのリニアサブフィールド内に1つの前記第1の期間と、1つの前記第2の期間が含まれている場合に、

前記第1の期間に、全ての前記電子放出素子を走査して、当該リニアサブフィールドにおいて発光対象の前記電子放出素子に対してそれぞれ一定の蓄積電圧を印加することにより、当該リニアサブフィールドにおいて発光対象の前記電子放出素子にそれぞれ一定量の電荷を蓄積させるステップと、

前記第1の期間後の第2の期間に、全ての前記電子放出素子に対して一定の放出電圧を印加して、当該リニアサブフィールドにおいて発光対象の画素に対応した前記複数の電子放出素子から一定量の電子を放出させて、前記発光対象の画素を発光させるステップとを有することを特徴とする表示装置の駆動方法。

【請求項24】

請求項19記載の表示装置の駆動方法において、

1枚の画像の表示期間を1フレームとしたとき、該1フレーム内に1つの前記第1の期間と、1つの前記第2の期間が含まれている場合に、

前記第1の期間に、全ての前記電子放出素子に一定の蓄積電圧を印加して、全ての前記電子放出素子に一定量の電荷を蓄積させるステップと、

前記第1の期間後の第2の期間に、全ての前記電子放出素子を走査して、発光対象の画素に対応した複数の電子放出素子にそれぞれ対応する画素の輝度レベルに応じた放出電圧を印加することにより、前記発光対象の画素に対応した前記複数の電子放出素子からそれぞれ対応する画素の輝度レベルに応じた量の電子を放出させて、前記発光対象の画素を発光させるステップとを有することを特徴とする表示装置の駆動方法。

【請求項25】

請求項19記載の表示装置の駆動方法において、

1枚の画像の表示期間を1フレームとし、該1フレームを複数に分割し、これら複数の分割期間の輝度レベルがそれぞれ異なる場合における1つの前記分割期間を1つのサブフィールドとしたとき、該1つのサブフィールド内に1つの前記第1の期間と、1つの前記第2の期間が含まれている場合に、

前記第1の期間に、全ての前記電子放出素子に対してそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた蓄積電圧を印加して、全ての前記電子放出素子にそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電荷を蓄積させるステップと、

前記第1の期間後の第2の期間に、全ての前記電子放出素子を走査して、発光対象の前記電子放出素子に一定の放出電圧を印加することにより、前記発光対象の画素に対応した前記複数の電子放出素子からそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電子を放出させて、前記発光対象の画素を発光させるステップとを有することを特徴とする表示装置の駆動方法。

【請求項26】

請求項19記載の表示装置の駆動方法において、

1枚の画像の表示期間を1フレームとし、該1フレームを複数に分割し、これら複数の分割期間の輝度レベルがそれぞれ異なる場合における1つの前記分割期間を1つのサブフ

ィールドとしたとき、該1つのサブフィールド内に1つの前記第1の期間と、1つの前記第2の期間が含まれている場合に、

前記第1の期間に、全ての前記電子放出素子に一定の蓄積電圧を印加して、全ての前記電子放出素子に一定量の電荷を蓄積させるステップと、

前記第1の期間後の第2の期間に、全ての前記電子放出素子を走査して、発光対象の前記電子放出素子に対してそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた放出電圧を印加することにより、前記発光対象の画素に対応した前記複数の電子放出素子からそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電子を放出させて、前記発光対象の画素を発光させるステップとを有することを特徴とする表示装置の駆動方法。

【請求項27】

請求項19載の表示装置の駆動方法において、

1枚の画像の表示期間を1フレームとし、該1フレームを複数に分割し、これら複数の分割期間の輝度レベルがそれぞれ同じ場合における1つの前記分割期間を1つのリニアサブフィールドとしたとき、該1つのリニアサブフィールド内に1つの前記第1の期間と、1つの前記第2の期間が含まれている場合に、

前記第1の期間に、全ての前記電子放出素子に対して一定の蓄積電圧を印加して、当該リニアサブフィールドにおいて発光対象の前記電子放出素子にそれぞれ一定量の電荷を蓄積させるステップと、

前記第1の期間後の第2の期間に、全ての前記電子放出素子を走査して、当該リニアサブフィールドにおいて発光対象の前記電子放出素子に対してそれぞれ一定の放出電圧を印加することにより、当該リニアサブフィールドにおいて発光対象の画素に対応した前記複数の電子放出素子から一定量の電子を放出させて、前記発光対象の画素を発光させるステップとを有することを特徴とする表示装置の駆動方法。

【請求項28】

請求項20、22、23又は25記載の表示装置の駆動方法において、

パルス振幅が一定のパルス信号を生成し、

前記第1の期間に、前記パルス信号を振幅変調して前記蓄積電圧を生成することを特徴とする表示装置の駆動方法。

【請求項29】

請求項20、22、23又は25記載の表示装置の駆動方法において、

前記電子放出素子に印加される電圧波形の立ち上がり部分又は立ち下がり部分の波形が連続的にレベルが変化するパルス信号を生成し、

前記第1の期間に、前記パルス信号をパルス幅変調して前記蓄積電圧を生成することを特徴とする表示装置の駆動方法。

【請求項30】

請求項21、24、26又は27記載の表示装置の駆動方法において、

パルス振幅が一定のパルス信号を生成し、

前記第2の期間に、前記パルス信号を振幅変調して前記放出電圧を生成することを特徴とする表示装置の駆動方法。

【請求項31】

請求項21、24、26又は27記載の表示装置の駆動方法において、

前記電子放出素子に印加される電圧波形の立ち上がり部分又は立ち下がり部分の波形が連続的にレベルが変化するパルス信号を生成し、

前記第2の期間に、前記パルス信号をパルス幅変調して前記放出電圧を生成することを特徴とする表示装置の駆動方法。

【請求項32】

請求項19～31のいずれか1項に記載の表示装置の駆動方法において、

前記電子放出素子は、一方向への電界の印加によって電子が蓄積された状態（第1の状態）に変化し、前記第1の状態から他方向への電界の印加によって電子が放出される状態

(第2の状態)に変化する特性を有する場合に、

非選択状態にある電子放出素子に対して、前記第1の状態となる電圧から前記第2の状態の直前の状態となる電圧までの間に含まれる任意の電圧を印加するように駆動制御することを特徴とする表示装置の駆動方法。

【請求項33】

請求項19～32のいずれか1項に記載の表示装置の駆動方法において、

前記電子放出素子がそれぞれ対応する選択線を通じて選択／非選択される場合に、

非選択状態にある電子放出素子の選択線を高インピーダンス状態にすることを特徴とする表示装置の駆動方法。

【請求項34】

複数の電子放出素子と、

前記電子放出素子を選択／非選択する選択線と、

選択状態の電子放出素子に対してON/OFF信号を供給する信号線とを有する表示装置の駆動方法において、

1枚の画像の表示期間を1フレームとしたとき、該1フレームにおいて各電子放出素子を選択期間、リセット期間、非選択期間の時間的割り当てで駆動する場合であって、

前記選択期間において選択状態とされた発光対象の電子放出素子に、該電子放出素子が発光するのに十分な電圧を印加するステップと、

前記リセット期間において選択状態とされた電子放出素子に対して、その後の非選択期間での電圧変動の中心電圧となる基準電圧を印加するステップと、

前記非選択期間において非選択状態とされた電子放出素子の選択線を高インピーダンス状態にするステップとを有することを特徴とする表示装置の駆動方法。

【請求項35】

請求項34記載の表示装置の駆動方法において、

前記リセット期間後の前記非選択期間の時間幅は、次のフレームの階調レベルに応じて設定されていることを特徴とする表示装置の駆動方法。

【請求項36】

請求項34記載の表示装置の駆動方法において、

前記非選択期間は、前記リセット期間前に割り当てられる第1の非選択期間と、前記リセット期間後に割り当てられる第2の非選択期間を有し、

前記第2の非選択期間の時間幅は、次のフレームの階調レベルに応じて設定されていることを特徴とする表示装置の駆動方法。

【請求項37】

第1の期間に、電子放出に必要な電荷を蓄積し、

前記第1の期間後の第2の期間に、電子放出に必要な電圧を印加して、蓄積した電荷量に応じた量の電子を放出することを特徴とする電子放出素子。

【請求項38】

複数の電子放出素子のうち、少なくとも1つの電子放出素子を選択して、該選択した電子放出素子から電子を放出させる電子放出素子の駆動装置において、

前記電子放出素子が、一方向への電界の印加によって電子が蓄積された状態(第1の状態)に変化し、前記第1の状態から他方向への電界の印加によって電子が放出される状態(第2の状態)に変化する特性を有する場合に、

前記複数の電子放出素子のうち、非選択状態にある電子放出素子に対して、前記第1の状態となる電圧から前記第2の状態の直前の状態となる電圧までの間に含まれる任意の電圧を印加するように制御することを特徴とする電子放出素子の駆動装置。

【請求項39】

複数の電子放出素子を有する電子放出装置において、

第1の期間に、全ての前記電子放出素子に対してそれぞれ必要な電荷を蓄積し、

前記第1の期間後の第2の期間に、全ての前記電子放出素子に対して電子放出に必要な電圧を印加して、前記電子放出素子に蓄積されている電荷の量に応じた量の電子を放出す

ることを特徴とする電子放出装置。

【請求項 4 0】

請求項 3 9 記載の電子放出装置において、

前記第 1 の期間に、前記各電子放出素子に対してそれぞれ蓄積させるべき電荷量に応じた蓄積電圧を印加し、

前記第 1 の期間後の第 2 の期間に、全ての前記電子放出素子に対して一定の放出電圧を印加することを特徴とする電子放出装置。

【請求項 4 1】

請求項 4 0 記載の電子放出装置において、

パルス振幅が一定のパルス信号を生成するパルス生成回路と、

前記第 1 の期間に、前記パルス信号を振幅変調して前記蓄積電圧を生成する振幅変調回路とを有することを特徴とする電子放出装置。

【請求項 4 2】

請求項 4 0 記載の電子放出装置において、

前記電子放出素子に印加される電圧波形の立ち上がり部分又は立ち下がり部分の波形が連続的にレベルが変化するパルス信号を生成するパルス生成回路と、

前記第 1 の期間に、前記パルス信号をパルス幅変調して前記蓄積電圧を生成するパルス幅変調回路とを有することを特徴とする電子放出装置。

【請求項 4 3】

複数の電子放出素子を有する電子放出装置において、

第 1 の期間に、全ての前記電子放出素子に対して一定の蓄積電圧を印加して、一定量の電荷を蓄積し、

前記第 1 の期間後の第 2 の期間に、前記各電子放出素子に対してそれぞれ電子放出量に応じた放出電圧を印加して、前記各電子放出素子からそれぞれ放電電圧に応じた量の電子を放出することを特徴とする電子放出装置。

【請求項 4 4】

請求項 4 3 記載の電子放出装置において、

パルス振幅が一定のパルス信号を生成するパルス生成回路と、

前記第 2 の期間に、前記パルス信号を振幅変調して前記放出電圧を生成する振幅変調回路とを有することを特徴とする電子放出装置。

【請求項 4 5】

請求項 4 3 記載の電子放出装置において、

前記電子放出素子に印加される電圧波形の立ち上がり部分又は立ち下がり部分の波形が連続的にレベルが変化するパルス信号を生成するパルス生成回路と、

前記第 2 の期間に、前記パルス信号をパルス幅変調して前記放出電圧を生成するパルス幅変調回路とを有することを特徴とする電子放出装置。

【請求項 4 6】

請求項 3 9 ～ 4 5 のいずれか 1 項に記載の電子放出装置において、

前記電子放出素子は、一方向への電界の印加によって電子が蓄積された状態（第 1 の状態）に変化し、前記第 1 の状態から他方向への電界の印加によって電子が放出される状態（第 2 の状態）に変化する特性を有する場合に、

非選択状態にある電子放出素子に対して、前記第 1 の状態となる電圧から前記第 2 の状態の直前の状態となる電圧までの間に含まれる任意の電圧を印加するように制御する駆動回路を有することを特徴とする電子放出装置。

【請求項 4 7】

第 1 の期間に、電子放出に必要な電荷を蓄積するステップと、

前記第 1 の期間後の第 2 の期間に、電子放出に必要な電圧を印加して、蓄積した電荷量に応じた量の電子を放出するステップとを有することを特徴とする電子放出素子の駆動方法。

【請求項 4 8】

複数の電子放出素子のうち、少なくとも1つの電子放出素子を選択して、該選択した電子放出素子から電子を放出させる電子放出素子の駆動方法において、

前記電子放出素子が、一方向への電界の印加によって電子が蓄積された状態（第1の状態）に変化し、前記第1の状態から他方向への電界の印加によって電子が放出される状態（第2の状態）に変化する特性を有する場合に、

前記複数の電子放出素子のうち、非選択状態にある電子放出素子に対して、前記第1の状態となる電圧から前記第2の状態の直前の状態となる電圧までの間に含まれる任意の電圧を印加するように制御することを特徴とする電子放出素子の駆動方法。

【請求項49】

複数の電子放出素子を有する電子放出装置の駆動方法において、

第1の期間に、全ての前記電子放出素子に対してそれぞれ必要な電荷を蓄積するステップと、

前記第1の期間後の第2の期間に、全ての前記電子放出素子に対して電子放出に必要な電圧を印加して、前記電子放出素子に蓄積されている電荷の量に応じた量の電子を放出するステップとを有することを特徴とする電子放出装置の駆動方法。

【請求項50】

請求項49記載の電子放出装置の駆動方法において、

前記第1の期間に、前記各電子放出素子に対してそれぞれ蓄積させるべき電荷量に応じた蓄積電圧を印加し、

前記第1の期間後の第2の期間に、全ての前記電子放出素子に対して一定の放出電圧を印加することを特徴とする電子放出装置の駆動方法。

【請求項51】

請求項50記載の電子放出装置の駆動方法において、

前記第1の期間に、パルス振幅が一定のパルス信号を振幅変調して前記蓄積電圧を生成することを特徴とする電子放出装置の駆動方法。

【請求項52】

請求項50記載の電子放出装置の駆動方法において、

前記電子放出素子に印加される電圧波形の立ち上がり部分又は立ち下がり部分の波形が連続的にレベルが変化するパルス信号を生成し、

前記第1の期間に、前記パルス信号をパルス幅変調して前記蓄積電圧を生成することを特徴とする電子放出装置の駆動方法。

【請求項53】

複数の電子放出素子を有する電子放出装置の駆動方法において、

第1の期間に、全ての前記電子放出素子に対して一定の蓄積電圧を印加して、一定量の電荷を蓄積するステップと、

前記第1の期間後の第2の期間に、前記各電子放出素子に対してそれぞれ電子放出量に応じた放出電圧を印加して、前記各電子放出素子からそれぞれ放電電圧に応じた量の電子を放出するステップとを有することを特徴とする電子放出装置の駆動方法。

【請求項54】

請求項53記載の電子放出装置の駆動方法において、

前記第2の期間に、パルス振幅が一定のパルス信号を振幅変調して前記放出電圧を生成することを特徴とする電子放出装置の駆動方法。

【請求項55】

請求項53記載の電子放出装置の駆動方法において、

前記電子放出素子に印加される電圧波形の立ち上がり部分又は立ち下がり部分の波形が連続的にレベルが変化するパルス信号を生成し、

前記第2の期間に、前記パルス信号をパルス幅変調して前記放出電圧を生成することを特徴とする電子放出装置の駆動方法。

【請求項56】

請求項49～55のいずれか1項に記載の電子放出装置の駆動方法において、

前記電子放出素子は、一方向への電界の印加によって電子が蓄積された状態（第 1 の状態）に変化し、前記第 1 の状態から他方向への電界の印加によって電子が放出される状態（第 2 の状態）に変化する特性を有する場合に、

非選択状態にある電子放出素子に対して、前記第 1 の状態となる電圧から前記第 2 の状態の直前の状態となる電圧までの間に含まれる任意の電圧を印加するように制御することを特徴とする電子放出装置の駆動方法。

【書類名】明細書

【発明の名称】表示装置、表示装置の駆動方法、電子放出素子、電子放出素子の駆動方法、電子放出素子の駆動装置、電子放出装置、電子放出装置の駆動方法

【技術分野】**【0001】**

本発明は、複数の画素に応じて配列された複数の電子放出素子に対してそれぞれ画素信号を供給することで画像表示を行う表示装置及びその駆動方法、並びに電子放出素子、電子放出素子の駆動方法、電子放出素子の駆動装置、電子放出装置、電子放出装置の駆動方法に関する。

【背景技術】**【0002】**

近時、電子放出素子は、カソード電極及びアノード電極を有し、フィールドエミッションディスプレイ（FED）やバックライトのような種々のアプリケーションに適用されている。FEDに適用する場合、複数の電子放出素子を二次元的に配列し、これら電子放出素子に対する複数の蛍光体を、所定の間隔をもってそれぞれ配置するようにしている。

【0003】

この電子放出素子の従来例としては、例えば特許文献1～5がある。また、エミッタとなる物質を誘電体で構成し、該誘電体からの電子放出に関して、以下の非特許文献1～3にて諸説が述べられている。

【0004】

【特許文献1】特開平1-311533号公報

【特許文献2】特開平7-147131号公報

【特許文献3】特開2000-285801号公報

【特許文献4】特公昭46-20944号公報

【特許文献5】特公昭44-26125号公報

【非特許文献1】安岡、石井著「強誘電体陰極を用いたパルス電子源」応用物理第68巻第5号、p. 546～550（1999）

【非特許文献2】V.F.Puchkarev, G.A.Mesyats, On the mechanism of emission from the ferroelectric ceramic cathode, J.Appl.Phys., vol. 78, No. 9, 1 November, 1995, p. 5633-5637

【非特許文献3】H.Riege, Electron emission from ferroelectrics - a review, Nucl. Instr. and Meth. A340, p. 80-89 (1994)

【発明の開示】**【発明が解決しようとする課題】****【0005】**

ところで、電子放出素子にて構成された画素を用いて表示装置を構成する場合、多数の画素をマトリックス状に配列し、パッシブマトリックス駆動方式や、アクティブマトリックス駆動方式等で駆動表示することが考えられる。

【0006】

そして、このような場合に、画素を発光させるには、電子放出素子に高電圧を印加する必要がある。そのことから、画素への走査時に発光を行わせる場合、1つの画像を表示させる期間（例えば1フレーム）にわたって高電圧を印加する必要がある、消費電力が大きくなるという問題がある。また、各電子放出素子を選択する回路並びに選択された電子放出素子に画素信号を供給する回路もそれぞれ高電圧に対応した回路にする必要がある。

【0007】

また、非選択行の画素が、選択行の画素に供給される信号の影響を受けることが多く、これは、消費電力が増大につながる。また、各画素でのメモリ効果（電子放出素子での電荷の蓄積）がないことから、高輝度、高コントラスト化に不利になる。

【0008】

本発明はこのような課題を考慮してなされたものであり、低消費電力を図ることができ

、しかも、低電圧駆動が可能な表示装置及びその駆動方法を提供することを目的とする。

【0009】

また、本発明の他の目的は、上述の事項に加えて、非選択状態の画素が、選択状態の画素への信号によって影響を受けることなく、各画素でのメモリ効果を実現でき、高輝度、高コントラスト化を図ることができる表示装置及びその駆動方法を提供することにある。

【0010】

また、本発明の他の目的は、電子放出素子を駆動するための回路系の低電圧駆動を図ることができ、しかも、消費電力の低減化を図ることができる電子放出素子、電子放出素子の駆動装置及び電子放出素子の駆動方法を提供することにある。

【0011】

また、本発明の他の目的は、各電子放出素子に電圧（蓄積電圧や放出電圧）を印加するための回路の低電圧駆動を図ることができ、しかも、消費電力の低減化を図ることができる電子放出装置及びその駆動方法を提供することにある。

【課題を解決するための手段】

【0012】

本発明に係る表示装置は、複数の画素に応じて配列された複数の電子放出素子を有し、各電子放出素子からの電子放出によって画像表示を行う表示装置において、第1の期間に、全ての前記電子放出素子に必要な電荷を蓄積し、前記第1の期間後の第2の期間に、全ての前記電子放出素子に対して電子放出に必要な電圧を印加して、発光対象の画素に対応した複数の電子放出素子から電子を放出させて、前記発光対象の画素を発光させることを特徴とする。

【0013】

また、本発明に係る表示装置の駆動方法は、複数の画素に応じて配列された複数の電子放出素子を有し、各電子放出素子からの電子放出によって画像表示を行う表示装置の駆動方法において、第1の期間に、全ての前記電子放出素子に必要な電荷を蓄積させるステップと、前記第1の期間後の第2の期間に、全ての前記電子放出素子に対して電子放出に必要な電圧を印加して、発光対象の画素に対応した複数の電子放出素子から電子を放出させて、前記発光対象の画素を発光させるステップとを有することを特徴とする。

【0014】

なお、1画素当たり1つの電子放出素子を割り当ててもよいし、1画素当たり複数の電子放出素子を割り当ててもよい。

【0015】

通常、電子放出素子で画素を構成した場合、画素を発光させるには、電子放出素子に高電圧を印加する必要がある。そのことから、画素への走査時に発光を行わせる場合、1つの画像を表示させる期間（例えば1フレーム）にわたって高電圧を印加する必要がある、消費電力が大きくなるという問題がある。また、各容量性素子を選択し、画素信号を供給する回路も高電圧に対応した回路にする必要がある。

【0016】

しかし、この発明では、全ての電子放出素子に電荷を蓄積した後に、全ての電子放出素子に放出電圧を印加して、発光対象の電子放出素子に対応する画素を発光させるというものである。

【0017】

しかも、電子放出素子に電荷を蓄積する期間（第1の期間）と、発光対象の画素に対応する電子放出素子から電子放出させる期間（第2の期間）とを分離したため、各電子放出素子にそれぞれ輝度レベルに応じた電圧（蓄積電圧や放出電圧）を印加するための回路の低電圧駆動を図ることができる。

【0018】

以下、本発明に係る表示装置を実現させるための具体的な駆動方法について説明する。

【0019】

先ず、第1の駆動方法は、1枚の画像の表示期間を1フレームとしたとき、該1フレー

ム内に1つの前記第1の期間と、1つの前記第2の期間が含まれている場合に、前記第1の期間に、全ての前記電子放出素子を走査して、発光対象の画素に対応した複数の電子放出素子にそれぞれ対応する画素の輝度レベルに応じた蓄積電圧を印加することにより、前記発光対象の画素に対応した複数の電子放出素子にそれぞれ対応する画素の輝度レベルに応じた量の電荷を蓄積させ、前記第1の期間後の第2の期間に、全ての電子放出素子に一定の放出電圧を印加して、前記発光対象の画素に対応した前記複数の電子放出素子からそれぞれ対応する画素の輝度レベルに応じた量の電子を放出させて、前記発光対象の画素を発光させるというものである。

【0020】

第2の駆動方法は、1枚の画像の表示期間を1フレームとし、該1フレームを複数に分割し、これら複数の分割期間の輝度レベルがそれぞれ異なる場合における1つの前記分割期間を1つのサブフィールドとしたとき、該1つのサブフィールド内に1つの前記第1の期間と、1つの前記第2の期間が含まれている場合に、前記第1の期間に、全ての前記電子放出素子を走査して、発光対象の前記電子放出素子に一定の蓄積電圧を印加することにより、前記発光対象の前記電子放出素子に一定量の電荷を蓄積させ、前記第1の期間後の第2の期間に、全ての前記電子放出素子に対してそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた放出電圧を印加して、前記発光対象の画素に対応した前記複数の電子放出素子からそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電子を放出させて、前記発光対象の画素を発光させるというものである。

【0021】

第3の駆動方法は、1枚の画像の表示期間を1フレームとし、該1フレームを複数に分割し、これら複数の分割期間の輝度レベルがそれぞれ異なる場合における1つの前記分割期間を1つのサブフィールドとしたとき、該1つのサブフィールド内に1つの前記第1の期間と、1つの前記第2の期間が含まれている場合に、前記第1の期間に、全ての前記電子放出素子を走査して、発光対象の前記電子放出素子に対してそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた蓄積電圧を印加することにより、前記発光対象の前記電子放出素子にそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電荷を蓄積させ、前記第1の期間後の第2の期間に、全ての前記電子放出素子に対して一定の放出電圧を印加して、前記発光対象の画素に対応した前記複数の電子放出素子からそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電子を放出させて、前記発光対象の画素を発光させるというものである。

【0022】

第4の駆動方法は、1枚の画像の表示期間を1フレームとし、該1フレームを複数に分割し、これら複数の分割期間の輝度レベルがそれぞれ同じ場合における1つの前記分割期間を1つのリニアサブフィールドとしたとき、該1つのリニアサブフィールド内に1つの前記第1の期間と、1つの前記第2の期間が含まれている場合に、前記第1の期間に、全ての前記電子放出素子を走査して、当該リニアサブフィールドにおいて発光対象の前記電子放出素子に対してそれぞれ一定の蓄積電圧を印加することにより、当該リニアサブフィールドにおいて発光対象の前記電子放出素子にそれぞれ一定量の電荷を蓄積させ、前記第1の期間後の第2の期間に、全ての前記電子放出素子に対して一定の放出電圧を印加して、当該リニアサブフィールドにおいて発光対象の画素に対応した前記複数の電子放出素子から一定量の電子を放出させて、前記発光対象の画素を発光させるというものである。

【0023】

第5の駆動方法は、1枚の画像の表示期間を1フレームとしたとき、該1フレーム内に1つの前記第1の期間と、1つの前記第2の期間が含まれている場合に、前記第1の期間に、全ての前記電子放出素子に一定の蓄積電圧を印加して、全ての前記電子放出素子に一定量の電荷を蓄積させ、前記第1の期間後の第2の期間に、全ての前記電子放出素子を走査して、発光対象の画素に対応した複数の電子放出素子にそれぞれ対応する画素の輝度レベルに応じた放出電圧を印加することにより、前記発光対象の画素に対応した前記複数の電子放出素子からそれぞれ対応する画素の輝度レベルに応じた量の電子を放出させて、前

記発光対象の画素を発光させるというものである。

【0024】

第6の駆動方法は、1枚の画像の表示期間を1フレームとし、該1フレームを複数に分割し、これら複数の分割期間の輝度レベルがそれぞれ異なる場合における1つの前記分割期間を1つのサブフィールドとしたとき、該1つのサブフィールド内に1つの前記第1の期間と、1つの前記第2の期間が含まれている場合に、前記第1の期間に、全ての前記電子放出素子に対してそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた蓄積電圧を印加して、全ての前記電子放出素子にそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電荷を蓄積させ、前記第1の期間後の第2の期間に、全ての前記電子放出素子を走査して、発光対象の前記電子放出素子に一定の放出電圧を印加することにより、前記発光対象の画素に対応した前記複数の電子放出素子からそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電子を放出させて、前記発光対象の画素を発光させるというものである。

【0025】

第7の駆動方法は、1枚の画像の表示期間を1フレームとし、該1フレームを複数に分割し、これら複数の分割期間の輝度レベルがそれぞれ異なる場合における1つの前記分割期間を1つのサブフィールドとしたとき、該1つのサブフィールド内に1つの前記第1の期間と、1つの前記第2の期間が含まれている場合に、前記第1の期間に、全ての前記電子放出素子に一定の蓄積電圧を印加して、全ての前記電子放出素子に一定量の電荷を蓄積させ、前記第1の期間後の第2の期間に、全ての前記電子放出素子を走査して、発光対象の前記電子放出素子に対してそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた放出電圧を印加することにより、前記発光対象の画素に対応した前記複数の電子放出素子からそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電子を放出させて、前記発光対象の画素を発光させるというものである。

【0026】

第8の駆動方法は、1枚の画像の表示期間を1フレームとし、該1フレームを複数に分割し、これら複数の分割期間の輝度レベルがそれぞれ同じ場合における1つの前記分割期間を1つのリニアサブフィールドとしたとき、該1つのリニアサブフィールド内に1つの前記第1の期間と、1つの前記第2の期間が含まれている場合に、前記第1の期間に、全ての前記電子放出素子に対して一定の蓄積電圧を印加して、当該リニアサブフィールドにおいて発光対象の前記電子放出素子にそれぞれ一定量の電荷を蓄積させ、前記第1の期間後の第2の期間に、全ての前記電子放出素子を走査して、当該リニアサブフィールドにおいて発光対象の前記電子放出素子に対してそれぞれ一定の放出電圧を印加することにより、当該リニアサブフィールドにおいて発光対象の画素に対応した前記複数の電子放出素子から一定量の電子を放出させて、前記発光対象の画素を発光させるというものである。

【0027】

これらの駆動方法において、特に、第1、第3、第4及び第6の駆動方法においては、パルス振幅が一定のパルス信号を生成し、前記第1の期間に、前記パルス信号を振幅変調して前記蓄積電圧を生成するようにしてもよいし、前記電子放出素子に印加される電圧波形の立ち上がり部分又は立ち下がり部分の波形が連続的にレベルが変化するパルス信号を生成し、前記第1の期間に、前記パルス信号をパルス幅変調して前記蓄積電圧を生成するようにしてもよい。

【0028】

また、上述した各種駆動方法において、特に、第2、第5、第7及び第8の駆動方法においては、パルス振幅が一定のパルス信号を生成し、前記第2の期間に、前記パルス信号を振幅変調して前記放出電圧を生成するようにしてもよいし、前記電子放出素子に印加される電圧波形の立ち上がり部分又は立ち下がり部分の波形が連続的にレベルが変化するパルス信号を生成し、前記第2の期間に、前記パルス信号をパルス幅変調して前記放出電圧を生成するようにしてもよい。

【0029】

また、使用する電子放出素子が、一方向への電界の印加によって電子が蓄積された状態（第1の状態）に変化し、前記第1の状態から他方向への電界の印加によって電子が放出される状態（第2の状態）に変化する特性を有する場合に、非選択状態にある電子放出素子に対して、前記第1の状態となる電圧から前記第2の状態の直前の状態となる電圧までの間に含まれる任意の電圧を印加するように駆動制御することが好ましい。この場合、非選択状態の画素が、選択状態の画素への信号によって影響を受けることなく、各画素でのメモリ効果を実現でき、高輝度、高コントラスト化を図ることができる。

【0030】

また、第9の駆動方法として、電子放出素子がそれぞれ対応する選択線を通じて選択／非選択される場合に、非選択状態にある電子放出素子の選択線を高インピーダンス状態にするようにしてもよい。この場合、非選択状態の例えば1行目の電子放出素子が、選択状態の2行目の電子放出素子に供給される画素信号の影響を受けるということがない。しかも、非選択行の消費電力を低減させることができる。つまり、この第9の駆動方法における非選択行の消費電力は、第1の駆動方法における非選択行の消費電力の1/4程度まで低減させることができる。

【0031】

次に、本発明に係る表示装置は、複数の電子放出素子と、前記電子放出素子を選択／非選択する選択線と、選択状態の電子放出素子に対してON/OFF信号を供給する信号線と、1枚の画像の表示期間を1フレームとしたとき、該1フレームにおいて各電子放出素子を選択期間、リセット期間、非選択期間の時間的割り当てで駆動する駆動回路とを有し、前記駆動回路は、前記選択期間において選択状態とされた発光対象の電子放出素子に、該電子放出素子が発光するのに十分な電圧を印加し、前記リセット期間において選択状態とされた電子放出素子に対して、その後の非選択期間での電圧変動の中心電圧となる基準電圧を印加し、前記非選択期間において非選択状態とされた電子放出素子の選択線を高インピーダンス状態にすることを特徴とする。これにより、消費電力の低減化を有効に図ることができる。

【0032】

そして、前記リセット期間後の前記非選択期間の時間幅を、次のフレームの階調レベルに応じて設定するようにしてもよい。例えば、前記駆動回路において、少なくとも1行単位に電子放出素子を選択し、前記リセット期間後の前記非選択期間の時間幅を、次のフレームにおける当該行に対応する階調レベルに応じて設定するようにしてもよい。

【0033】

また、前記非選択期間は、前記リセット期間前に割り当てられる第1の非選択期間と、前記リセット期間後に割り当てられる第2の非選択期間を有し、前記第2の非選択期間の時間幅を、次のフレームの階調レベルに応じて設定するようにしてもよい。例えば、前記駆動回路において、少なくとも1行単位に電子放出素子を選択し、前記第2の非選択期間の時間幅を、次のフレームにおける当該行に対応する階調レベルに応じて設定するようにしてもよい。

【0034】

また、本発明に係る電子放出素子は、第1の期間に、電子放出に必要な電荷を蓄積するステップと、前記第1の期間後の第2の期間に、電子放出に必要な電圧を印加して、蓄積した電荷量に応じた量の電子を放出するステップとを有することを特徴とする。

【0035】

電子放出素子に電荷を蓄積する期間（第1の期間）と、発光対象の画素に対応する電子放出素子から電子放出させる期間（第2の期間）とを分離したため、電子放出素子を駆動するための回路系の低電圧駆動を図ることができる。

【0036】

また、本発明に係る電子放出素子の駆動装置は、複数の電子放出素子のうち、少なくとも1つの電子放出素子を選択して、該選択した電子放出素子から電子を放出させる電子放出素子の駆動装置において、前記電子放出素子が、一方向への電界の印加によって電子が

蓄積された状態（第1の状態）に変化し、前記第1の状態から他方向への電界の印加によって電子が放出される状態（第2の状態）に変化する特性を有する場合に、前記複数の電子放出素子のうち、非選択状態にある電子放出素子に対して、前記第1の状態となる電圧から前記第2の状態の直前の状態となる電圧までの間に含まれる任意の電圧を印加するように制御することを特徴とする。

【0037】

これにより、複数の電子放出素子を1列に配列あるいはマトリックス状に配列して、例えば1つの列について複数の電子放出素子を共通に接続し、行単位に電子放出素子を選択したとしても、非選択状態の電子放出が、選択状態の電子放出素子への信号によって影響を受けることなく、各電子放出素子でのメモリ効果を実現させることができる。そのため、各種表示装置や照明装置（面光源や液晶用バックライト等）に容易に適用させることができ、例えば表示装置に適用した場合に、表示装置の高輝度、高コントラスト化を図ることができる。

【0038】

また、本発明に係る電子放出装置は、複数の電子放出素子を有する電子放出装置において、第1の期間に、全ての前記電子放出素子に対してそれぞれ必要な電荷を蓄積し、前記第1の期間後の第2の期間に、全ての前記電子放出素子に対して電子放出に必要な電圧を印加して、前記電子放出素子に蓄積されている電荷の量に応じた量の電子を放出することを特徴とする。

【0039】

この場合、前記第1の期間に、前記各電子放出素子に対してそれぞれ蓄積させるべき電荷量に応じた蓄積電圧を印加し、前記第1の期間後の第2の期間に、全ての前記電子放出素子に対して一定の放出電圧を印加するようにしてもよい。

【0040】

また、パルス振幅が一定のパルス信号を生成するパルス生成回路と、前記第1の期間に、前記パルス信号を振幅変調して前記蓄積電圧を生成する振幅変調回路とを有するようにしてもよい。

【0041】

あるいは、前記電子放出素子に印加される電圧波形の立ち上がり部分又は立ち下がり部分の波形が連続的にレベルが変化するパルス信号を生成するパルス生成回路と、前記第1の期間に、前記パルス信号をパルス幅変調して前記蓄積電圧を生成するパルス幅変調回路とを有するようにしてもよい。

【0042】

また、本発明に係る電子放出装置は、複数の電子放出素子を有する電子放出装置において、第1の期間に、全ての前記電子放出素子に対して一定の蓄積電圧を印加して、一定量の電荷を蓄積し、前記第1の期間後の第2の期間に、前記各電子放出素子に対してそれぞれ電子放出量に応じた放出電圧を印加して、前記各電子放出素子からそれぞれ放電電圧に応じた量の電子を放出することを特徴とする。

【0043】

この場合、パルス振幅が一定のパルス信号を生成するパルス生成回路と、前記第2の期間に、前記パルス信号を振幅変調して前記放出電圧を生成する振幅変調回路とを有するようにしてもよい。

【0044】

あるいは、前記電子放出素子に印加される電圧波形の立ち上がり部分又は立ち下がり部分の波形が連続的にレベルが変化するパルス信号を生成するパルス生成回路と、前記第2の期間に、前記パルス信号をパルス幅変調して前記放出電圧を生成するパルス幅変調回路とを有するようにしてもよい。

【0045】

このように、本発明に係る電子放出装置は、電子放出素子に電荷を蓄積する期間（第1の期間）と、発光対象の画素に対応する電子放出素子から電子放出させる期間（第2の期

間)とを分離したため、各電子放出素子に電圧(蓄積電圧や放出電圧)を印加するための回路の低電圧駆動を図ることができる。

【0046】

これらの電子放出装置において、前記電子放出素子は、一方向への電界の印加によって電子が蓄積された状態(第1の状態)に変化し、前記第1の状態から他方向への電界の印加によって電子が放出される状態(第2の状態)に変化する特性を有する場合に、非選択状態にある電子放出素子に対して、前記第1の状態となる電圧から前記第2の状態の直前の状態となる電圧までの間に含まれる任意の電圧を印加するように制御する駆動回路を有するようにしてもよい。

【0047】

これにより、複数の電子放出素子を1列に配列あるいはマトリックス状に配列して、例えば1つの列について複数の電子放出素子を共通に接続し、行単位に電子放出素子を選択したとしても、非選択状態の電子放出が、選択状態の電子放出素子への信号によって影響を受けることなく、各電子放出素子でのメモリ効果を実現させることができる。そのため、本発明に係る電子放出装置を各種表示装置や照明装置に容易に適用させることができ、例えば表示装置に適用した場合に、表示装置の高輝度、高コントラスト化を図ることができる。

【0048】

また、本発明に係る電子放出素子の駆動方法は、第1の期間に、電子放出に必要な電荷を蓄積するステップと、前記第1の期間後の第2の期間に、電子放出に必要な電圧を印加して、蓄積した電荷量に応じた量の電子を放出するステップとを有することを特徴とする。

【0049】

また、本発明に係る電子放出素子の駆動方法は、複数の電子放出素子のうち、少なくとも1つの電子放出素子を選択して、該選択した電子放出素子から電子を放出させる電子放出素子の駆動方法において、前記電子放出素子が、一方向への電界の印加によって電子が蓄積された状態(第1の状態)に変化し、前記第1の状態から他方向への電界の印加によって電子が放出される状態(第2の状態)に変化する特性を有する場合に、前記複数の電子放出素子のうち、非選択状態にある電子放出素子に対して、前記第1の状態となる電圧から前記第2の状態の直前の状態となる電圧までの間に含まれる任意の電圧を印加するように制御することを特徴とする。

【0050】

また、本発明に係る電子放出装置の駆動方法は、複数の電子放出素子を有する電子放出装置の駆動方法において、第1の期間に、全ての前記電子放出素子に対してそれぞれ必要な電荷を蓄積するステップと、前記第1の期間後の第2の期間に、全ての前記電子放出素子に対して電子放出に必要な電圧を印加して、前記電子放出素子に蓄積されている電荷の量に応じた量の電子を放出するステップとを有することを特徴とする。

【0051】

そして、前記第1の期間に、前記各電子放出素子に対してそれぞれ蓄積させるべき電荷量に応じた蓄積電圧を印加し、前記第1の期間後の第2の期間に、全ての前記電子放出素子に対して一定の放出電圧を印加するようにしてもよい。

【0052】

この場合、前記第1の期間に、パルス振幅が一定のパルス信号を振幅変調して前記蓄積電圧を生成するようにしてもよい。あるいは、前記電子放出素子に印加される電圧波形の立ち上がり部分又は立ち下がり部分の波形が連続的にレベルが変化するパルス信号を生成し、前記第1の期間に、前記パルス信号をパルス幅変調して前記蓄積電圧を生成するようにしてもよい。

【0053】

また、本発明に係る電子放出装置の駆動方法は、複数の電子放出素子を有する電子放出装置の駆動方法において、第1の期間に、全ての前記電子放出素子に対して一定の蓄積電

圧を印加して、一定量の電荷を蓄積するステップと、前記第1の期間後の第2の期間に、前記各電子放出素子に対してそれぞれ電子放出量に応じた放出電圧を印加して、前記各電子放出素子からそれぞれ放電電圧に応じた量の電子を放出するステップとを有することを特徴とする。

【0054】

この場合、前記第2の期間に、パルス振幅が一定のパルス信号を振幅変調して前記放出電圧を生成するようにしてもよい。あるいは、前記電子放出素子に印加される電圧波形の立ち上がり部分又は立ち下がり部分の波形が連続的にレベルが変化するパルス信号を生成し、前記第2の期間に、前記パルス信号をパルス幅変調して前記放出電圧を生成するようにしてもよい。

【0055】

これら電子放出装置の駆動方法において、前記電子放出素子は、一方向への電界の印加によって電子が蓄積された状態（第1の状態）に変化し、前記第1の状態から他方向への電界の印加によって電子が放出される状態（第2の状態）に変化する特性を有する場合に、非選択状態にある電子放出素子に対して、前記第1の状態となる電圧から前記第2の状態の直前の状態となる電圧までの間に含まれる任意の電圧を印加するように制御するようにしてもよい。

【0056】

次に、本発明に係る電子放出素子の駆動装置、電子放出装置並びに電子放出装置の駆動方法においては、複数の電子放出素子のうち、少なくとも1つの電子放出素子を選択して、該選択した電子放出素子から電子を放出させる場合に、電子放出素子がそれぞれ対応する選択線を通じて選択／非選択される場合に、非選択状態にある電子放出素子の選択線を高インピーダンス状態にすることを特徴とする。

【0057】

また、本発明に係る電子放出素子の駆動装置、電子放出装置並びに電子放出装置の駆動方法においては、複数の電子放出素子と、前記電子放出素子を選択／非選択する選択線と、選択状態の電子放出素子に対してON/OFF信号を供給する信号線とを有し、1枚の画像の表示期間を1フレームとしたとき、該1フレームにおいて各電子放出素子を選択期間、リセット期間、非選択期間の時間的割り当てで駆動する場合に、前記選択期間において選択状態とされた発光対象の電子放出素子に、該電子放出素子が発光するのに十分な電圧を印加し、前記リセット期間において選択状態とされた電子放出素子に対して、その後の非選択期間での電圧変動の中心電圧となる基準電圧を印加し、前記非選択期間において非選択状態とされた電子放出素子の選択線を高インピーダンス状態にすることを特徴とする。

【0058】

この場合、前記リセット期間後の前記非選択期間の時間幅を、次のフレームの階調レベルに応じて設定するようにしてもよい。例えば、少なくとも1行単位に電子放出素子を選択し、前記リセット期間後の前記非選択期間の時間幅を、次のフレームにおける当該行に対応する階調レベルに応じて設定するようにしてもよい。

【0059】

また、前記非選択期間は、前記リセット期間前に割り当てられる第1の非選択期間と、前記リセット期間後に割り当てられる第2の非選択期間を有し、前記第2の非選択期間の時間幅を、次のフレームの階調レベルに応じて設定するようにしてもよい。例えば、少なくとも1行単位に電子放出素子を選択し、前記第2の非選択期間の時間幅を、次のフレームにおける当該行に対応する階調レベルに応じて設定するようにしてもよい。

【0060】

上述した本発明に係る電子放出素子の駆動装置、電子放出装置並びに電子放出装置の駆動方法においては、消費電力の低減化を有効に図ることができる。

【発明の効果】

【0061】

以上説明したように、本発明に係る表示装置及びその駆動方法によれば、低消費電力を図ることができ、しかも、低電圧駆動が可能となる。

【0062】

また、非選択状態の画素が、選択状態の画素への信号によって影響を受けることなく、各画素でのメモリ効果を実現でき、高輝度、高コントラスト化を図ることができる。

【0063】

また、本発明に係る電子放出素子、電子放出素子の駆動装置及び電子放出素子の駆動方法によれば、電子放出素子を駆動するための回路系の低電圧駆動を図ることができる。消費電力の低減化を図ることができる。

【0064】

また、本発明に係る電子放出装置及びその駆動方法によれば、各電子放出素子に電圧（蓄積電圧や放出電圧）を印加するための回路の低電圧駆動を図ることができる。消費電力の低減化を図ることができる。

【発明を実施するための最良の形態】

【0065】

以下、本発明に係る表示装置、表示装置の駆動方法、電子放出素子、電子放出素子の駆動方法、電子放出素子の駆動装置、電子放出装置、電子放出装置の駆動方法の実施の形態例を図1～図58を参照しながら説明する。

【0066】

本実施の形態に係る表示装置10は、図1に示すように、多数の電子放出素子12が画素に対応してマトリックス状あるいは千鳥状に配列された表示部14と、該表示部14を駆動するための駆動回路16とを有する。この場合、1画素当たり1つの電子放出素子12を割り当ててもよいし、1画素当たり複数の電子放出素子12を割り当てるようにしてもよい。この実施の形態では、説明を簡単にするために、1画素当たり1つの電子放出素子12を割り当てた場合を想定して説明する。

【0067】

この駆動回路16は、表示部14に対して行を選択するための複数の行選択線18が配線され、同じく表示部14に対して画素信号S_dを供給するための複数の信号線20が配線されている。

【0068】

さらに、この駆動回路16は、行選択線18に選択的に選択信号S_sを供給して、1行単位に電子放出素子12を順次選択する行選択回路22と、信号線20に平行に画素信号S_dを出力して、行選択回路22にて選択された行（選択行）にそれぞれ画素信号S_dを供給する信号供給回路24と、入力される映像信号S_v及び同期信号S_cに基づいて行選択回路22及び信号供給回路24を制御する信号制御回路26とを有する。

【0069】

行選択回路22及び信号供給回路24には電源回路28（例えば50V及び0V）が接続され、特に、行選択回路22と電源回路28間の負極ラインとGND（グランド）間にパルス電源30が接続されている。パルス電源30は、後述する電荷蓄積期間T_dに基準電圧（例えば0V）、発光期間T_hに電圧（例えば-400V）とされたパルス状の電圧波形を出力する。

【0070】

行選択回路22は、電荷蓄積期間T_dに、選択行に対して選択信号S_sを出力し、非選択行に対して非選択信号S_nを出力する。また、行選択回路22は、発光期間T_hに電源回路28からの電源電圧（例えば50V）とパルス電源30からの電圧（例えば-400V）が加わった一定電圧（例えば-350V）を出力する。

【0071】

信号供給回路24は、パルス生成回路32と振幅変調回路34とを有する。パルス生成回路32は、電荷蓄積期間T_dにおいて、一定のパルス周期で一定の振幅（例えば50V）を有するパルス信号S_pを生成、出力し、発光期間T_hにおいて、基準電圧（例えば0

V) を出力する。

【0072】

振幅変調回路34は、電荷蓄積期間 T_d において、パルス生成回路32からのパルス信号 S_p をそれぞれ選択行に関する画素の輝度レベルに応じて振幅変調し、それぞれ選択行に関する画素の画素信号 S_d として出力し、発光期間 T_h において、パルス生成回路32からの基準電圧をそのまま出力する。これらのタイミング制御並びに選択された複数の画素の輝度レベルの振幅変調回路34への供給は、信号制御回路26を通じて行われる。

【0073】

例えば図2A～図2Cにおいて3つの例を示すように、輝度レベルが低い場合は、パルス信号 S_p の振幅を低レベル V_{sl} とし（図2A参照）、輝度レベルが中位の場合は、パルス信号 S_p の振幅を中レベル V_{sm} とし（図2B参照）、輝度レベルが高い場合は、パルス信号 S_p の振幅を高レベル V_{sh} とする（図2C参照）。この例では、3つに分けた例を示したが、表示装置10に適用する場合には、パルス信号 S_p を、画素の輝度レベルに応じて、例えば128段階や256段階に振幅変調される。

【0074】

ここで、信号供給回路24の変形例について図3～図4Cを参照しながら説明する。

【0075】

変形例に係る信号供給回路24aは、図3に示すように、パルス生成回路36とパルス幅変調回路38とを有する。パルス生成回路36は、電荷蓄積期間 T_d において、電子放出素子12に印加される電圧波形（図4A～図4Cにおいて実線で示す）において、立ち上がり部分の波形が連続的にレベルが変化するパルス信号 S_{pa} （図4A～図4Cにおいて破線で示す）を生成、出力し、発光期間 T_h において、基準電圧を出力する。そして、パルス幅変調回路38は、電荷蓄積期間 T_d において、パルス生成回路36からのパルス信号 S_{pa} のパルス幅 W_p （図4A～図4C参照）をそれぞれ選択行に関する画素の輝度レベルに応じて変調し、それぞれ選択行に関する画素の画素信号 S_d として出力する。発光期間 T_h においてはパルス生成回路36からの基準電圧をそのまま出力する。この場合も、これらのタイミング制御並びに選択された複数の画素の輝度レベルのパルス幅変調回路38への供給は、信号制御回路26を通じて行われる。

【0076】

例えば図4A～図4Cにおいて3つの例を示すように、輝度レベルが低い場合は、パルス信号 S_{pa} のパルス幅 W_p を短くして、実質的な振幅を低レベル V_{sl} とし（図4A参照）、輝度レベルが中位の場合は、パルス信号 S_{pa} のパルス幅 W_p を中位の長さにして、実質的な振幅を中位レベル V_{sm} とし（図4B参照）、輝度レベルが高い場合は、パルス信号 S_{pa} のパルス幅 W_p を長くして、実質的な振幅を高レベル V_{sh} とする（図4C参照）。ここでは、3つの例を示したが、表示装置10に適用する場合には、パルス信号 S_{pa} を、画素の輝度レベルに応じて、例えば128段階や256段階にパルス幅変調される。

【0077】

次に、好ましい電子放出素子12の特性について説明する。この電子放出素子12の電子放出部（電子が放出される部分）は、図5の電圧－電荷量特性に示すように、真空中において、基準電圧＝0（V）を基準とした非対称のヒステリシス曲線を描く。

【0078】

この特性について説明すると、基準電圧が印加されるポイントp1（初期状態）では、電子放出部に電子がほとんど蓄積されていない状態となっている。その後、負電圧を印加すると、電子放出部における正電荷の量が増し、それに伴って、電子が蓄積されていくこととなる。負電圧のレベルを負方向に大きくしていくと、電子放出部への電子の蓄積に伴って、ある負電圧のポイントp2において正電荷の量と電子の量が平衡状態となり、負電圧のレベルを負方向に大きくしていくと、さらに電子の蓄積量が増加し、これに伴って、負電荷の量が正電荷の量よりも多い状態となる。ポイントp3において電子の蓄積飽和状態となる。

【0079】

その後、負電圧のレベルを小さくしていき、さらに、基準電圧を超えて正電圧を印加していくと、ポイント p 4 において、電子の放出が開始される。この正電圧を正方向に大きくすれば、電子の放出量が増加し、ポイント p 5 では、正電荷の量と電子の量が平衡な状態となる。そして、ポイント p 6 では、蓄積されていた電子がほとんど放出され、正電荷の量と負電荷の量の差が初期状態とほぼ同じになる。

【0080】

そして、この特性の特徴ある部分は、以下の点である。

【0081】

(1) 正電荷の量と電子の量が平衡な状態であるポイント p 2 における負電圧を V_1 、ポイント p 5 における正電圧を V_2 としたとき、

$$|V_1| < |V_2|$$

である。

【0082】

(2) より詳しくは、 $1.5 \times |V_1| < |V_2|$ である。

【0083】

(3) ポイント p 2 における正電荷の量と電子の量の変化の割合を $\Delta Q_1 / \Delta V_1$ 、ポイント p 5 における正電荷の量と電子の量の変化の割合を $\Delta Q_2 / \Delta V_2$ としたとき、

$$(\Delta Q_1 / \Delta V_1) > (\Delta Q_2 / \Delta V_2)$$

である。

【0084】

(4) 電子が蓄積飽和状態となる電圧を V_3 、電子の放出が開始される電圧を V_4 としたとき、

$$1 \leq |V_4| / |V_3| \leq 1.5$$

である。

【0085】

そして、この特性を満足する電子放出素子 12 の一例について図 6 ～ 図 26 を参照しながら説明する。

【0086】

この電子放出素子 12 は、図 6 に示すように、誘電体で構成された板状のエミッタ部（エミッタとなる物質）40 と、該エミッタ部 40 の例えば上面に形成され、信号線 20 が接続される上部電極 42 と、エミッタ部 40 の例えば下面に形成され、行選択線 18 が接続される下部電極 44 とを有する。本例では、上部電極 42 に信号線 20 を接続し、下部電極 44 に行選択線 18 を接続したが、逆に、上部電極 42 に行選択線 18 を接続し、下部電極 44 に信号線 20 を接続してもよい。

【0087】

上部電極 42 は、エミッタ部 40 が露出される複数の貫通部 46 を有する。特に、エミッタ部 40 の表面は、誘電体の粒界による凹凸 48 が形成されており、上部電極 42 の貫通部 46 は、前記誘電体の粒界における凹部 50 に対応した部分に形成されている。図 6 の例では、1つの凹部 50 に対応して1つの貫通部 46 が形成される場合を示しているが、複数の凹部 50 に対応して1つの貫通部 46 が形成される場合もある。エミッタ部 40 を構成する誘電体の粒径は、 $0.1 \mu\text{m} \sim 10 \mu\text{m}$ が好ましく、さらに好ましくは $2 \mu\text{m} \sim 7 \mu\text{m}$ である。図 6 の例では、誘電体の粒径を $3 \mu\text{m}$ としている。

【0088】

さらに、この例では、図 7 に示すように、上部電極 42 のうち、貫通部 46 の周部 52 におけるエミッタ部 40 と対向する面 52a が、エミッタ部 40 から離間している。つまり、上部電極 42 のうち、貫通部 46 の周部 52 におけるエミッタ部 40 と対向する面 52a とエミッタ部 40 との間にギャップ 54 が形成され、上部電極 42 における貫通部 46 の周部 52 が庇状（フランジ状）に形成された形となっている。従って、以下の説明では、「上部電極 42 の貫通部 46 の周部 52」を「上部電極 42 の底部 52」と記す。な

お、図6、図7、図9、図10、図11A～図11C、図12A～図12C、図19～図21、図26の例では、誘電体の粒界の凹凸48の凸部56の断面を代表的に半円状で示してあるが、この形状に限るものではない。

【0089】

また、この電子放出素子12では、上部電極42の厚み t を、 $0.01\mu\text{m} \leq t \leq 10\mu\text{m}$ とし、エミッタ部40の上面、すなわち、誘電体の粒界における凸部56の表面（凹部50の内壁面でもある）と、上部電極42の底部52の下面52aとのなす角の最大角度 θ を、 $1^\circ \leq \theta \leq 60^\circ$ としている。また、エミッタ部40の誘電体の粒界における凸部56の表面（凹部50の内壁面）と、上部電極42の底部52の下面52aとの間の鉛直方向に沿った最大間隔 d を、 $0\mu\text{m} < d \leq 10\mu\text{m}$ としている。

【0090】

さらに、この電子放出素子12では、貫通部46の形状、特に、図8に示すように、上面から見た形状は孔58の形状であって、例えば円形状、楕円形状、トラック状のように、曲線部分を含むものや、四角形や三角形のように多角形状のものがある。図8の例では、孔58の形状として円形状の場合を示している。

【0091】

この場合、孔58の平均径は、 $0.1\mu\text{m}$ 以上、 $10\mu\text{m}$ 以下としている。この平均径は、孔58の中心を通るそれぞれ異なる複数の線分の長さの平均を示す。

【0092】

ここで、各構成部材の材料等について説明する。エミッタ部40を構成する誘電体は、好適には、比誘電率が比較的高い、例えば1000以上の誘電体を採用することができる。このような誘電体としては、チタン酸バリウムのほかに、ジルコン酸鉛、マグネシウムニオブ酸鉛、ニッケルニオブ酸鉛、亜鉛ニオブ酸鉛、マンガンニオブ酸鉛、マグネシウムタンタル酸鉛、ニッケルタンタル酸鉛、アンチモンスズ酸鉛、チタン酸鉛、マグネシウムタンゲステン酸鉛、コバルトニオブ酸鉛等、又はこれらの任意の組み合わせを含有するセラミックスや、主成分がこれらの化合物を50重量%以上含有するものや、前記セラミックスに対して、さらにランタン、カルシウム、ストロンチウム、モリブデン、タンゲステン、バリウム、ニオブ、亜鉛、ニッケル、マンガン等の酸化物、もしくはこれらのいずれかの組み合わせ、又は他の化合物を適切に添加したもの等を挙げることができる。

【0093】

例えば、マグネシウムニオブ酸鉛（PMN）とチタン酸鉛（PT）の2成分系 $n\text{PMN}-m\text{PT}$ （ n 、 m をモル数比とする）においては、PMNのモル数比を大きくすると、キュリー点が下げられて、室温での比誘電率を大きくすることができる。

【0094】

特に、 $n=0.85\sim 1.0$ 、 $m=1.0-n$ では比誘電率3000以上となり好ましい。例えば、 $n=0.91$ 、 $m=0.09$ では室温の比誘電率15000が得られ、 $n=0.95$ 、 $m=0.05$ では室温の比誘電率20000が得られる。

【0095】

次に、マグネシウムニオブ酸鉛（PMN）、チタン酸鉛（PT）、ジルコン酸鉛（PZ）の3成分系では、PMNのモル数比を大きくするほかに、正方晶と擬立方晶又は正方晶と菱面体晶のモルフォトロピック相境界（MPB：Morphotropic Phase Boundary）付近の組成とすることが比誘電率を大きくするのに好ましい。例えば、PMN：PT：PZ＝0.375：0.375：0.25にて比誘電率5500、PMN：PT：PZ＝0.5：0.375：0.125にて比誘電率4500となり、特に好ましい。さらに、絶縁性が確保できる範囲内でこれらの誘電体に白金のような金属を混入して、誘電率を向上させるのが好ましい。この場合、例えば、誘電体に白金を重量比で20%混入させるとよい。

【0096】

また、エミッタ部40は、上述したように、圧電／電歪層や反強誘電体層等を用いることができるが、エミッタ部40として圧電／電歪層を用いる場合、該圧電／電歪層としては、例えば、ジルコン酸鉛、マグネシウムニオブ酸鉛、ニッケルニオブ酸鉛、亜鉛ニオブ

酸鉛、マンガンニオブ酸鉛、マグネシウムタンタル酸鉛、ニッケルタンタル酸鉛、アンチモンズ酸鉛、チタン酸鉛、チタン酸バリウム、マグネシウムタングステン酸鉛、コバルトニオブ酸鉛等、又はこれらのいずれかの組み合わせを含有するセラミックスが挙げられる。

【0097】

主成分がこれらの化合物を50重量%以上含有するものであってもよいことはいうまでもない。また、前記セラミックスのうち、ジルコン酸鉛を含有するセラミックスは、エミッタ部40を構成する圧電／電歪層の構成材料として最も使用頻度が高い。

【0098】

また、圧電／電歪層をセラミックスにて構成する場合、前記セラミックスに、さらに、ランタン、カルシウム、ストロンチウム、モリブデン、タングステン、バリウム、ニオブ、亜鉛、ニッケル、マンガン等の酸化物、もしくはこれらのいずれかの組み合わせ、又は他の化合物を、適宜、添加したセラミックスを用いてもよい。また、前記セラミックスに SiO_2 、 CeO_2 、 $\text{Pb}_5\text{Ge}_3\text{O}_{11}$ もしくはこれらのいずれかの組み合わせを添加したセラミックスを用いてもよい。具体的には、PT-PZ-PMN系圧電材料に SiO_2 を0.2wt%、もしくは CeO_2 を0.1wt%、もしくは $\text{Pb}_5\text{Ge}_3\text{O}_{11}$ を1~2wt%添加した材料が好ましい。

【0099】

例えば、マグネシウムニオブ酸鉛とジルコン酸鉛及びチタン酸鉛とからなる成分を主成分とし、さらにランタンやストロンチウムを含有するセラミックスを用いることが好ましい。

【0100】

圧電／電歪層は、緻密であっても、多孔質であってもよく、多孔質の場合、その気孔率は40%以下であることが好ましい。

【0101】

エミッタ部40として反強誘電体層を用いる場合、該反強誘電体層としては、ジルコン酸鉛を主成分とするもの、ジルコン酸鉛とスズ酸鉛とからなる成分を主成分とするもの、さらにはジルコン酸鉛に酸化ランタンを添加したもの、ジルコン酸鉛とスズ酸鉛とからなる成分に対してジルコン酸鉛やニオブ酸鉛を添加したものが望ましい。

【0102】

また、この反強誘電体層は、多孔質であってもよく、多孔質の場合、その気孔率は30%以下であることが望ましい。

【0103】

さらに、エミッタ部40にタンタル酸ビスマス酸ストロンチウム($\text{SrBi}_2\text{Ta}_2\text{O}_9$)を用いた場合、分極反転疲労が小さく好ましい。このような分極反転疲労が小さい材料は、層状強誘電体化合物で、 $(\text{BiO}_2)^{2+}(\text{A}_{m-1}\text{B}_m\text{O}_{3m+1})^{2-}$ という一般式で表される。ここで、金属Aのイオンは、 Ca^{2+} 、 Sr^{2+} 、 Ba^{2+} 、 Pb^{2+} 、 Bi^{3+} 、 La^{3+} 等であり、金属Bのイオンは、 Ti^{4+} 、 Ta^{5+} 、 Nb^{5+} 等である。

【0104】

また、圧電／電歪／反強誘電体セラミックスに、例えば鉛ホウケイ酸ガラス等のガラス成分や、他の低融点化合物(例えば酸化ビスマス等)を混ぜることによって、焼成温度を下げるができる。

【0105】

また、圧電／電歪／反強誘電体セラミックスで構成する場合、その形状はシート状の成形体、シート状の積層体、あるいは、これらを他の支持用基板に積層又は接着したものであってもよい。

【0106】

また、エミッタ部40に非鉛系の材料を使用する等により、エミッタ部40を融点もしくは蒸散温度の高い材料とすることで、電子もしくはイオンの衝突に対し損傷しにくくなる。

【0107】

そして、エミッタ部40を形成する方法としては、スクリーン印刷法、ディッピング法、塗布法、電気泳動法、エアロゾルデポジション法等の各種厚膜形成法や、イオンビーム法、スパッタリング法、真空蒸着法、イオンプレーティング法、化学気相成長法(CVD)、めっき等の各種薄膜形成法を用いることができる。

【0108】

上部電極42は、焼成後に薄い膜が得られる有機金属ペーストが用いられる。例えば白金レジネートペースト等の材料を用いることが好ましい。また、分極反転疲労を抑制する酸化物電極、例えば、酸化ルテニウム(RuO_2)、酸化イリジウム(IrO_2)、ルテニウム酸ストロンチウム(SrRuO_3)、 $\text{La}_{1-x}\text{Sr}_x\text{CoO}_3$ (例えば $x=0.3$ や 0.5)、 $\text{La}_{1-x}\text{Ca}_x\text{MnO}_3$ (例えば $x=0.2$)、 $\text{La}_{1-x}\text{Ca}_x\text{Mn}_{1-y}\text{Co}_y\text{O}_3$ (例えば $x=0.2$ 、 $y=0.05$)、もしくはこれらを例えば白金レジネートペーストに混ぜたものが好ましい。

【0109】

また、上部電極42として、黒鉛を鱗片状に形成したものも好ましく用いられる。この場合、鱗片状の黒鉛でエミッタ部40の表面を完全に覆うのではなく、エミッタ部40の露出部を設けて電子放出領域とする。

【0110】

上部電極42は、上記材料を用いて、スクリーン印刷、スプレー、コーティング、ディッピング、塗布、電気泳動法等の各種の厚膜形成法や、スパッタリング法、イオンビーム法、真空蒸着法、イオンプレーティング法、化学気相成長法(CVD)、めっき等の各種の薄膜形成法による通常の膜形成法に従って形成することができ、好適には、前者の厚膜形成法によって形成するとよい。

【0111】

一方、下部電極44は、白金、モリブデン、タングステン等によって構成される。また、高温酸化雰囲気に対して耐性を有する導体、例えば金属単体、合金、絶縁性セラミックスと金属単体との混合物、絶縁性セラミックスと合金との混合物等によって構成され、好適には、白金、イリジウム、パラジウム、ロジウム、モリブデン等の高融点貴金属や、銀-パラジウム、銀-白金、白金-パラジウム等の合金を主成分とするものや、白金とセラミック材料とのサーメット材料によって構成される。さらに好適には、白金のみ又は白金系の合金を主成分とする材料によって構成される。

【0112】

また、下部電極44として、カーボン、グラファイト系の材料を用いてもよい。なお、電極材料中に添加されるセラミック材料の割合は、5～30体積%程度が好適である。もちろん、上述した上部電極と同様の材料を用いるようにしてもよい。

【0113】

下部電極44は、好適には上記厚膜形成法によって形成する。下部電極44の厚さは、 $20\mu\text{m}$ 以下であるとよく、好適には $5\mu\text{m}$ 以下であるとよい。

【0114】

エミッタ部40、上部電極42及び下部電極44をそれぞれ形成するたびに熱処理(焼成処理)することで、一体構造にすることができる。

【0115】

エミッタ部40、上部電極42及び下部電極44を一体化させるための焼成処理に係る温度としては、 $500\sim 1400^\circ\text{C}$ の範囲、好適には、 $1000\sim 1400^\circ\text{C}$ の範囲とするとよい。さらに、膜状のエミッタ部40を熱処理する場合、高温時にエミッタ部40の組成が不安定にならないように、エミッタ部40の蒸発源と共に雰囲気制御を行いながら焼成処理を行うことが好ましい。

【0116】

焼成処理を行うことで、特に、上部電極42となる膜が例えば厚み $10\mu\text{m}$ から厚み $0.1\mu\text{m}$ に収縮すると同時に複数の孔等が形成されていき、結果的に、図6に示すように

、上部電極 4 2 に複数の貫通部 4 6 が形成され、貫通部 4 6 の周部 5 2 が庇状に形成された構成となる。もちろん、上部電極 4 2 となる膜に対して事前（焼成前）にエッチング（ウェットエッチング、ドライエッチング）やリフトオフ等によってパターンニングを施した後、焼成するようにしてもよい。この場合、後述するように、貫通部 4 6 として切欠き形状やスリット形状を容易に形成することができる。

【0117】

なお、エミッタ部 4 0 を適切な部材によって被覆し、該エミッタ部 4 0 の表面が焼成雰囲気中に直接露出しないようにして焼成する方法を採用してもよい。

【0118】

そして、この電子放出素子 1 2 を発光素子や表示装置の画素として利用する場合は、図 9 に示すように、上部電極 4 2 の上方に、例えばガラスやアクリル製の透明板 6 0 が配置され、該透明板 6 0 の裏面（上部電極 4 2 と対向する面）に例えば透明電極にて構成されたコレクタ電極 6 2 が配置され、該コレクタ電極 6 2 には蛍光体 6 4 が塗布される。なお、コレクタ電極 6 2 にはバイアス電圧源 6 6（コレクタ電圧 V_c ）が抵抗を介して接続される。また、電子放出素子 1 2 は、当然のことながら、真空空間内に配置される。雰囲気中の真空度は、 $10^2 \sim 10^{-6}$ Pa が好ましく、より好ましくは $10^{-3} \sim 10^{-5}$ Pa である。

【0119】

このような範囲を選んだ理由は、低真空では、（１）空間内に気体分子が多いため、プラズマを生成し易く、プラズマが多量に発生され過ぎると、その正イオンが多量に上部電極 4 2 に衝突して損傷を進めるおそれや、（２）放出電子がコレクタ電極 6 2 に到達する前に気体分子に衝突してしまい、コレクタ電圧 V_c で十分に加速した電子による蛍光体 6 4 の励起が十分に行われなくなるおそれがあるからである。

【0120】

一方、高真空では、電界が集中するポイントから電子を放出し易いものの、構造体の支持、及び真空のシール部が大きくなり、小型化に不利になるという問題があるからである。

【0121】

図 9 の例では、透明板 6 0 の裏面にコレクタ電極 6 2 を形成し、該コレクタ電極 6 2 の表面（上部電極 4 2 と対向する面）に蛍光体 6 4 を形成するようにしたが、その他、図 10 に示すように、透明板 6 0 の裏面に蛍光体 6 4 を形成し、該蛍光体 6 4 を覆うようにコレクタ電極 6 2 を形成するようにしてもよい。

【0122】

これは、CRT 等で用いられる構成であって、コレクタ電極 6 2 がメタルバックとして機能する。エミッタ部 4 0 から放出された電子はコレクタ電極 6 2 を貫通して蛍光体 6 4 に進入し、該蛍光体 6 4 を励起する。従って、コレクタ電極 6 2 は電子が貫通できる程度の厚さであり、 100 nm 以下が好ましい。電子の運動エネルギーが大きいほど、コレクタ電極 6 2 の厚みを厚くすることができる。

【0123】

このような構成とすることで以下の効果を奏することができる。

【0124】

（a）蛍光体 6 4 が導電性でない場合、蛍光体 6 4 の帯電（負）を防ぎ、電子の加速電界を維持することができる。

【0125】

（b）コレクタ電極 6 2 が蛍光体 6 4 の発光を反射して、蛍光体 6 4 の発光を効率よく透明板 6 0 側（発光面側）に放出することができる。

【0126】

（c）蛍光体 6 4 への過度な電子の衝突を防ぐことができ、蛍光体 6 4 の劣化や蛍光体 6 4 からのガス発生を防止することができる。

【0127】

次に、電子放出素子 12 の電子放出原理について図 5 の特性図及び図 11A～図 12C を参照しながら説明する。

【0128】

最初に、この電子放出素子 12 の電子放出動作は、上部電極 42 と下部電極 44 との間に駆動電圧が印加されることにより行われる。この駆動電圧は、例えば、パルス電圧あるいは交流電圧のように、時間の経過に伴って、基準電圧（例えば 0 V）から又は該基準電圧よりも高い、あるいは低い電圧レベルから基準電圧よりも低い、あるいは高い電圧レベルに急激に変化する電圧として定義される。

【0129】

また、エミッタ部 40 の上面と上部電極 42 と該電子放出素子 12 の周囲の媒質（例えば、真空）との接触箇所においてトリプルジャンクションが形成されている。ここで、トリプルジャンクションとは、上部電極 42 とエミッタ部 40 と真空との接触により形成される電界集中部として定義される。なお、前記トリプルジャンクションには、上部電極 42 とエミッタ部 40 と真空が 1 つのポイントとして存在する 3 重点も含まれる。

【0130】

この電子放出素子 12 の構成例では、トリプルジャンクションは、上部電極 42 の底部 52 や上部電極 42 の周縁部に形成されることになる。従って、上部電極 42 と下部電極 44 との間に上述のような駆動電圧が印加されると、上記したトリプルジャンクションにおいて電界集中が発生する。

【0131】

なお、以下の説明では、初期状態において、エミッタ部 40 が一方向に分極されて、例えば双極子モーメントの負極がエミッタ部 40 の上面に向いた状態（図 11A 参照）となっている場合を想定して説明する。

【0132】

先ず、図 5 に示すように、基準電圧（例えば 0 V）が印加されるポイント p1（初期状態）では、図 11A に示すように、双極子モーメントの負極がエミッタ部 40 の上面に向いた状態となっていることから、エミッタ部 40 の上面には電子がほとんど蓄積されていない状態となっている。

【0133】

その後、負電圧を印加し、該負電圧のレベルを負方向に大きくしていくと、負の抗電圧を超えたあたり（図 5 のポイント p2 参照）から分極が反転しはじめ、図 5 のポイント p3 にて全ての分極が反転することになる（図 11B 参照）。この分極反転によって、上記したトリプルジャンクションにおいて電界集中が発生し、例えばエミッタ部 40 のうち、上部電極 42 の貫通部 46 から露出する部分や上部電極 42 の周縁部近傍の部分に電子が蓄積される（図 11C 参照）。特に、上部電極 42 から、エミッタ部 40 のうち、上部電極 42 の貫通部 46 から露出する部分に向けて電子が放出（内部放出）されることになる。そして、図 5 のポイント p3 において電子の蓄積飽和状態となる。

【0134】

その後、負電圧のレベルを小さくしていき、さらに、基準電圧を超えて正電圧を印加していくと、ある電圧レベルまでは、エミッタ部 40 の上面の帯電状態が維持される（図 12A 参照）。正電圧のレベルをさらに大きくいくと、図 5 のポイント p4 の直前において、双極子モーメントの負極がエミッタ部 40 の上面に向き始める領域が発生し（図 12B 参照）、さらに、レベルを上げて図 5 のポイント p4 以降において、電子の放出が開始される（図 12C 参照）。この正電圧を正方向に大きくすれば、電子の放出量が増加し、正の抗電圧を超えたあたり（ポイント p5）から分極が再び反転する領域が拡大し、ポイント p6 では、蓄積されていた電子がほとんど放出され、このときの分極量は初期状態の分極量とほぼ同じになる。

【0135】

そして、この電子放出素子 12 の特性の特徴ある部分は、以下の点となる。

【0136】

(A) 負の抗電圧を v_1 、正の抗電圧を v_2 としたとき、
 $|v_1| < |v_2|$

である。

【0137】

(B) より詳しくは、 $1.5 \times |v_1| < |v_2|$ である。

【0138】

(C) 負の抗電圧 v_1 を印加した際における分極の変化の割合を $\Delta q_1 / \Delta v_1$ 、正の抗電圧 v_2 を印加した際における分極の変化の割合を $\Delta q_2 / \Delta v_2$ としたとき、
 $(\Delta q_1 / \Delta v_1) > (\Delta q_2 / \Delta v_2)$

である。

【0139】

(D) 電子が蓄積飽和状態となる電圧を v_3 、電子の放出が開始される電圧を v_4 としたとき、

$$1 \leq |v_4| / |v_3| \leq 1.5$$

である。

【0140】

このように、この電子放出素子 12 においては、上述した電子放出素子の特性の特徴部分 (1) ~ (4) とほぼ同じ特性を有することがわかる。

【0141】

また、上述した電子の蓄積に係る負電圧のレベルを変化させた場合の特性図の変化を、図 2A ~ 図 2C に示すパルス信号 S_p に対する 3 つの振幅変調の例と、図 4A ~ 図 4C に示すパルス信号 S_{pa} に対する 3 つのパルス幅変調の例との関連でみると、図 2A 及び図 4A に示す負電圧のレベル V_{s1} では、図 13A に示すように、電子放出素子 12 に蓄積される電子の量が少ない。図 2B 及び図 4B に示す負電圧のレベル V_{sm} では、図 13B に示すように、蓄積される電子の量が中位であり、図 2C 及び図 4C に示す負電圧のレベル V_{sh} では、図 13C に示すように、蓄積される電子の量が多く、ほぼ飽和状態となっている。

【0142】

しかし、これら図 13A ~ 図 13C に示すように、電子の放出が開始されるポイント p_4 の電圧レベルはほとんど同じになっている。すなわち、電子を蓄積した後、ポイント p_4 に示す電圧レベルまで印加電圧が変化したとしても、電子の蓄積量にほとんど変化はなく、メモリ効果が発揮されることがわかる。

【0143】

次に、この例における電子放出素子 12 についての 4 つの実験例 (第 1 ~ 第 4 の実験例) を示す。

【0144】

第 1 の実験例は、電子放出素子 12 の電子の放出状態をみたものである。すなわち、図 14A に示すように、電子放出素子 12 に対して $-70V$ の電圧を有する書込みパルス P_w を印加して、電子放出素子 12 に電子を蓄積させ、その後、 $280V$ の電圧を有する点灯パルス P_h を印加して電子を放出させた。電子の放出状態は、蛍光体 64 の発光を受光素子 (フォトダイオード) にて検出して測定した。検出波形を図 14B に示す。なお、書込みパルス P_w と点灯パルス P_h のデューティ比は 50% とした。

【0145】

この第 1 の実験例から、点灯パルス P_h の立ち上がり途中から発光が開始され、該点灯パルス P_h の初期段階で発光が終了していることがわかる。従って、点灯パルス P_h の期間をより短くしても発光には影響はないものと考えられる。これは、高電圧の印加期間の短縮化につながり、消費電力の低減化を図る上で有利になる。

【0146】

第 2 の実験例は、電子放出素子 12 の電子の放出量が、図 15 に示す書込みパルス P_w の振幅によってどのように変化するかをみたものである。電子の放出量の変化は第 1 の実

験例と同様に、蛍光体 64 の発光を受光素子（フォトダイオード）にて検出して測定した。実験結果を図 16 に示す。

【0147】

図 16 において、実線 A は、点灯パルス P_h の振幅を 200 V とし、書込みパルス P_w の振幅を -10 V から -80 V に変化させた場合の特性を示し、実線 B は、点灯パルス P_h の振幅を 350 V とし、書込みパルス P_w の振幅を -10 V から -80 V に変化させた場合の特性を示す。

【0148】

この図 16 に示すように、書込みパルス P_w を -20 V から -40 V に変化させた場合、発光輝度は、ほとんど直線的に変化していることがわかる。特に、点灯パルス P_h の振幅が 350 V の場合と 200 V の場合とで比較すると、350 V の場合が書込みパルス P_w に対する発光輝度変化のダイナミックレンジが広がっており、画像表示における輝度向上、コントラストの向上を図る上で有利であることがわかる。この傾向は、点灯パルス P_h の振幅設定に対して発光輝度が飽和するまでの範囲において、点灯パルス P_h の振幅を上げるほど有利になると思われるが、信号伝送系の耐圧や消費電力との関係で、最適な値に設定することが好ましい。

【0149】

第 3 の実験例は、電子放出素子 12 の電子の放出量が、図 15 に示す点灯パルス P_h の振幅によってどのように変化するかをみたものである。電子の放出量の変化は第 1 の実験例と同様に、蛍光体 64 の発光を受光素子（フォトダイオード）にて検出して測定した。実験結果を図 17 に示す。

【0150】

図 17 において、実線 C は、書込みパルス P_w の振幅を -40 V とし、点灯パルス P_h の振幅を 50 V から 400 V に変化させた場合の特性を示し、実線 D は、書込みパルス P_w の振幅を -70 V とし、点灯パルス P_h の振幅を 50 V から 400 V に変化させた場合の特性を示す。

【0151】

この図 17 に示すように、点灯パルス P_h を 100 V から 300 V に変化させた場合、発光輝度は、ほとんど直線的に変化していることがわかる。特に、書込みパルス P_w の振幅が -40 V の場合と -70 V の場合とで比較すると、-70 V の場合が点灯パルス P_h に対する発光輝度変化のダイナミックレンジが広がっており、画像表示における輝度向上、コントラストの向上を図る上で有利であることがわかる。この傾向は、書込みパルス P_w の振幅設定に対して発光輝度が飽和するまでの範囲において、書込みパルス P_w の振幅（この場合、絶対値）を上げるほど有利になると思われるが、この場合も、信号伝送系の耐圧や消費電力との関係で、最適な値に設定することが好ましい。

【0152】

第 4 の実験例は、電子放出素子 12 の電子の放出量が、図 9 又は図 10 に示すコレクタ電圧 V_c のレベルによってどのように変化するかをみたものである。電子の放出量の変化は第 1 の実験例と同様に、蛍光体 64 の発光を受光素子（フォトダイオード）にて検出して測定した。実験結果を図 18 に示す。

【0153】

図 18 において、実線 E は、コレクタ電圧 V_c のレベルを 3 kV とし、点灯パルス P_h の振幅を 80 V から 500 V に変化させた場合の特性を示し、実線 F は、コレクタ電圧 V_c のレベルを 7 kV とし、点灯パルス P_h の振幅を 80 V から 500 V に変化させた場合の特性を示す。

【0154】

この図 18 に示すように、コレクタ電圧 V_c を 7 kV とした方が、3 kV の場合よりも、点灯パルス P_h に対する発光輝度変化のダイナミックレンジが広がっており、画像表示における輝度向上、コントラストの向上を図る上で有利であることがわかる。この傾向は、コレクタ電圧 V_c のレベルを上げるほど有利になると思われるが、この場合も、信号

伝送系の耐圧や消費電力との関係で、最適な値に設定することが好ましい。

【0155】

さらに、この電子放出素子12は以下のような効果を奏することになる。すなわち、上部電極42に複数の貫通部46を形成したことから、各貫通部46並びに上部電極42の外周部近傍から均等に電子が放出され、全体の電子放出特性のばらつきが低減し、電子放出の制御が容易になると共に、電子放出効率が高くなる。

【0156】

また、上部電極42の底部52とエミッタ部40との間にギャップ54が形成された形となることから、駆動電圧を印加した際に、該ギャップ54の部分において電界集中が発生し易くなる。これは、電子放出の高効率化につながり、駆動電圧の低電圧化（低い電圧レベルでの電子放出）を実現させることができる。

【0157】

上述したように、上部電極42は、貫通部46の周部において底部52が形成されることから、上述したギャップ54の部分での電界集中が大きくなることも相俟って、上部電極42の底部52から電子が放出され易くなる。これは、電子放出の高出力、高効率化につながり、駆動電圧の低電圧化を実現させることができる。また、上部電極42の底部52がゲート電極（制御電極、フォーカス電子レンズ等）として機能するため、放出電子の直進性を向上させることができる。これは、電子放出素子12を多数並べて例えば表示装置10の電子源として構成した場合に、クロストークを低減する上で有利となる。

【0158】

このように、上述した電子放出素子12においては、高い電界集中を容易に発生させることができ、しかも、電子放出箇所を多くすることができ、電子放出について高出力、高効率を図ることができ、低電圧駆動（低消費電力）も可能となる。

【0159】

特に、この電子放出素子12では、エミッタ部40の少なくとも上面は、誘電体の粒界による凹凸48が形成され、上部電極42は、誘電体の粒界における凹部50に対応した部分に貫通部46が形成されるようにしたので、上部電極42の底部52を簡単に実現させることができる。

【0160】

また、エミッタ部40の上面、すなわち、誘電体の粒界における凸部56の表面（凹部50の内壁面）と、上部電極42の底部52の下面52aとのなす角の最大角度 θ を、 $1^\circ \leq \theta \leq 60^\circ$ とし、エミッタ部40の誘電体の粒界における凸部56の表面（凹部50の内壁面）と、上部電極42の底部52の下面52aとの間の鉛直方向に沿った最大間隔 d を、 $0 \mu\text{m} < d \leq 10 \mu\text{m}$ としたので、これらの構成により、ギャップ54の部分での電界集中の度合いをより大きくすることができ、電子放出についての高出力、高効率、並びに駆動電圧の低電圧化を効率よく図ることができる。

【0161】

また、この電子放出素子12では、貫通部46を孔58の形状としている。図7に示すように、エミッタ部40のうち、上部電極42と下部電極44（図6参照）間に印加される駆動電圧に応じて分極が反転あるいは変化する部分は、上部電極42が形成されている直下の部分（第1の部分）70と、貫通部46の内周から貫通部46の内方に向かう領域に対応した部分（第2の部分）72であり、特に、第2の部分72は、駆動電圧のレベルや電界集中の度合いによって変化することになる。従って、この電子放出素子12では、孔58の平均径を、 $0.1 \mu\text{m}$ 以上、 $10 \mu\text{m}$ 以下としている。この範囲であれば、貫通部46を通じて放出される電子の放出分布にばらつきがほとんどなくなり、効率よく電子を放出することができる。

【0162】

なお、孔58の平均径が $0.1 \mu\text{m}$ 未満の場合、電子を蓄積する領域が狭くなり、放出される電子の量が少なくなる。もちろん、孔58を多数設けることも考えられるが、困難性を伴い、製造コストが高くなるという懸念がある。孔58の平均径が $10 \mu\text{m}$ を超える

と、エミッタ部 40 の貫通部 46 から露出した部分のうち、電子放出に寄与する部分（第 2 の部分）72 の割合（占有率）が小さくなり、電子の放出効率が低下する。

【0163】

上部電極 42 の底部 52 の断面形状としては、図 7 に示すように、上面及び下面とも水平に延びる形状としてもよいし、図 19 に示すように、底部 52 の下面 52a がほぼ水平であって、底部 52 の上端部が上方に盛り上がっていてもよい。また、図 20 に示すように、底部 52 の下面 52a が、貫通部 46 の中心に向かうに従って徐々に上方に傾斜していてもよいし、図 21 に示すように、底部 52 の下面 52a が、貫通部 46 の中心に向かうに従って徐々に下方に傾斜していてもよい。図 19 の例は、ゲート電極としての機能を高めることが可能であり、図 21 の例では、ギャップ 54 の部分が狭くなることから、より電界集中を発生し易くなり、電子放出の高出力、高効率を向上させることができる。

【0164】

また、この電子放出素子 12 においては、図 21 に示すように、電気的な動作において、上部電極 42 と下部電極 44 間に、エミッタ部 40 によるコンデンサ C1 と、各ギャップ 54 による複数のコンデンサ Ca の集合体とが形成された形となる。すなわち、各ギャップ 54 による複数のコンデンサ Ca は、互いに並列に接続された 1 つのコンデンサ C2 として構成され、等価回路的には、集合体によるコンデンサ C2 にエミッタ部 40 によるコンデンサ C1 が直列接続された形となる。

【0165】

実際には、集合体によるコンデンサ C2 にエミッタ部 40 によるコンデンサ C1 がそのまま直列接続されることはなく、上部電極 42 への貫通部 46 の形成個数や全体の形成面積等に応じて、直列接続されるコンデンサ成分が変化する。

【0166】

ここで、図 23 に示すように、例えばエミッタ部 40 によるコンデンサ C1 のうち、その 25% が集合体によるコンデンサ C2 と直列接続された場合を想定して、容量計算を行ってみる。まず、ギャップ 54 の部分は真空であることから比誘電率は 1 となる。そして、ギャップ 54 の最大間隔 d を $0.1\ \mu\text{m}$ 、1 つのギャップ 54 の部分の面積 $S = 1\ \mu\text{m} \times 1\ \mu\text{m}$ とし、ギャップ 54 の数を 10,000 個とする。また、エミッタ部 40 の比誘電率を 2000、エミッタ部 40 の厚みを $20\ \mu\text{m}$ 、上部電極 42 と下部電極 44 の対向面積を $200\ \mu\text{m} \times 200\ \mu\text{m}$ とすると、集合体によるコンデンサ C2 の容量値は $0.885\ \text{pF}$ 、エミッタ部 40 によるコンデンサ C1 の容量値は $35.4\ \text{pF}$ となる。そして、エミッタ部 40 によるコンデンサ C1 のうち、集合体によるコンデンサ C2 と直列接続されている部分を全体の 25% としたとき、該直列接続された部分における容量値（集合体によるコンデンサ C2 の容量値を含めた容量値）は $0.805\ \text{pF}$ であり、残りの容量値は $26.6\ \text{pF}$ となる。

【0167】

これら直列接続された部分と残りの部分は並列接続されているから、全体の容量値は、 $27.5\ \text{pF}$ となる。この容量値は、エミッタ部 40 によるコンデンサ C1 の容量値 $35.4\ \text{pF}$ の 78% である。つまり、全体の容量値は、エミッタ部 40 によるコンデンサ C1 の容量値よりも小さくなる。

【0168】

このように、複数のギャップ 54 によるコンデンサ Ca の集合体については、ギャップ 54 によるコンデンサ Ca の容量値が相対的に小さいものとなり、エミッタ部 40 によるコンデンサ C1 との分圧から、印加電圧 Va のほとんどはギャップ 54 に印加されることになり、各ギャップ 54 において、電子放出の高出力化が実現される。

【0169】

また、集合体によるコンデンサ C2 は、エミッタ部 40 によるコンデンサ C1 に直列接続された構造となることから、全体の容量値は、エミッタ部 40 によるコンデンサ C1 の容量値よりも小さくなる。このことから、電子放出は高出力であり、全体の消費電力は小さくなるという好ましい特性を得ることができる。

【0170】

次に、上述した電子放出素子12の3つの変形例について図24～図26を参照しながら説明する。

【0171】

先ず、第1の変形例に係る電子放出素子12aは、図24に示すように、貫通部46の形状、特に、上面から見た形状が切欠き74の形状である点で異なる。切欠き74の形状としては、図24に示すように、多数の切欠き74が連続して形成されたくし歯状の切欠き76が好ましい。この場合、貫通部46を通じて放出される電子の放出分布のばらつきを低減し、効率よく電子を放出する上で有利となる。特に、切欠き74の平均幅を、 $0.1\mu\text{m}$ 以上、 $10\mu\text{m}$ 以下とすることが好ましい。この平均幅は、切欠き74の中心線を直交するそれぞれ異なる複数の線分の長さの平均を示す。

【0172】

第2の変形例に係る電子放出素子12bは、図25に示すように、貫通部46の形状、特に、上面から見た形状がスリット78である点で異なる。ここで、スリット78とは、長軸方向（長手方向）の長さが短軸方向（短手方向）の長さの10倍以上であるものをいう。従って、長軸方向（長手方向）の長さが短軸方向（短手方向）の長さの10倍未満のものは孔58（図8参照）の形状として定義することができる。また、スリット78としては、複数の孔58が連通してつながったものも含まれる。この場合、スリット78の平均幅は、 $0.1\mu\text{m}$ 以上、 $10\mu\text{m}$ 以下とすることが好ましい。貫通部46を通じて放出される電子の放出分布のばらつきを低減し、効率よく電子を放出する上で有利になるからである。この平均幅は、スリット78の中心線を直交するそれぞれ異なる複数の線分の長さの平均を示す。

【0173】

第3の変形例に係る電子放出素子12cは、図26に示すように、エミッタ部40の上面のうち、貫通部46と対応する部分、例えば誘電体の粒界の凹部50にフローティング電極79が存在している点で異なる。この場合、図11Cに示す状態において、フローティング電極79が疑似的な下部電極を形成し、これにより、上部電極42からの電子の放出（内部放出）をさらに促進させることができる。

【0174】

次に、本実施の形態に係る表示装置の各種駆動方法について図27～図45を参照しながら説明する。これらの駆動方法の説明では、図6に示す電子放出素子12を使用した例を示す。

【0175】

先ず、第1の駆動方法について図27及び図28を参照しながら説明する。図27は、代表的に1行1列、2行1列及びn行1列の画素の動作を示す。なお、ここで使用する電子放出素子12は、図5のポイントp2における抗電圧 v_1 が例えば -20V 、ポイントp5における抗電圧 v_2 が $+70\text{V}$ 、ポイントp3における電圧 v_3 が -50V 、ポイントp4における電圧 v_4 が $+50\text{V}$ の特性を有する。

【0176】

また、図27に示すように、1枚の画像の表示期間を1フレームとしたとき、該1フレーム内に1つの電荷蓄積期間 T_d と1つの発光期間 T_h が含まれており、1つの電荷蓄積期間 T_d には、n個の選択期間 T_s が含まれる。各選択期間 T_s はそれぞれ対応する行の選択期間 T_s となるため、対応しない $n-1$ 個の行については非選択期間 T_n となる。

【0177】

そして、この第1の駆動方法は、電荷蓄積期間 T_d に、全ての電子放出素子12を走査して、ON対象（発光対象）の画素に対応した複数の電子放出素子12にそれぞれ対応する画素の輝度レベルに応じた電圧を印加することにより、ON対象の画素に対応した複数の電子放出素子12にそれぞれ対応する画素の輝度レベルに応じた量の電荷（電子）を蓄積させ、次の発光期間 T_h に、全ての電子放出素子12に一定の電圧を印加して、ON対象の画素に対応した複数の電子放出素子12からそれぞれ対応する画素の輝度レベルに応

じた量の電子を放出させて、ON対象の画素を発光させるというものである。

【0178】

具体的に説明すると、図28にも示すように、先ず、1行目の選択期間 T_s においては、1行目の行選択線18に例えば50Vの選択信号 S_s が供給され、その他の行の行選択線18に例えば0Vの非選択信号 S_n が供給される。1行目の画素のうち、ON（発光）とすべき画素の信号線20に供給される画素信号 S_d の電圧は、0V以上、30V以下の範囲であって、かつ、それぞれ対応する画素の輝度レベルに応じた電圧となる。輝度レベル最大であれば0Vとなる。この画素信号 S_d の輝度レベルに応じた変調は、図1に示す振幅変調回路34や図3に示すパルス幅変調回路38を通じて行われる。

【0179】

これにより、1行目のONとすべき各画素にそれぞれ対応する電子放出素子12の上部電極42と下部電極44間にはそれぞれ輝度レベルに応じて-50V以上、-20V以下の電圧が印加される。その結果、上述した各電子放出素子12には、印加された電圧に応じた電子が蓄積されることになる。例えば1行1列目の画素に対応する電子放出素子12は、例えば最大輝度レベルであることから、図5の特性のポイントp3の状態となり、エミッタ部40のうち、上部電極42の貫通部46から露出する部分に最大量の電子が蓄積されることになる。

【0180】

なお、OFF（消光）を示す画素に対応する電子放出素子12に供給される画素信号 S_d の電圧は、例えば50Vであり、これにより、OFF対象の画素に対応する電子放出素子12には0Vが印加され、これは、図5の特性のポイントp1の状態となり、電子の蓄積は行われない。

【0181】

1行目への画素信号 S_d の供給が終了した後、2行目の選択期間 T_s においては、2行目の行選択線18に50Vの選択信号 S_s が供給され、その他の行の行選択線18に0Vの非選択信号 S_n が供給される。この場合も、ON（発光）とすべき画素に対応する電子放出素子12の上部電極42と下部電極44間にはそれぞれ輝度レベルに応じて-50V以上、-20V以下の電圧が印加される。このとき、非選択状態にある例えば1行目の画素に対応する電子放出素子12の上部電極42と下部電極44間には0V以上、50V以下の電圧が印加されるが、この電圧は、図5の特性のポイント4に達しないレベルの電圧であることから、1行目のうち、ON（発光）とすべき画素に対応する電子放出素子12から電子が放出されるということはない。つまり、非選択状態の1行目の画素が、選択状態の2行目の画素に供給される画素信号 S_d の影響を受けるということがない。

【0182】

以下同様に、 n 行目の選択期間 T_s においては、 n 行目の行選択線18に50Vの選択信号 S_s が供給され、その他の行の行選択線18に0Vの非選択信号 S_n が供給される。この場合も、ON（発光）とすべき画素に対応する電子放出素子12の上部電極42と下部電極44間にはそれぞれ輝度レベルに応じて-50V以上、-20V以下の電圧が印加される。このとき、非選択状態にある1行～($n-1$)行の各画素に対応する電子放出素子12の上部電極42と下部電極44間には0V以上、50V以下の電圧が印加されるが、これら非選択状態の各画素のうち、ON（発光）とすべき画素に対応する電子放出素子12から電子が放出されるということはない。

【0183】

n 行目の選択期間 T_s が経過した段階で、発光期間 T_h に入る。この発光期間 T_h では、全電子放出素子12の上部電極42には、信号供給回路24を通じて基準電圧（例えば0V）が印加され、全電子放出素子12の下部電極44には、-350Vの電圧（パルス電源30の-400V+行選択回路22の電源電圧50V）が印加される。これにより、全電子放出素子12の上部電極42と下部電極44間に高電圧（+350V）が印加される。全電子放出素子12は、それぞれ図5の特性のポイントp6の状態となり、図12Cに示すように、エミッタ部40のうち、前記電子の蓄積されていた部分から、貫通部46

を通じて電子が放出される。もちろん、上部電極 42 の外周部近傍からも電子が放出される。

【0184】

つまり、ON（発光）とすべき画素に対応する電子放出素子 12 から電子が放出され、放出された電子は、これら電子放出素子 12 に対応するコレクタ電極 62 に導かれて、対応する蛍光体 64 を励起し、発光する。これによって、透明板 60 の表面から画像が表示されることになる。

【0185】

以後同様に、フレーム単位に、電荷蓄積期間 T_d において、ON（発光）とすべき画素に対応する電子放出素子 12 に電子を蓄積し、発光期間 T_h において、蓄積されていた電子を放出して蛍光発光させることで、透明板 60 の表面から動画像あるいは静止画像が表示されることになる。

【0186】

次に、第 2 の駆動方法について図 29～図 31 を参照しながら説明する。この第 2 の駆動方法は、図 29 に示すように、1 フレームを複数に分割した際の 1 つの分割期間をサブフィールド SF1、SF2、・・・、SFm とし、各サブフィールド SF1、SF2、・・・、SFm にそれぞれ 1 つの電荷蓄積期間 T_d と 1 つの発光期間 T_h を設定した場合の駆動方法の 1 つである。各サブフィールド SF1、SF2、・・・、SFm の時間的長さは同じにしてある。

【0187】

そして、最初のサブフィールド（第 1 サブフィールド SF1）に割り当てられる輝度レベルが最も高く、サブフィールドの経過毎に輝度レベルが低下するように設定される。

【0188】

この第 2 の駆動方法は、電荷蓄積期間 T_d に、全ての電子放出素子 12 を走査して、ON 対象の電子放出素子 12 に一定の電圧を印加することにより、ON 対象の電子放出素子 12 に一定量の電荷を蓄積させ、次の発光期間 T_h に、全ての電子放出素子 12 に対してそれぞれ当該サブフィールド（現在走査中のサブフィールドを指す）に割り当てられた輝度レベルに応じた電圧を印加して、ON 対象の画素に対応した複数の電子放出素子 12 からそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電子を放出させて、ON 対象の画素を発光させるというものであり、いわゆるパルス数変調方式と振幅変調方式（発光期間 T_h の電圧の振幅変調）の複合方式を採用している。

【0189】

この第 2 の駆動方法では、図 30 に示す信号供給回路 80 が使用される。この信号供給回路 80 には、該信号供給回路 80 と電源回路 28 間の負極ラインと GND（グラウンド）間にパルス電源 82 が接続されている。パルス電源 82 は、電荷蓄積期間 T_d に例えば 0 V、発光期間 T_h に例えば -330 V とされたパルス状の電圧波形を出力する。

【0190】

従って、パルス生成回路 84 は、電荷蓄積期間 T_d において、一定のパルス周期で一定の振幅（例えば 50 V）を有するパルス信号 Sp1 を生成、出力し、発光期間 T_h において、一定のパルス周期で一定の振幅（例えば -280 V）を有するパルス信号 Sp2 を生成、出力する。

【0191】

振幅変調回路 86 は、図 31 に示すように、電荷蓄積期間 T_d においては、信号制御回路 26 の制御によって、選択状態の画素のうち、ON 対象の画素に対するパルス信号 Sp1 の電圧を例えば 0 V に振幅変調し、OFF 対象の画素に対するパルス信号 Sp1 の電圧を例えば 50 V に振幅変調してそれぞれ画素信号 Sd として出力する。

【0192】

これによって、図 29 にも示すように、選択状態の画素のうち、ON 対象の画素に対応する電子放出素子 12 には -50 V が印加され、OFF 対象の画素に対応する電子放出素子 12 には、0 V が印加されることになる。また、非選択状態の画素に対応する電子放出

素子 12 には、0 V 又は 50 V が印加される。

【0193】

一方、発光期間 T_h においては、信号制御回路 26 の制御によって、現在のサブフィールドの輝度レベルに応じた電圧に振幅変調する。この例では、図 31 に示すように、 $-280\text{ V} \sim 0\text{ V}$ の範囲で振幅変調する。例えば、第 1 サブフィールド SF_1 の発光期間 T_h では、振幅変調回路 86 から信号線 20 を通じて全ての電子放出素子 12 の上部電極 42 に 0 V が印加され、第 2 サブフィールド SF_2 の発光期間 T_h では、全ての電子放出素子 12 の上部電極 42 に -175 V が印加され、第 m サブフィールド SF_m の発光期間 T_h では、全ての電子放出素子 12 の上部電極 42 に -280 V が印加される。また、各サブフィールド SF_1 、 SF_2 、 \dots 、 SF_m の発光期間 T_h では、行選択回路 22 から全ての行選択線 18 を通じて全ての電子放出素子 12 の下部電極 44 に -350 V が印加される。

【0194】

従って、図 29 に示すように、第 1 サブフィールド SF_1 の発光期間 T_h では、全ての電子放出素子 12 に 350 V が印加され、第 2 サブフィールド SF_2 の発光期間 T_h では、全ての電子放出素子 12 に 175 V が印加され、第 m サブフィールド SF_m の発光期間 T_h では、全ての電子放出素子 12 に 70 V が印加されることとなる。

【0195】

具体的に、図 29 に基づいて、第 1 サブフィールド SF_1 と第 2 サブフィールド SF_2 のみで考えた場合、第 1 サブフィールド SF_1 の輝度レベルが例えば 64 とし、第 2 サブフィールド SF_2 の輝度レベルを 32 としたとき、1 行 1 列の画素では、第 1 サブフィールド SF_1 が ON 状態、第 2 サブフィールド SF_2 が OFF 状態であるから、その輝度レベルは 64 となる。2 行 1 列の画素では、第 1 サブフィールド SF_1 が ON 状態、第 2 サブフィールド SF_2 が ON 状態であるから、その輝度レベルは $64 + 32 = 96$ となる。同様に、 n 行 1 列の画素では、第 1 サブフィールド SF_1 が OFF 状態、第 2 サブフィールド SF_2 が ON 状態であるから、その輝度レベルは 32 となる。

【0196】

このように、サブフィールド単位に、電荷蓄積期間 T_d において、ON (発光) とすべき画素に対応する電子放出素子 12 に一定量の電子を蓄積し、発光期間 T_h において、当該サブフィールドの輝度レベルに応じた電圧を印加することにより、蓄積されていた電子を放出して蛍光体発光させることで、透明板 60 の表面から動画像あるいは静止画像が表示されることになる。

【0197】

次に、第 3 の駆動方法について図 32 及び図 33 を参照しながら説明する。この第 3 の駆動方法は、図 32 に示すように、上述した第 2 の駆動方法と同様にサブフィールドの概念を取り入れている。各サブフィールド SF_1 、 SF_2 、 \dots 、 SF_m の時間的長さは同じにしてある。また、最初のサブフィールド (第 1 サブフィールド SF_1) に割り当てられる輝度レベルが最も高く、サブフィールドの経過毎に輝度レベルが低下するように設定される。

【0198】

この第 3 の駆動方法は、電荷蓄積期間 T_d に、全ての電子放出素子 12 を走査して、ON 対象の電子放出素子 12 に対してそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた電圧を印加することにより、ON 対象の電子放出素子 12 にそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電荷を蓄積させ、次の発光期間 T_h に、全ての電子放出素子 12 に対して一定の電圧を印加して、ON 対象の画素に対応した複数の電子放出素子 12 からそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電子を放出させて、ON 対象の画素を発光させるというものであり、いわゆるパルス数変調方式と振幅変調方式 (電荷蓄積期間の電圧の振幅変調) との複合方式、又はパルス数変調方式とパルス幅変調方式 (電荷蓄積期間の電圧のパルス幅変調) との複合方式を採用している。

【0199】

この第3の駆動方法では、図1や図3に示す信号供給回路24、24aを利用することができる。例えば図1に示す振幅変調回路34を使用する場合、該振幅変調回路34は、図33に示すように、電荷蓄積期間Tdにおいては、信号制御回路26の制御によって、選択状態の画素のうち、ON対象の画素に対するパルス信号Spの電圧を、現在のサブフィールドの輝度レベルに応じた電圧に振幅変調してそれぞれ画素信号Sdとして出力する。この例では、0V以上、30V以下の範囲で振幅変調する。

【0200】

これにより、例えば、図32に示すように、第1サブフィールドSF1の電荷蓄積期間Tdでは、全ての電子放出素子12への走査の際に、ON対象の画素に対応する電子放出素子12の上部電極42に0Vが印加され、第2サブフィールドSF2の電荷蓄積期間Tdでは、ON対象の画素に対応する電子放出素子12の上部電極42に15Vが印加され、第mサブフィールドSFmの電荷蓄積期間Tdでは、ON対象の画素に対応する電子放出素子12の上部電極42に30Vが印加される。

【0201】

従って、図32に示すように、第1サブフィールドSF1の電荷蓄積期間Tdでは、ON対象の画素に対応する電子放出素子12に-50Vが印加され、第2サブフィールドSF2の電荷蓄積期間Tdでは、ON対象の画素に対応する電子放出素子12に-35Vが印加され、第mサブフィールドSFmの電荷蓄積期間Tdでは、ON対象の画素に対応する電子放出素子12に-20Vが印加されることとなる。

【0202】

一方、各サブフィールドSF1、SF2、・・・、SFmの発光期間Thでは、振幅変調回路34から信号線20を通じて全ての電子放出素子12の上部電極42に0Vが印加され、行選択回路22から全ての行選択線18を通じて全ての電子放出素子12の下部電極44に-350Vが印加される。つまり、各サブフィールドSF1、SF2、・・・、SFmの発光期間Thでは、全ての電子放出素子12に350Vが印加される。

【0203】

このように、サブフィールド単位に、電荷蓄積期間Tdにおいて、ON（発光）とすべき画素に対応する電子放出素子12に、当該サブフィールドの輝度レベルに応じた量の電子を蓄積し、発光期間Thにおいて、蓄積されていた電子を放出して蛍光体発光させることで、透明板60の表面から動画像あるいは静止画像が表示されることになる。

【0204】

次に、第4の駆動方法について図34～図36を参照しながら説明する。この第4の駆動方法は、図34に示すように、1フレームを複数に分割し、これら複数の分割期間の輝度レベルがそれぞれ同じ場合における1つの前記分割期間を1つのリニアサブフィールドLSF1、LSF2、・・・、LSFmとしたとき、各リニアサブフィールドLSF1、LSF2、・・・、LSFm内にそれぞれ1つの電荷蓄積期間Tdと1つの発光期間Thを設定した場合の駆動方法の1つである。各リニアサブフィールドLSF1、LSF2、・・・、LSFmの時間的長さは同じにしてある。

【0205】

この第4の駆動方法は、電荷蓄積期間Tdに、全ての電子放出素子12を走査して、当該リニアサブフィールド（現在走査中のリニアサブフィールドを指す）においてON対象の電子放出素子12に対してそれぞれ一定の電圧を印加することにより、当該リニアサブフィールドにおいてON対象の電子放出素子12にそれぞれ一定量の電荷を蓄積させ、次の発光期間Thに、全ての電子放出素子12に対して一定の電圧を印加して、当該リニアサブフィールドにおいてON対象の画素に対応した複数の電子放出素子12から一定量の電子を放出させて、ON対象の画素を発光させるというものであり、いわゆるパルス数変調方式を採用している。

【0206】

この第4の駆動方法では、図35に示す信号供給回路90が使用される。この信号供給

回路90には、該信号供給回路90と電源回路28間の負極ラインとGND（グランド）間にパルス電源92が接続されている。パルス電源92は、電荷蓄積期間Tdに例えば0V、発光期間Thに例えば-200Vとされたパルス状の電圧波形を出力する。

【0207】

従って、パルス生成回路94は、電荷蓄積期間Tdにおいて、一定のパルス周期で一定の振幅（例えば50V）を有するパルス信号Sp3を生成、出力し、発光期間Thにおいて、一定のパルス周期で一定の振幅（例えば-150V）を有するパルス信号Sp4を生成、出力する。

【0208】

振幅変調回路96は、図36に示すように、電荷蓄積期間Tdにおいては、信号制御回路26の制御によって、選択状態の画素のうち、ON対象の画素に対するパルス信号Sp3の電圧を例えば0Vに振幅変調し、OFF対象の画素に対するパルス信号Sp3の電圧を例えば50Vに振幅変調して、それぞれ画素信号Sdとして出力する。

【0209】

これによって、図34にも示すように、選択状態の画素のうち、ON対象の画素に対応する電子放出素子12には-50Vが印加され、OFF対象の画素に対応する電子放出素子12には、0Vが印加されることになる。また、非選択状態の画素に対応する電子放出素子12には、0V又は50Vが印加される。

【0210】

一方、各リニアサブフィールドLSF1、LSF2、・・・、LSFmの発光期間Thでは、振幅変調回路96から信号線20を通じて全ての電子放出素子12の上部電極42に-150Vが印加され、行選択回路22から全ての行選択線18を通じて全ての電子放出素子12の下部電極44に-350Vが印加される。つまり、各リニアサブフィールドLSF1、LSF2、・・・、LSFmの発光期間Thでは、全ての電子放出素子12に200Vが印加される。なお、各発光期間Thにおいて、全ての電子放出素子12に350Vを印加する設計であれば、図1に示す信号供給回路24を利用することができる。

【0211】

そして、各画素においては、対応する輝度レベルに応じて、連続的に各リニアサブフィールドLSF1、LSF2、・・・、LSFmでの電荷蓄積期間TdにおいてON状態とされ、残りのリニアサブフィールドの各電荷蓄積期間TdにおいてOFF状態とされる。

【0212】

例えば、図34に示すように、1行1列の画素が輝度レベル「64」であれば、該画素に対応する電子放出素子12は、輝度レベル「64」に応じて数の連続したリニアサブフィールドにおける各電荷蓄積期間Tdにおいて-50Vが印加され、各発光期間Thにおいて発光されることになる。2行1列の画素が輝度レベル「32」であれば、該画素に対応する電子放出素子12は、輝度レベル「32」に応じて数（輝度レベル「64」に対応した数の半分の数）の連続したリニアサブフィールドにおける各電荷蓄積期間Tdにおいて-50Vが印加され、各発光期間Thにおいて発光されることになる。以下同様に、n行1列の画素が輝度レベル「8」であれば、該画素に対応する電子放出素子12は、輝度レベル「8」に応じて数（輝度レベル「64」に対応した数の1/8の数）の連続したリニアサブフィールドにおける各電荷蓄積期間Tdにおいて-50Vが印加され、各発光期間Thにおいて発光されることになる。

【0213】

このように、リニアサブフィールド単位に、電荷蓄積期間Tdにおいて、ON（発光）とすべき画素に対応する電子放出素子12に一定量の電子を蓄積し、発光期間Thにおいて、蓄積されていた電子を放出して蛍光体発光させることで、透明板60の表面から動画あるいは静止画像が表示されることになる。

【0214】

次に、第5の駆動方法について図37～図39を参照しながら説明する。この第5の駆動方法は、上述した第1の駆動方法と同様に、1フレームに1つの電荷蓄積期間Tdと1

つの発光期間 T_h を有する。

【0215】

また、以下の説明では、電子放出素子 12 として、例えば図 5 のポイント p 2 における抗電圧 v_1 が例えば -20 V 、ポイント p 5 における抗電圧 v_2 が $+140\text{ V}$ 、ポイント p 3 における電圧 v_3 が -70 V 、ポイント p 4 における電圧 v_4 が $+110\text{ V}$ の特性を有する電子放出素子 12 を使用した場合を想定して説明する。

【0216】

そして、この第 5 の駆動方法は、電荷蓄積期間 T_d に、全ての電子放出素子 12 に一定の電圧を印加して、全ての電子放出素子 12 に一定量の電荷を蓄積させ、次の発光期間 T_h に、全ての電子放出素子 12 を走査して、ON 対象の画素に対応した複数の電子放出素子 12 にそれぞれ対応する画素の輝度レベルに応じた電圧を印加することにより、ON 対象の画素に対応した複数の電子放出素子 12 からそれぞれ対応する画素の輝度レベルに応じた量の電子を放出させて、ON 対象の画素を発光させるようにしたものであり、振幅変調方式（発光期間 T_h の電圧の振幅変調）を採用している。

【0217】

この第 5 の駆動方法では、図 38 に示す行選択回路 100 と信号供給回路 102 が使用される。行選択回路 100 には、電源回路 28 から例えば 100 V 、 70 V 及び 0 V が供給される。信号供給回路 102 には、電源回路 28 から例えば 200 V 及び 0 V が供給される。

【0218】

行選択回路 100 は、図 39 に示すように、電荷蓄積期間 T_d に、一定の電圧（例えば 70 V ）を出力する。また、発光期間 T_h では、選択行に対して例えば 0 V を出力し、非選択行に対して例えば 100 V を出力する。

【0219】

信号供給回路 102 のパルス生成回路 104 は、電荷蓄積期間 T_d において、基準電圧（例えば 0 V ）を出力し、発光期間 T_h において、一定のパルス周期で一定の振幅（例えば 200 V ）を有するパルス信号 S_p5 を生成、出力する。

【0220】

振幅変調回路 106 は、電荷蓄積期間 T_d において、パルス生成回路 104 からの基準電圧をそのまま出力する。発光期間 T_h においては、選択状態の画素のうち、ON 対象の画素に対するパルス信号 S_p5 の電圧を、該画素の輝度レベルに応じて 110 V 以上、 200 V 以下の範囲で振幅変調し、OFF 対象の画素に対するパルス信号 S_p5 の電圧を例えば 100 V に振幅変調して、それぞれ画素信号 S_d として出力する。

【0221】

これによって、図 37 にも示すように、電荷蓄積期間 T_d においては、全ての電子放出素子 12 に対して -70 V が印加され、全ての電子放出素子 12 において一定量の電荷（電子）が蓄積される。

【0222】

そして、次の発光期間 T_h においては、選択状態の画素のうち、ON 対象の画素に対応する電子放出素子 12 には輝度レベルに応じて 110 V 以上、 200 V 以下の電圧が印加され、ここでは図示しないが OFF 対象の画素に対応する電子放出素子 12 には、 100 V が印加されることになる。また、非選択状態の画素に対応する電子放出素子 12 には、 10 V 以上、 100 V 以下の電圧が印加される。

【0223】

図 37 の例では、1 行 1 列目の画素に対応する電子放出素子 12 に 200 V を印加して例えば輝度レベル「64」の発光をさせ、2 行 1 列目の画素に対応する電子放出素子 12 に 150 V を印加して輝度レベル「32」の発光をさせ、n 行 1 列目の画素に対応する電子放出素子 12 に 170 V を印加して輝度レベル「48」の発光をさせた例を示す。また、非選択状態の画素に対応する電子放出素子 12 には、 10 V 以上、 100 V 以下の電圧が印加されるが、この電圧は、図 5 の特性のポイント 4（この例では 110 V ）に達しな

いレベルの電圧であることから、非選択状態の画素に対応する電子放出素子12から電子が放出されるということはない。つまり、非選択状態の画素が、選択状態の画素に供給される画素信号Sdの影響を受けるということがない。

【0224】

このように、1フレーム単位に、電荷蓄積期間Tdにおいて、ON（発光）とすべき画素に対応する電子放出素子12に一定量の電子を蓄積し、発光期間Thにおいて、それぞれON（発光）とすべき画素の輝度レベルに応じた電圧を印加することによって、蓄積されていた電子を放出して蛍光発光させることで、透明板60の表面から動画像あるいは静止画像が表示されることになる。

【0225】

次に、第6の駆動方法について、図40及び図41を参照しながら説明する。この第6の駆動方法は、図40に示すように、上述した第2の駆動方法と同様にサブフィールドの概念を取り入れている。各サブフィールドSF1、SF2、・・・、SFmの時間的長さは同じにしてある。また、最初のサブフィールド（第1サブフィールドSF1）に割り当てられる輝度レベルが最も高く、サブフィールドの経過毎に輝度レベルが低下するように設定される。

【0226】

この第6の駆動方法は、電荷蓄積期間Tdに、全ての電子放出素子12に対してそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた電圧を印加して、全ての電子放出素子12にそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電荷を蓄積させ、次の発光期間Thに、全ての電子放出素子12を走査して、ON対象の電子放出素子12に一定の電圧を印加することにより、ON対象の画素に対応した複数の電子放出素子12からそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電子を放出させて、ON対象の画素を発光させるというものであり、いわゆるパルス数変調方式と振幅変調方式（電荷蓄積期間Tdの電圧の振幅変調）との複合方式、又はパルス数変調方式とパルス幅変調方式（電荷蓄積期間Tdの電圧のパルス幅変調）との複合方式の複合方式を採用している。

【0227】

この第6の駆動方法では、図38に示す信号供給回路102を利用することができ、特に、図1に示す振幅変調回路34や図3に示すパルス幅変調回路38を利用することができる。例えば図1に示す振幅変調回路34を使用する場合、該振幅変調回路34は、図41に示すように、電荷蓄積期間Tdにおいては、信号制御回路26の制御によって、全てのパルス信号Sp5の電圧を、現在のサブフィールドの輝度レベルに応じた電圧に振幅変調してそれぞれ画素信号Sdとして出力する。この例では、0V以上、50V以下の範囲で振幅変調する。

【0228】

これにより、例えば図40に示すように、第1サブフィールドSF1の電荷蓄積期間Tdでは、全ての電子放出素子12の上部電極42に0Vが印加され、第2サブフィールドSF2の電荷蓄積期間Tdでは、全ての電子放出素子12の上部電極42に25Vが印加され、第mサブフィールドSFmの電荷蓄積期間Tdでは、全ての電子放出素子12の上部電極42に50Vが印加される。

【0229】

従って、第1サブフィールドSF1の電荷蓄積期間Tdでは、全ての電子放出素子12に-70Vが印加され、第2サブフィールドSF2の電荷蓄積期間Tdでは、全ての電子放出素子12に-45Vが印加され、第mサブフィールドSFmの電荷蓄積期間Tdでは、全ての電子放出素子12に-20Vが印加されることとなる。

【0230】

一方、各サブフィールドSF1、SF2、・・・、SFmの発光期間Thにおいては、信号制御回路26の制御によって、選択状態の画素のうち、ON対象の画素に対するパルス信号Sp5の電圧を200Vに振幅変調し、OFF対象の画素に対するパルス信号Sp

5の電圧を100Vに振幅変調してそれぞれ画素信号S_dとして出力する。

【0231】

これにより、図41に示すように、各サブフィールドSF₁、SF₂、・・・、SF_mの発光期間T_hでは、ON対象の画素に対応する電子放出素子12に200Vが印加され、OFF対象の画素に対応する電子放出素子12に100Vが印加されることになる。非選択状態の電子放出素子12には、0V又は100Vが印加される。

【0232】

具体的に、図40に基づいて、第1サブフィールドSF₁と第2サブフィールドSF₂のみで考えた場合、第1サブフィールドSF₁の輝度レベルを例えば64とし、第2サブフィールドSF₂の輝度レベルを32としたとき、1行1列の画素では、第1サブフィールドSF₁がON状態、第2サブフィールドSF₂がOFF状態であるから、その輝度レベルは64となる。2行1列の画素では、第1サブフィールドSF₁がON状態、第2サブフィールドSF₂がON状態であるから、その輝度レベルは64+32=96となる。同様に、n行1列の画素では、第1サブフィールドSF₁がOFF状態、第2サブフィールドSF₂がON状態であるから、その輝度レベルは32となる。

【0233】

このように、サブフィールド単位に、電荷蓄積期間T_dにおいて、全ての電子放出素子12に、当該サブフィールドの輝度レベルに応じた電子を蓄積し、発光期間T_hにおいて、ON（発光）とすべき画素に対応する蓄積されていた電子を放出して蛍光発光させることで、透明板60の表面から動画像あるいは静止画像が表示されることになる。

【0234】

次に、第7の駆動方法について図42及び図43を参照しながら説明する。この第7の駆動方法は、図42に示すように、上述した第2の駆動方法と同様にサブフィールドの概念を取り入れている。各サブフィールドSF₁、SF₂、・・・、SF_mの時間的長さは同じにしてある。また、最初のサブフィールド（第1サブフィールドSF₁）に割り当てられる輝度レベルが最も高く、サブフィールドの経過毎に輝度レベルが低下するように設定される。

【0235】

そして、この第7の駆動方法は、電荷蓄積期間T_dに、全ての電子放出素子12に一定の電圧を印加して、全ての電子放出素子12に一定量の電荷を蓄積させ、次の発光期間T_hに、全ての電子放出素子12を走査して、ON対象の電子放出素子12に対してそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた電圧を印加することにより、ON対象の画素に対応した複数の電子放出素子12からそれぞれ当該サブフィールドに割り当てられた輝度レベルに応じた量の電子を放出させて、ON対象の画素を発光させるというものであり、いわゆるパルス数変調方式と振幅変調方式（発光期間T_hの電圧の振幅変調）との複合方式を採用している。

【0236】

この第7の駆動方法では、図38に示す信号供給回路102を利用することができ、この場合、振幅変調回路106は、図43にも示すように、電荷蓄積期間T_dにおいて、信号制御回路26の制御によって、パルス生成回路104からの基準電圧をそのまま出力する。発光期間T_hにおいては、信号制御回路26の制御によって、選択状態の画素のうち、ON対象の画素に対するパルス信号S_{p5}の電圧を、現在のサブフィールドの輝度レベルに応じて110V以上、200V以下の範囲で振幅変調し、OFF対象の画素に対するパルス信号S_{p5}の電圧を例えば100Vに振幅変調して、それぞれ画素信号S_dとして出力する。

【0237】

これによって、図42にも示すように、電荷蓄積期間T_dにおいては、全ての電子放出素子12に対して-70Vが印加され、全ての電子放出素子12において一定量の電荷（電子）が蓄積される。

【0238】

そして、次の発光期間 T_h においては、図 43 に示すように、選択状態の画素のうち、ON 対象の画素に対応する電子放出素子 12 には現在のサブフィールドの輝度レベルに応じて 110 V 以上、200 V 以下の電圧が印加され、OFF 対象の画素に対応する電子放出素子 12 には、100 V が印加されることになる。例えば、図 42 に示すように、第 1 サブフィールド SF_1 の発光期間 T_h では、ON 対象の画素に対応する電子放出素子 12 に 200 V が印加され、第 2 サブフィールド SF_2 の発光期間 T_h では、ON 対象の画素に対応する電子放出素子 12 に 155 V が印加され、第 m サブフィールド SF_m の発光期間 T_h では、ON 対象の画素に対応する電子放出素子 12 に 110 V が印加される。また、非選択状態の画素に対応する電子放出素子 12 には、10 V 以上、100 V 以下の電圧が印加される。

【0239】

このように、サブフィールド単位に、電荷蓄積期間 T_d において、ON（発光）とすべき画素に対応する電子放出素子 12 に一定量の電荷を蓄積し、発光期間 T_h において、当該サブフィールドの輝度レベルに応じた電圧を印加することにより、蓄積されていた電荷を放出して蛍光発光させることで、透明板 60 の表面から動画像あるいは静止画像が表示されることになる。

【0240】

次に、第 8 の駆動方法について図 44 及び図 45 を参照しながら説明する。この第 8 の駆動方法は、図 44 に示すように、上述した第 4 の駆動方法と同様にリニアサブフィールドの概念を取り入れている。各リニアサブフィールド LSF_1 、 LSF_2 、 \dots 、 LSF_m の時間的長さ、輝度レベルはそれぞれ同じに設定してある。

【0241】

この第 8 の駆動方法は、電荷蓄積期間 T_d に、全ての電子放出素子 12 に対して一定の電圧を印加して、当該リニアサブフィールドにおいて ON 対象の電子放出素子 12 にそれぞれ一定量の電荷を蓄積させ、次の発光期間 T_h に、全ての電子放出素子 12 を走査して、当該リニアサブフィールドにおいて ON 対象の電子放出素子 12 に対してそれぞれ一定の電圧を印加することにより、当該リニアサブフィールドにおいて ON 対象の画素に対応した複数の電子放出素子 12 から一定量の電荷を放出させて、ON 対象の画素を発光させるというものであり、いわゆるパルス数変調方式を採用している。

【0242】

この第 8 の駆動方法でも、図 38 に示す信号供給回路 102 を利用することができ、この場合、振幅変調回路 106 は、電荷蓄積期間 T_d において、信号制御回路 26 の制御によって、パルス生成回路 104 からの基準電圧をそのまま出力する。発光期間 T_h においては、信号制御回路 26 の制御によって、選択状態の画素のうち、ON 対象の画素に対するパルス信号 S_p5 の電圧を例えば 200 V に振幅変調し、OFF 対象の画素に対するパルス信号 S_p5 の電圧を例えば 100 V に振幅変調して、それぞれ画素信号 S_d として出力する。

【0243】

これによって、図 45 にも示すように、電荷蓄積期間 T_d においては、全ての電子放出素子 12 に対して -70 V が印加され、全ての電子放出素子 12 において一定量の電荷（電子）が蓄積される。

【0244】

そして、次の発光期間 T_h においては、図 45 に示すように、選択状態の画素のうち、ON 対象の画素に対応する電子放出素子 12 には 200 V の電圧が印加され、OFF 対象の画素に対応する電子放出素子 12 には 100 V が印加されることになる。また、非選択状態の画素に対応する電子放出素子 12 には、0 V 又は 100 V が印加される。

【0245】

そして、各画素においては、対応する輝度レベルに応じて、連続的に各リニアサブフィールド LSF_1 、 LSF_2 、 \dots 、 LSF_m での発光期間 T_h において ON 状態とされ、残りのリニアサブフィールドの各発光期間 T_h において OFF 状態とされる。

【0246】

例えば、図44に示すように、1行1列の画素が輝度レベル「64」であれば、該画素に対応する電子放出素子12は、輝度レベル「64」に応じて数の連続したリニアサブフィールドにおける各発光期間 T_h において200Vが印加され、各発光期間 T_h において発光されることになる。2行1列の画素が輝度レベル「32」であれば、該画素に対応する電子放出素子12は、輝度レベル「32」に応じて数（輝度レベル「64」に対応した数の半分の数）の連続したリニアサブフィールドにおける各発光期間 T_h において200Vが印加され、各発光期間 T_h において発光されることになる。以下同様に、 n 行1列の画素が輝度レベル「8」であれば、該画素に対応する電子放出素子12は、輝度レベル「8」に応じて数（輝度レベル「64」に対応した数の $1/8$ の数）の連続したリニアサブフィールドにおける各発光期間 T_h において200Vが印加され、各発光期間 T_h において発光されることになる。

【0247】

このように、リニアサブフィールド単位に、電荷蓄積期間 T_d において、全ての電子放出素子12に一定量の電子を蓄積し、発光期間 T_h に、ON（発光）とすべき画素に対応する電子放出素子12に一定の電圧を印加することにより、蓄積されていた電子を放出して蛍光発光させることで、透明板60の表面から動画像あるいは静止画像が表示されることになる。

【0248】

上述したように、本実施の形態に係る表示装置10においては、電荷蓄積期間 T_d に、全ての電子放出素子12に必要な電荷を蓄積し、その後の発光期間 T_h に、全ての電子放出素子12に対して電子放出に必要な電圧を印加して、ON対象の画素に対応した複数の電子放出素子12から電子を放出させて、ON対象の画素を発光させるようにしている。

【0249】

通常、電子放出素子12で画素を構成した場合、画素を発光させるには、電子放出素子12に高電圧を印加する必要がある。そのことから、画素への走査時に電荷を蓄積してさらに発光を行わせる場合、1つの画像を表示させる期間（例えば1フレーム）にわたって高電圧を印加する必要がある、消費電力が大きくなるという問題がある。また、各電子放出素子12を選択し、画素信号 S_d を供給する回路も高電圧に対応した回路にする必要がある。

【0250】

しかし、この実施の形態では、全ての電子放出素子12に電荷を蓄積した後に、全ての電子放出素子12に電圧を印加して、ON対象の電子放出素子12に対応する画素を発光させるというものである。

【0251】

従って、全ての電子放出素子12に電子放出のための電圧（放出電圧）を印加する期間 T_h は、当然に、1フレームよりも短くなり、しかも、図14A及び図14Bに示す第1の実験例からもわかるように、放出電圧の印加期間を短くすることができることから、画素への走査時に電荷の蓄積と発光とを行わせる場合と比して消費電力を大幅に低減させることができる。

【0252】

また、電子放出素子12に電荷を蓄積する期間 T_d と、ON対象の画素に対応する電子放出素子12から電子放出させる期間 T_h とを分離したため、各電子放出素子12にそれぞれ輝度レベルに応じた電圧を印加するための回路の低電圧駆動を図ることができる。

【0253】

また、画像に応じた画素信号 S_d 及び電荷蓄積期間 T_d の選択信号 S_s /非選択信号 S_n は、行又は列毎に駆動する必要があるが、上述した実施の形態にみられるように、駆動電圧は数10ボルトでよいから、蛍光表示管等で使用される安価な多出力ドライバを使用することができる。一方、発光期間 T_h においては、電子を十分に放出させる電圧は、前記駆動電圧よりも大きくなる可能性があるが、全てON対象の画素を一括して駆動すれば

よいため、多出力の回路部品を必要としない。例えば高耐圧のディスクリート部品で構成した1出力だけの駆動回路があればよいため、コスト的に安価で済む上に、回路規模も小さく済むという利点がある。

【0254】

上述した駆動方法は、非選択状態の行における行選択線18に対し、行選択回路22を通じて非選択信号 S_n を供給し、非選択状態の行の各電子放出素子12に対して、それぞれ駆動方法に応じた特定の電圧を印加するようにしたが、非選択状態の行における行選択線18を高インピーダンス状態にするようにしてもよい（第9の駆動方法）。

【0255】

この第9の駆動方法について図46～図48を参照しながら説明する。図46は、簡易なモデルとして、4行走査を想定し、代表的に1行1列、2行1列、3行1列及び4行1列の画素の動作を示す。なお、ここで使用する電子放出素子12は、図47のポイントp2における抗電圧 v_2 が例えば $-20V$ 、ポイントp5における抗電圧 v_5 が $+75V$ 、ポイントp3における電圧 v_3 が $-50V$ 、ポイントp4における電圧 v_4 が $+100V$ の特性を有する。

【0256】

また、図46に示すように、1枚の画像の表示期間を1フレームとしたとき、該1フレーム内に1つの電荷蓄積期間 T_d と1つの発光期間 T_h が含まれており、1つの電荷蓄積期間 T_d には、4個の選択期間 T_s と4個のリセット期間 T_r が含まれる。各選択期間 T_s 及び各リセット期間 T_r はそれぞれ対応する行の選択期間 T_s 及びリセット期間 T_r となるため、対応しない3個の行については非選択期間 T_n となる。各行の選択期間 T_s においては、対応する行選択線18を通じて選択信号 S_s が供給され、各行のリセット期間 T_r においては、対応する行選択線18を通じてリセット信号が供給される。

【0257】

そして、図48にも示すように、まず、1行目の選択期間 T_s においては、1行目の行選択線18に例えば $50V$ の選択信号 S_s が供給され、その他の行の行選択線18は高インピーダンス状態とされる。1行目の画素のうち、ON（発光）とすべき画素の信号線20に供給される画素信号 S_d の電圧は、 $0V$ 以上、 $30V$ 以下の範囲であって、かつ、それぞれ対応する画素の輝度レベルに応じた電圧となる。輝度レベルが最大であれば $0V$ となる。この画素信号 S_d の輝度レベルに応じた変調は、図1に示す振幅変調回路34や図3に示すパルス幅変調回路38を通じて行われる。

【0258】

これにより、1行目のONとすべき各画素にそれぞれ対応する電子放出素子12の上部電極42と下部電極44間にはそれぞれ輝度レベルに応じて $-50V$ 以上、 $-20V$ 以下の電圧が印加される。その結果、上述した各電子放出素子12には、印加された電圧に応じた電子が蓄積されることになる。なお、OFF（消光）を示す画素に対応する電子放出素子12に供給される画素信号 S_d の電圧は、例えば $50V$ であり、これにより、OFF対象の画素に対応する電子放出素子12には $0V$ が印加され、これは、図47の特性のポイントp1の状態となり、電子の蓄積は行われない。

【0259】

1行目への画素信号 S_d の供給が終了した後、1行目へのリセット信号の供給が開始され、1行目の各画素にそれぞれ対応する電子放出素子12の上部電極42と下部電極44間にはそれぞれ $50V$ の電圧が印加される。

【0260】

2行目の選択期間 T_s においては、2行目の行選択線18に $50V$ の選択信号 S_s が供給され、その他の行の行選択線18は高インピーダンス状態とされる。この場合も、ON（発光）とすべき画素に対応する電子放出素子12の上部電極42と下部電極44間にはそれぞれ輝度レベルに応じて $-50V$ 以上、 $-20V$ 以下の電圧が印加される。このとき、非選択状態にある例えば1行目の画素に対応する電子放出素子12の上部電極42と下部電極44間には、リセット期間 T_r において印加された $50V$ を中心に $0V \sim 100V$

で変動することになるが、この電圧は、図 47 の特性のポイント p 4 に達しないレベルの電圧であることから、1 行目のうち、ON (発光) とすべき画素に対応する電子放出素子 12 から電子が放出されるということはない。つまり、非選択状態の 1 行目の画素が、選択状態の 2 行目の画素に供給される画素信号 S d の影響を受けるということがない。

【0261】

しかも、非選択行の消費電力を低減させることができる。つまり、この第 9 の駆動方法における非選択行の消費電力は、第 1 の駆動方法における非選択行の消費電力の 1/4 程度まで低減させることができる。

【0262】

具体的に、1 つの計算例について説明する。まず、表示部 14 として、画素が N 行、M 列のマトリックスで配列され、M 列のうち、m 列が ON である場合を想定したとき、第 1 の駆動方法における非選択行の消費電力は、

$$P1 = C \times V_{col}^2 \times f \times N \times m \times (N - 1)$$

となる。なお、C は、画素の容量値、 V_{col} は画素の両端に印加される電圧値、f は 1 フレームの周波数 (= 60 Hz) である。

【0263】

また、第 9 の駆動方法における非選択行の消費電力は、

$$P9 = C \times V_{col}^2 \times f \times N \times \{m \times (M - m) \times (N - 1)\} / M$$

である。

【0264】

ここで、P1 は、 $m = M$ のときに最大値 $P1_{max}$ となり、

$$P1_{max} = C \times V_{col}^2 \times f \times N \times (N - 1) \times M$$

である。

【0265】

また、P9 は、 $m = M/2$ のときに最大値 $P9_{max}$ となり、

$$P9_{max} = C \times V_{col}^2 \times f \times N \times (N - 1) \times M / 4$$

である。

【0266】

このように、非選択行についての行選択線 18 を高インピーダンス状態に設定することにより、消費電力の大幅な低減を図ることができる。

【0267】

ところで、上述した駆動方法は、電荷蓄積期間 T d に、全ての電子放出素子 12 に必要な電荷を蓄積し、その後の発光期間 T h に、全ての電子放出素子 12 に対して電子放出に必要な電圧を印加して、発光対象の画素に対応した複数の電子放出素子 12 から電子を放出させるようにしたが、その他、以下に示す駆動方法を採用してもよい。

【0268】

すなわち、図 49 の準備期間 T a において、上部電極 42 に基準電圧（この場合、例えば 0 V）よりも高い電圧 V11 を印加し、下部電極 44 に基準電圧よりも低い電圧 V12 を印加する。この準備期間 T a では、電子放出のための準備（例えばエミッタ部 40 の一方向への分極等）が行われる。次の駆動期間 T b において、駆動電圧 V a の電圧レベルを急減に変化、すなわち、上部電極 42 に基準電圧よりも低い電圧 V12 を印加し、下部電極 44 に基準電圧よりも高い電圧 V11 を印加する。これにより、今度は、上述したトリプルジャンクションにおいて電界集中が発生し、この電界集中によって上部電極 42 から 1 次電子が放出され、エミッタ部 40 のうち、貫通部 46 から露出する部分並びに上部電極 42 の外周部近傍に衝突することとなる。これによって、図 50 に示すように、1 次電子が衝突した部分から 2 次電子（1 次電子の反射電子を含む）が放出される。すなわち、駆動期間 T b の初期段階において、貫通部 46 並びに上部電極 42 の外周部近傍から 2 次電子が放出されることとなる。

【0269】

この駆動方法では、電子放出素子 12 の電圧－電荷量特性は、図 51 に示すように、真

空中において、負の抗電界（ポイント p 2 における電圧）と正の抗電界（ポイント p 5 における電圧）の各絶対値がほぼ同じとされ、基準電圧 = 0 (V) を基準とした対称のヒステリシス曲線を描く。

【0270】

そして、例えば図 5 2 に示すように、この電子放出素子 1 2 を多数配列して表示装置 1 1 0 を構成した場合、以下のような駆動方法（第 1 0 の駆動方法）が考えられる。すなわち、図 5 3 にも示すように、行選択回路 2 2 にて選択された行（選択行）に基準電圧よりも高い電圧（例えば 100 V）を印加し、選択行のうち、発光させるべき画素に対応する電子放出素子 1 2 の信号線 2 0 に ON 信号（例えば -40 V）を供給し、消光させるべき画素に対応する電子放出素子 1 2 の信号線 2 0 に OFF 信号（例えば 0 V）を供給する。行選択回路 2 2 にて選択されていない行（非選択行）には基準電圧よりも低い電圧（例えば -100 V）を印加する。なお、この例では、電圧 -140 V が電子放出される程度の電圧であり、電圧 -100 V が電子放出されない程度の電圧である。

【0271】

ここで、第 1 0 の駆動方式について説明する。まず、全ての電子放出素子 1 2 について選択を行っていない場合は、全電子放出素子 1 2 の下部電極 4 4 に行選択線 1 8 を通じて例えば -100 V が印加され、全電子放出素子 1 2 の上部電極 4 2 に信号線 2 0 を通じて例えば 0 V が印加されて、全電子放出素子 1 2 に 100 V が印加される。

【0272】

その後、例えば 1 行目に関する複数の電子放出素子 1 2 が選択される場合、すなわち、選択期間 T_s においては、1 行目の行選択線 1 8 を通じて、1 行目に関する複数の電子放出素子 1 2 の各下部電極 4 4 に 100 V が印加される。そして、これら 1 行目に関する複数の電子放出素子 1 2 のうち、ON とされる電子放出素子 1 2 の各上部電極 4 2 に、対応する信号線 2 0 を通じて -40 V が印加され、OFF とされる電子放出素子 1 2 の各上部電極 4 2 に、対応する信号線 2 0 を通じて 0 V が印加される。

【0273】

その結果、1 行目に関する複数の電子放出素子 1 2 のうち、ON とされる電子放出素子 1 2 については、1 行目の選択期間 T_s にわたって上部電極 4 2 と下部電極 4 4 間に、電子放出される程度の電圧（例えば -140 V）が印加される。これによって、ON とされる電子放出素子 1 2 から電子の放出が行われ、蛍光体発光が行われる。

【0274】

1 行目に関する複数の電子放出素子 1 2 のうち、OFF とされる電子放出素子 1 2 については、1 行目の選択期間 T_s にわたって上部電極 4 2 と下部電極 4 4 間に、電子放出されない程度の電圧（例えば -100 V）が印加される。これによって、OFF とされる電子放出素子 1 2 からは電子の放出は行われず、消光状態となる。

【0275】

非選択行の各電子放出素子 1 2 の上部電極 4 2 には、信号線 2 0 を通じて -40 V あるいは 0 V が印加されるが、非選択行の各電子放出素子 1 2 の下部電極 4 4 には、行選択線 1 8 を通じて -100 V が印加されている。つまり、これら非選択行に関する電子放出素子 1 2 には、基準電圧（例えば 0 V）よりも高い電圧 60 V 又は 100 V が印加されることから、これら非選択行に関する電子放出素子 1 2 からは、電子の放出は行われない。

【0276】

そして、水平同期信号に同期させて順次に 1 行、2 行、3 行、・・・、 n 行というように選択していき、垂直同期信号に同期させて帰線させていくことで、表示装置 1 1 0 の画面（透明板 6 0 の表面）から静止画像あるいは動画像が表示されることになる。

【0277】

次に、第 1 1 の駆動方法及び第 1 2 の駆動方法について説明する。まず、第 1 1 の駆動方法は、第 9 の駆動方法と同様の原理、すなわち、選択期間 T_s の直後にリセット期間 T_r を設け、さらに、非選択行の行選択線 1 8 を高インピーダンス状態にする方式を採用している。従って、1 フレーム内のサイクルとしては、選択期間 T_s ($n-1$ フレーム) →

リセット期間 T_r → 非選択期間 T_n → 選択期間 T_s (n フレーム) となる。

【0278】

そして、この第11の駆動方法は、先ず、例えば1行目に関する複数の電子放出素子12が選択される場合、すなわち、選択期間 T_s においては、図54にも示すように、1行目の行選択線18を通じて、1行目に関する複数の電子放出素子12の各下部電極44に100Vが印加される。そして、これら1行目に関する複数の電子放出素子12のうち、ONとされる電子放出素子12の各上部電極42に、対応する信号線20を通じて-40Vが印加され、OFFとされる電子放出素子12の各上部電極42に、対応する信号線20を通じて0Vが印加される。

【0279】

その結果、1行目に関する複数の電子放出素子12のうち、ONとされる電子放出素子12については、1行目の選択期間 T_s にわたって上部電極42と下部電極44間に、電子放出される程度の電圧（例えば-140V）が印加される。これによって、ONとされる電子放出素子12から電子の放出が行われ、蛍光体発光が行われる。

【0280】

1行目に関する複数の電子放出素子12のうち、OFFとされる電子放出素子12については、1行目の選択期間 T_s にわたって上部電極42と下部電極44間に、電子放出されない程度の電圧（例えば-100V）が印加される。これによって、OFFとされる電子放出素子12からは電子の放出は行われず、消光状態となる。

【0281】

その後、例えば1行目に関する複数の電子放出素子12がリセットされる場合、つまり、リセット期間 T_r においては、1行目の行選択線18を通じて、1行目に関する複数の電子放出素子12の各下部電極44に-100Vが印加される。このとき、信号線20を通じて-40Vあるいは0Vが印加される。従って、リセット期間 T_r 中の電子放出素子12には、基準電圧（例えば0V）よりも高い電圧60V又は100Vが印加される。

【0282】

リセット期間 T_r の電子放出素子12に対して、信号線20を通じて印加される-40Vあるいは0Vは、他の選択行の電子放出素子12のON信号あるいはOFF信号である。この場合、リセット期間 T_r 内（換言すれば、選択期間 T_s 内）に、信号線20から印加される電圧は必ず0Vで終わるようにすることで、リセット期間 T_r の電子放出素子12は、100Vが印加された状態で必ずリセット期間 T_r を終わるようにする。

【0283】

そして、非選択行における行選択線18は高インピーダンス状態とされる。そのため、非選択行の各電子放出素子12には、基準電圧（例えば0V）よりも高い60V～140Vで変動する電圧が印加されることになり、これら非選択行に関する電子放出素子12からは、電子の放出は行われない。

【0284】

そして、水平同期信号に同期させて順次に1行、2行、3行、・・・、 n 行というように選択していき、垂直同期信号に同期させて帰線させていくことで、表示装置110の画面（透明板60の表面）から静止画像あるいは動画像が表示されることになる。

【0285】

次に、第12の駆動方法は、第9の駆動方法と同様の原理、すなわち、選択期間 T_s の直後にリセット期間 T_r を設け、さらに、非選択行の行選択線18を高インピーダンス状態にする方式を採用している。特に、この第12の駆動方法では、選択期間 T_s の直前に置かれる非選択期間の長さを各行の階調レベルに応じて可変にする方式であり、1フレーム内のサイクルとしては、選択期間 T_s ($n-1$ フレーム) → 第1の非選択期間 T_{n1} → リセット期間 T_r → 第2の非選択期間 T_{n2} → 選択期間 T_s (n フレーム) となる。

【0286】

第12の駆動方法に係る表示装置120としては、図55に示すように、行選択回路22、信号供給回路24及び信号制御回路26のほかに、フレームメモリ部122と、選択

データ作成部124と、リセットデータ作成部126とを有する。フレームメモリ部122は、例えば3つのフレームメモリ（第1～第3のフレームメモリFM1～FM3）を有する。

【0287】

信号制御回路26は、3つのフレームメモリ（第1～第3のフレームメモリFM1～FM3）のうち、フレーム単位に画像データDgを書き込むフレームメモリを順次切り替え制御すると共に、フレーム単位に画像データDgを信号供給回路24に供給するフレームメモリを順次切り替え制御する。例えば、第1のフレームメモリFM1にn-2フレーム目の画像データが書き込まれ、第2のフレームメモリFM2にn-1フレーム目の画像データが書き込まれている場合を想定したとき、第1のフレームメモリFM1から画像データを読み出して、信号供給回路24に出力すると共に、外部から入力されるnフレーム目の画像データDgを第3のフレームメモリFM3に書き込むという制御を行う。

【0288】

そして、n-2フレーム目の画像データが全て出力され、かつ、nフレーム目の画像データが全て第3のフレームメモリFM3に書き込まれた後は、n-1フレーム目の画像データDgが信号供給回路24に供給されると共に、外部からのn+1フレーム目の画像データDgが今度は第1のフレームメモリFM1に書き込まれることになる。

【0289】

同様に、n-1フレーム目の画像データDgが全て出力され、かつ、n+1フレーム目の画像データDgが全て第1のフレームメモリFM1に書き込まれた後は、nフレーム目の画像データDgが信号供給回路24に供給されると共に、外部からのn+2フレーム目の画像データDgが今度は第2のフレームメモリFM2に書き込まれることになる。

【0290】

つまり、3つのフレームメモリFM1～FM3のうち、一番古いフレームの画像データDgが格納されたフレームメモリから画像データDgが読み出されて信号供給回路24に出力され、既に1フレーム分の画像データが出力されたフレームメモリに対して次のフレームの画像データDgが書き込まれるようになっている。

【0291】

選択データ作成部124は、選択期間Ts単位に選択行のみを「1」とする選択データDsを作成して行選択回路22に出力する。簡易なモデルとして、6行走査の場合で述べると、選択行が1行目であれば、当該選択期間Tsにおいて、選択データ作成部124から選択データ「100000」が出力されて行選択回路22に供給される。以下同様に、選択行が2行目であれば、「010000」が出力され、選択行が3行目であれば、「001000」が出力される。

【0292】

行選択回路22は、選択データ作成部124からの選択データDsに基づいて「1」に対応する行選択線18の電圧を100Vにする。

【0293】

リセットデータ作成部126は、次の1フレームにおける各行の階調レベルに応じてそれぞれ行単位にリセット期間Trを設定する。例えば図56に示すように、6行走査であって、n-2フレーム目、n-1フレーム目及びnフレーム目の各行の階調レベル（最大レベル4）が、図57A～図57Cに示すような場合を想定する。すなわち、n-2フレーム目では、1行～6行が共にレベル1、n-1フレーム目では、1行＝レベル1、2行＝レベル1、3行＝レベル2、4行＝レベル3、5行＝レベル2、6行＝レベル1、nフレーム目では、1行＝レベル2、2行＝レベル2、3行＝レベル2、4行＝レベル3、5行＝レベル2、6行＝レベル1とする。

【0294】

この場合、n-2フレームの1行目の選択期間Tsにおいてリセットデータ作成部126からリセットデータDr＝「001000」が出力され、行選択回路22に供給される。行選択回路22からは、リセットデータ作成部126からのリセットデータDrに基づ

いて「1」に対応する行選択線18の電圧を -100V にする。

【0295】

さらに、行選択回路22は、行選択線18のうち、選択データDsの「1」に対応せず、かつ、リセットデータDrの「1」にも対応しない行選択線18を高インピーダンス状態にする。

【0296】

その結果、図58にも示すように、選択期間Tsとされた行のうち、ON対象の画素には -140V が印加され、OFF対象の画素には -100V が印加される。そして、次に続く第1の非選択期間Tn1（高インピーダンス状態）における変動する電圧の中心値を固定するために、ON対象の画素をリセット期間Trの終わりには必ず -100V にしておく。リセット期間Trとされた行の画素には 60V 又は 100V が印加される。次に続く第2の非選択期間Tn2（高インピーダンス状態）における変動する電圧の中心値を固定するために、リセット期間Trの終わりには必ず 100V にしておく。第1の非選択期間Tn1とされた行の画素には、 $-140\text{V} \sim -60\text{V}$ で変動する電圧が印加され、第2の非選択期間Tn2とされた行の画素には、 $60\text{V} \sim 140\text{V}$ で変動する電圧が印加される。

【0297】

また、図56の例では、例えばn-2フレームの1行目、2行目及び6行目は、各選択期間Tsの後、3つ分の選択期間Tsに相当する第1の非選択期間Tn1が設定され、その後、リセット期間Tr、そして、1つ分の選択期間Tsに相当する第2の非選択期間Tn2が設定される。n-2フレームの3行目及び5行目は、選択期間Tsの後、2つ分の選択期間Tsに相当する第1の非選択期間Tn1が設定され、その後、リセット期間Tr、そして、2つ分の選択期間Tsに相当する第2の非選択期間Tn2が設定される。同様に、n-2フレームの4行目は、選択期間Tsの後、1つ分の選択期間Tsに相当する第1の非選択期間Tn1が設定され、その後、リセット期間Tr、そして、3つ分の選択期間Tsに相当する第2の非選択期間Tn2が設定される。第1及び第2の非選択期間Tn1及びTn2では、該当する行選択線18はそれぞれ高インピーダンス状態とされる。

【0298】

つまり、n-1フレームにおける各行の選択期間Tsの直前の非選択期間（第2の非選択期間Tn2）は、4行目が最も長く、1行目、2行目及び6行目が最も短く、3行目及び5行目がその中間の長さとなっている。従って、n-1フレームの各行の選択期間TsにおいてON対象の電子放出素子12から電子が放出され、しかも、4行目の画素が階調レベル3、3行目及び5行目の画素が階調レベル2、1行目、2行目及び6行目の画素が階調レベル1というように行単位に各ON対象の画素の明るさが変化することになる。

【0299】

同様に、nフレームでは、4行目の画素が階調レベル3、1行目、2行目、3行目及び5行目の画素が階調レベル2、6行目の画素が階調レベル1というように行単位に各ON対象の画素の明るさが変化することになる。

【0300】

また、この第12の駆動方法では、第1及び第2の非選択期間Tn1及びTn2において、それぞれ該当する行選択線18を高インピーダンス状態にしているため、上述した第11の駆動方法と同様に、消費電力の低減化に有利になる。

【0301】

なお、上述の例では、リセットデータ作成部126にて行単位にリセットデータDrを作成するようにしたが、その他、行及び列を含めたリセットデータを作成することで、フレーム間で差分をとった画像データ（圧縮された画像データ）にも容易に対応させることができる。

【0302】

本実施の形態に係る表示装置10は、表示装置10としての用途のほか、電子線照射装置、光源、LEDの代替用途、電子部品製造装置、電子回路部品に適用することができる。

。

【0303】

電子線照射装置における電子線は、現在普及している紫外線照射装置における紫外線に比べ、高エネルギーで吸収性能に優れる。適用例としては、半導体装置では、ウェハーを重ねる際における絶縁膜を固化する用途、印刷の乾燥では、印刷インキをむらなく硬化する用途や、医療機器をパッケージに入れたまま殺菌する用途等がある。

【0304】

光源としての用途は、高輝度、高効率仕様向けであって、例えば超高圧水銀ランプ等が使用されるプロジェクタの光源用途等がある。光源に適用した場合、小型化、長寿命、高速点灯、水銀フリーによる環境負荷低減という特徴を有する。

【0305】

LEDの代替用途としては、屋内照明、自動車用ランプ、信号機等の面光源用途や、チップ光源、信号機、携帯電話向けの小型液晶ディスプレイのバックライト等がある。

【0306】

電子部品製造装置の用途としては、電子ビーム蒸着装置等の成膜装置の電子ビーム源、プラズマCVD装置におけるプラズマ生成用（ガス等の活性化用）電子源、ガス分解用途の電子源等がある。また、テラHz駆動の高速スイッチング素子、大電流出力素子といった真空マイクロデバイス用途もある。その他、プリンタ用部品、つまり、蛍光体との組み合わせにより感光ドラムを感光させる発光デバイスや、誘電体を帯電させるための電子源としても好ましく用いられる。

【0307】

電子回路部品としては、大電流出力化、高増幅率化が可能であることから、スイッチ、リレー、ダイオード等のデジタル素子、オペアンプ等のアナログ素子への用途がある。

【0308】

また、図9及び図10等に応示するように、コレクタ電極62に蛍光体64を塗布して表示装置10の画素として構成した場合、以下のような効果を奏することができる。

【0309】

(1) CRTと比して超薄型（パネルの厚み＝数mm）にすることができる。

【0310】

(2) 蛍光体64による自然発光のため、LCD（液晶表示装置）やLED（発光ダイオード）と比してほぼ180°の広視野角を得ることができる。

【0311】

(3) 面電子源を利用しているため、CRTと比して画像歪みがない。

【0312】

(4) LCDと比して高速応答が可能であり、 μsec オーダーの高速応答で残像のない動画表示が可能となる。

【0313】

(5) 40インチ換算で100W程度であり、CRT、PDP（プラズマディスプレイ）、LCD及びLEDと比して低消費電力である。

【0314】

(6) PDPやLCDと比して動作温度範囲が広い（ $-40\sim+85^{\circ}\text{C}$ ）。ちなみに、LCDは低温で応答速度が低下する。

【0315】

(7) 大電流出力による蛍光体の励起が可能であるため、従来のFED方式のディスプレイと比して高輝度化が可能である。

【0316】

(8) 圧電体材料の分極反転特性及び膜厚により駆動電圧を制御可能であるため、従来のFED方式のディスプレイと比して低電圧駆動が可能である。

【0317】

このような種々の効果から、以下に応示するように、様々なディスプレイ用途を実現させる

ことができる。

【0318】

(1) 高輝度化と低消費電力化が実現できるという面から、30～60インチディスプレイのホームユース（テレビジョン、ホームシアター）やパブリックユース（待合室、カラオケ等）に最適である。

【0319】

(2) 高輝度化、大画面、フルカラー、高精細度が実現できるという面から、顧客吸引力（この場合、視覚的な注目）に効果が大であり、横長、縦長等の異形状ディスプレイや、展示会での使用、情報案内板用のメッセージボードに最適である。

【0320】

(3) 高輝度化、蛍光体励起に伴う広視野角化、真空モジュール化に伴う広い動作温度範囲が実現できるという面から、車載用ディスプレイに最適である。車載用ディスプレイとしての仕様は、15:9等の横長8インチ（画素ピッチ0.14mm）、動作温度が-30～+85℃、斜視方向で500～600cd/m²が必要である。

【0321】

また、上述の種々の効果から、以下に示すように、様々な光源用途を実現させることができる。

【0322】

(1) 高輝度化、低消費電力化が実現できるという面から、輝度仕様として2000ルーメンが必要なプロジェクタ用の光源に最適である。

【0323】

(2) 高輝度二次元アレー光源を容易に実現できることと、動作温度範囲が広く、屋外環境でも発光効率に変化がないことから、LEDの代替用途として有望である。例えば信号機等の二次元アレーLEDモジュールの代替として最適である。なお、LEDは、25℃以上で許容電流が低下し、低輝度となる。

【0324】

(3) 本実施の形態に係る電子放出素子を二次元配列して構成される面光源は、素子単位で点灯／消灯が制御可能であるため、発光領域の一部分を点灯／消光するような用途に好適である。また、瞬時点灯が可能であるため、ウォーミングアップの時間が不要である。さらに、液晶用バックライトとして適用した場合は、高速点滅による動画画質の改善も可能である。

【0325】

なお、本発明に係る表示装置、表示装置の駆動方法、電子放出素子、電子放出素子の駆動方法、電子放出素子の駆動装置、電子放出装置、電子放出装置の駆動方法は、上述の実施の形態に限らず、本発明の要旨を逸脱することなく、種々の構成を採り得ることはもちろんである。

【図面の簡単な説明】

【0326】

【図1】 本実施の形態に係る表示装置の表示部と駆動回路を示すブロック図である。

【図2】 図2A～図2Cは、振幅変調回路によるパルス信号の振幅変調を示す波形図である。

【図3】 変形例に係る信号供給回路を示すブロック図である。

【図4】 図4A～図4Cは、パルス幅変調回路によるパルス信号のパルス幅変調を示す波形図である。

【図5】 本実施の形態に係る表示装置で使用される電子放出素子の電圧－電荷量特性（電圧－分極量特性）を示す図である。

【図6】 本実施の形態に係る表示装置で使用される電子放出素子を一部省略して示す断面図である。

【図7】 電子放出素子の要部を拡大して示す断面図である。

【図8】 上部電極に形成された貫通部の形状の一例を示す平面図である。

【図 9】 上部電極上へのコレクタ電極、蛍光体及び透明板の 1 つの配置例を示す構成図である。

【図 10】 上部電極上へのコレクタ電極、蛍光体及び透明板の他の配置例を示す構成図である。

【図 11】 図 11 A は図 5 のポイント p 1 での状態を示す説明図であり、図 11 B は図 5 のポイント p 2 での状態を示す説明図であり、図 11 C は図 5 のポイント p 2 からポイント p 3 に至るまでの状態を示す説明図である。

【図 12】 図 12 A は図 5 のポイント p 3 からポイント p 4 に至るまでの状態を示す説明図であり、図 12 B は図 5 のポイント p 4 に至る直前の状態を示す説明図であり、図 12 C は図 5 のポイント p 4 からポイント p 6 に至るまでの状態を示す説明図である。

【図 13】 図 13 A は図 2 A 又は図 4 A における電圧 V_{s1} が印加されたときのヒステリシス曲線を示す図であり、図 13 B は図 2 B 又は図 4 B における電圧 V_{sm} が印加されたときのヒステリシス曲線を示す図であり、図 13 C は図 2 C 又は図 4 C における電圧 V_{sh} が印加されたときのヒステリシス曲線を示す図である。

【図 14】 図 14 A は第 1 の実験例（電子放出素子の電子の放出状態をみた実験）において使用した書込みパルスと点灯パルスの波形を示す図であり、図 14 B は第 1 の実験例において、電子放出素子からの電子放出の状態を受光素子の検出電圧波形で示す図である。

【図 15】 第 2 ～ 第 4 の実験例で使用した書込みパルスと点灯パルスの波形を示す図である。

【図 16】 第 2 の実験例（電子放出素子の電子の放出量が書込みパルスの振幅によってどのように変化するかをみた実験）の結果を示す特性図である。

【図 17】 第 3 の実験例（電子放出素子の電子の放出量が点灯パルスの振幅によってどのように変化するかをみた実験）の結果を示す特性図である。

【図 18】 第 4 の実験例（電子放出素子の電子の放出量がコレクタ電圧のレベルによってどのように変化するかをみた実験）の結果を示す特性図である。

【図 19】 電子放出素子における上部電極の底部の断面形状の一例を示す図である。

【図 20】 電子放出素子における上部電極の底部の断面形状の他の例を示す図である。

【図 21】 電子放出素子における上部電極の底部の断面形状のさらに他の例を示す図である。

【図 22】 上部電極と下部電極間に接続された各種コンデンサの接続状態を示す等価回路図である。

【図 23】 上部電極と下部電極間に接続された各種コンデンサの容量計算を説明するための図である。

【図 24】 本実施の形態に係る電子放出素子の第 1 の変形例を一部省略して示す平面図である。

【図 25】 本実施の形態に係る電子放出素子の第 2 の変形例を一部省略して示す平面図である。

【図 26】 本実施の形態に係る電子放出素子の第 3 の変形例を一部省略して示す平面図である。

【図 27】 第 1 の駆動方法を示すタイミングチャートである。

【図 28】 第 1 の駆動方法での印加電圧関係を示す表図である。

【図 29】 第 2 の駆動方法を示すタイミングチャートである。

【図 30】 第 2 の駆動方法で使用される信号供給回路の一例を示すブロック図である。

【図 31】 第 2 の駆動方法での印加電圧関係を示す表図である。

【図 32】 第 3 の駆動方法を示すタイミングチャートである。

【図 33】 第 3 の駆動方法での印加電圧関係を示す表図である。

- 【図 3 4】第 4 の駆動方法を示すタイミングチャートである。
- 【図 3 5】第 4 の駆動方法で使用する信号供給回路の一例を示すブロック図である。
- 【図 3 6】第 4 の駆動方法での印加電圧関係を示す表図である。
- 【図 3 7】第 5 の駆動方法を示すタイミングチャートである。
- 【図 3 8】第 5 の駆動方法で使用する行選択回路及び信号供給回路の一例を示すブロック図である。
- 【図 3 9】第 5 の駆動方法での印加電圧関係を示す表図である。
- 【図 4 0】第 6 の駆動方法を示すタイミングチャートである。
- 【図 4 1】第 6 の駆動方法での印加電圧関係を示す表図である。
- 【図 4 2】第 7 の駆動方法を示すタイミングチャートである。
- 【図 4 3】第 7 の駆動方法での印加電圧関係を示す表図である。
- 【図 4 4】第 8 の駆動方法を示すタイミングチャートである。
- 【図 4 5】第 8 の駆動方法での印加電圧関係を示す表図である。
- 【図 4 6】第 9 の駆動方法での動作を示すタイミングチャートである。
- 【図 4 7】第 9 の駆動方法で使用する電子放出素子の電圧－電荷量特性（電圧－分極量特性）を示す図である。
- 【図 4 8】第 9 の駆動方法での印加電圧関係を示す表図である。
- 【図 4 9】別の駆動方法に係る電圧印加波形を示す図である。
- 【図 5 0】図 4 9 に示す別の駆動方法による電子の放出状態を示す説明図である。
- 【図 5 1】図 4 9 に示す別の駆動方法で使用する電子放出素子の電圧－電荷量特性（電圧－分極量特性）を示す図である。
- 【図 5 2】第 1 0 の駆動方法及び第 1 1 の駆動方法を採用した表示装置を示すブロック図である。
- 【図 5 3】第 1 0 の駆動方法での印加電圧関係を示す表図である。
- 【図 5 4】第 1 1 の駆動方法での印加電圧関係を示す表図である。
- 【図 5 5】第 1 2 の駆動方法を採用した表示装置を示すブロック図である。
- 【図 5 6】第 1 2 の駆動方法での動作をリセットデータと共に示すタイミングチャートである。
- 【図 5 7】図 5 7 A は、図 5 6 の $n-2$ フレームにおける各行の階調レベルを示す説明図であり、図 5 7 B は、図 5 6 の $n-1$ フレームにおける各行の階調レベルを示す説明図であり、図 5 7 C は、図 5 6 の n フレームにおける各行の階調レベルを示す説明図である。
- 【図 5 8】第 1 2 の駆動方法での印加電圧関係を示す表図である。

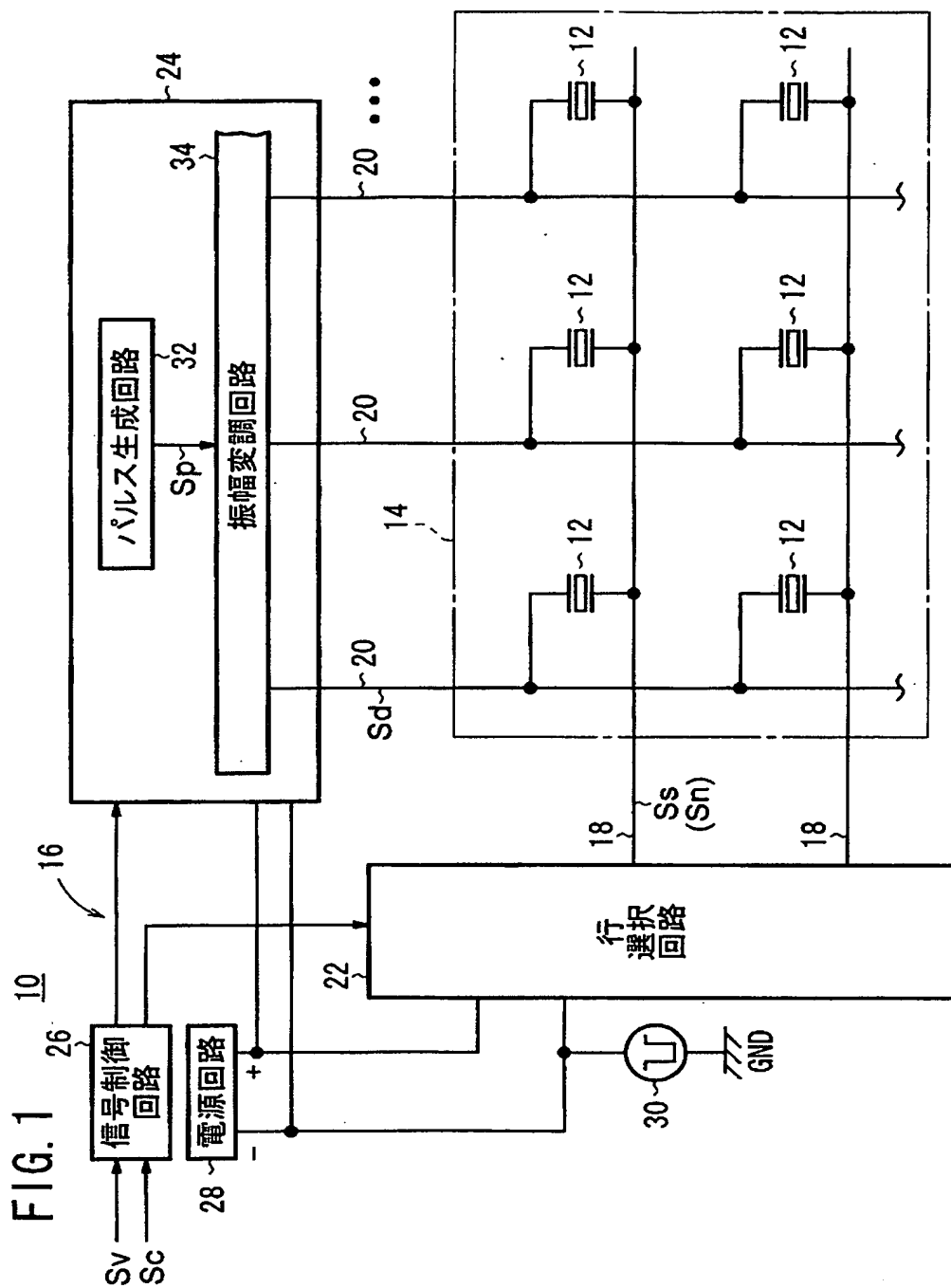
【符号の説明】

【 0 3 2 7 】

- | | |
|--------------------------------|------------------------|
| 1 0、1 1 0、1 2 0…表示装置 | 1 2、1 2 a～1 2 c…電子放出素子 |
| 1 4…表示部 | 1 6…駆動回路 |
| 1 8…行選択線 | 2 0…信号線 |
| 2 2、1 0 0…行選択回路 | |
| 2 4、2 4 a、8 0、9 0、1 0 2…信号供給回路 | |
| 2 6…信号制御回路 | 2 8…電源回路 |
| 3 0、8 2、9 2…パルス電源 | |
| 3 2、3 6、8 4、9 4、1 0 4…パルス生成回路 | |
| 3 4、8 6、9 6、1 0 6…振幅変調回路 | |
| 3 8…パルス幅変調回路 | 4 0…エミッタ部 |
| 4 2…上部電極 | 4 4…下部電極 |
| 4 6…貫通部 | 4 8…凹凸 |
| 5 2…底部 | 5 4…ギャップ |
| 6 0…透明板 | 6 2…コレクタ電極 |

6 4 …蛍光体

【書類名】 図面
【図 1】



【図 2】

FIG. 2A

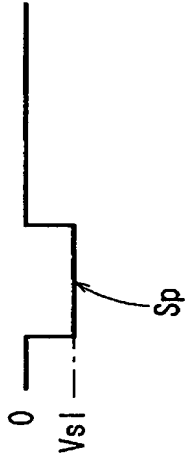


FIG. 2B

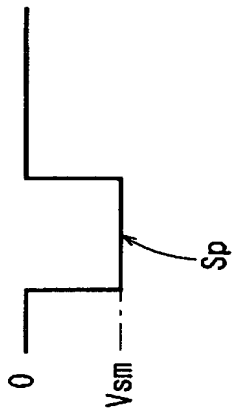
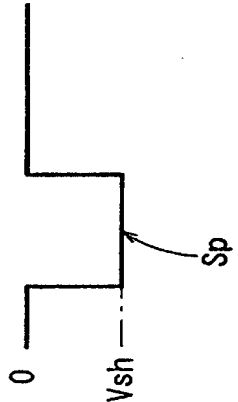
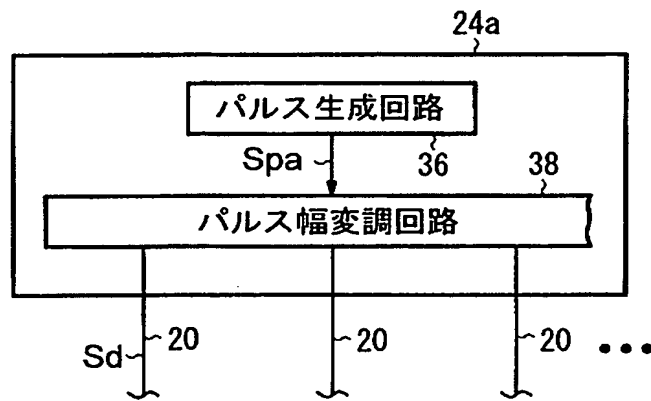


FIG. 2C



【図 3】

FIG. 3



【図 4】

FIG. 4A

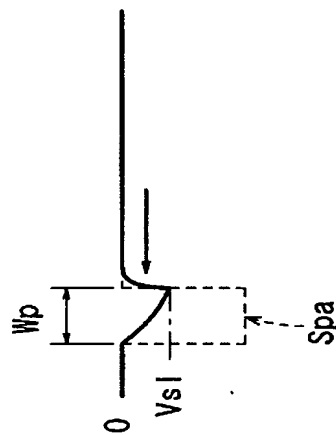


FIG. 4B

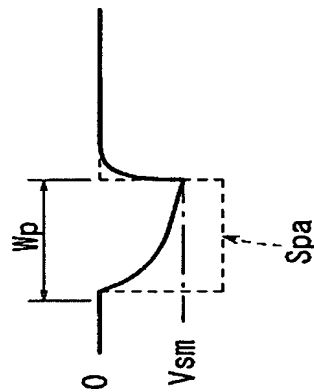
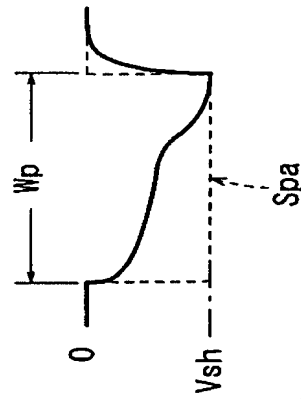
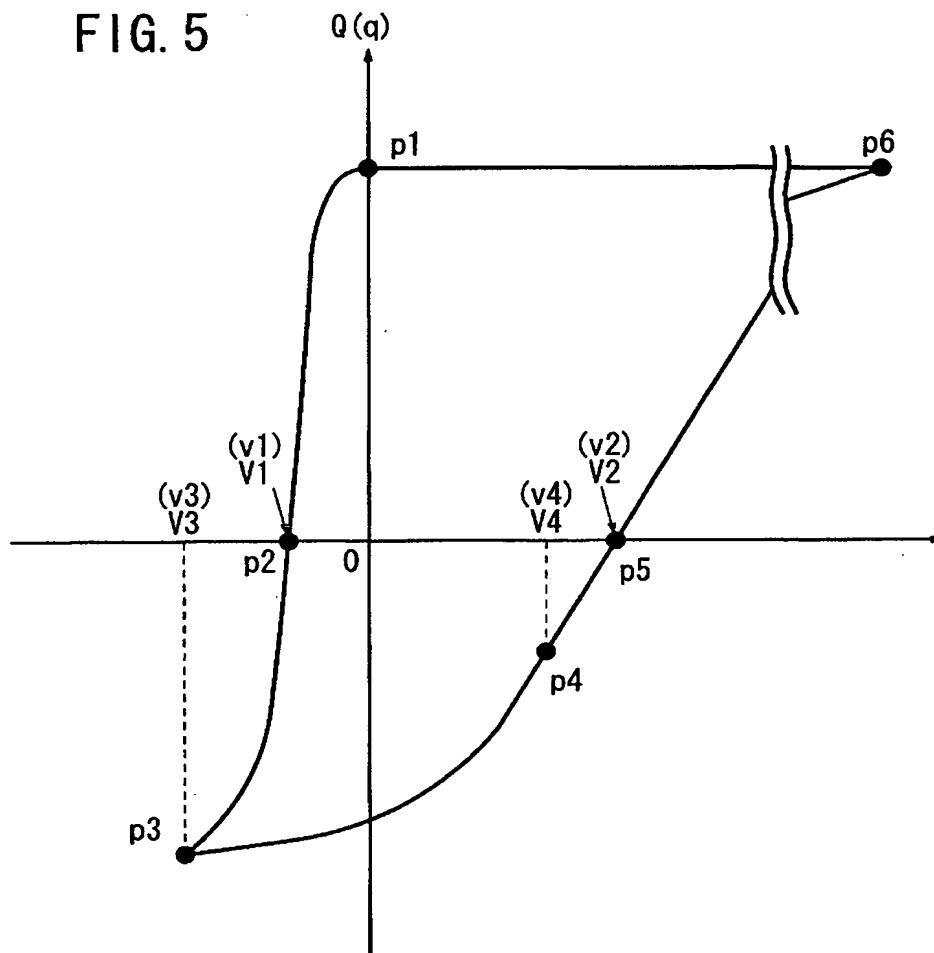


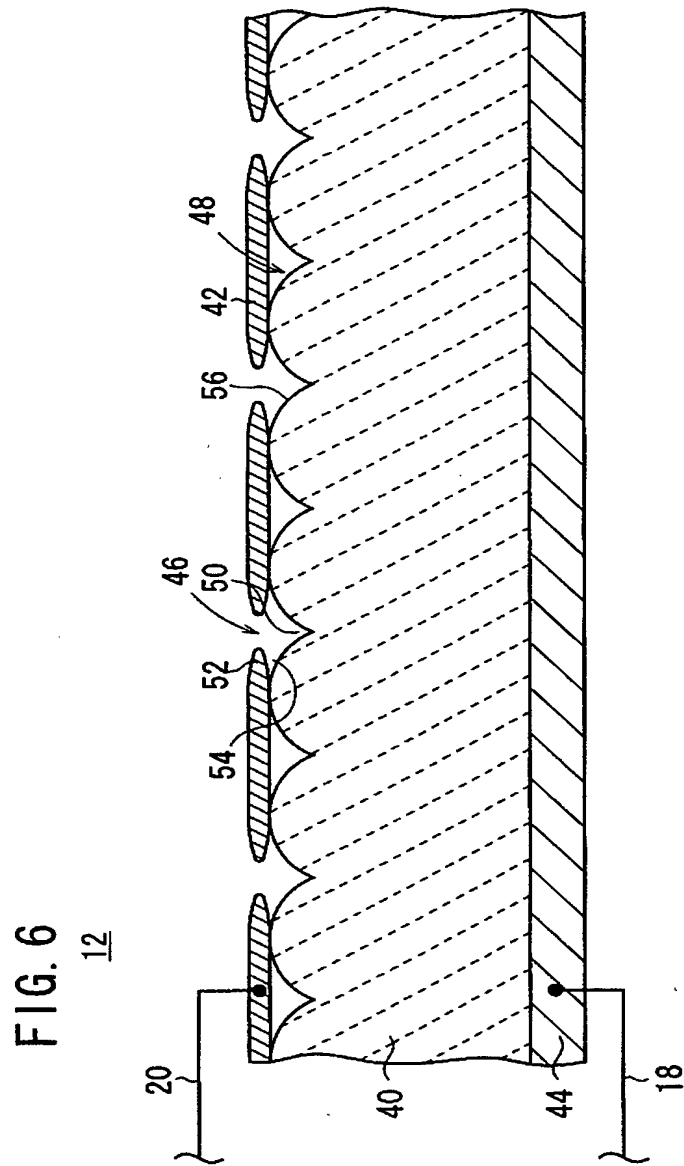
FIG. 4C



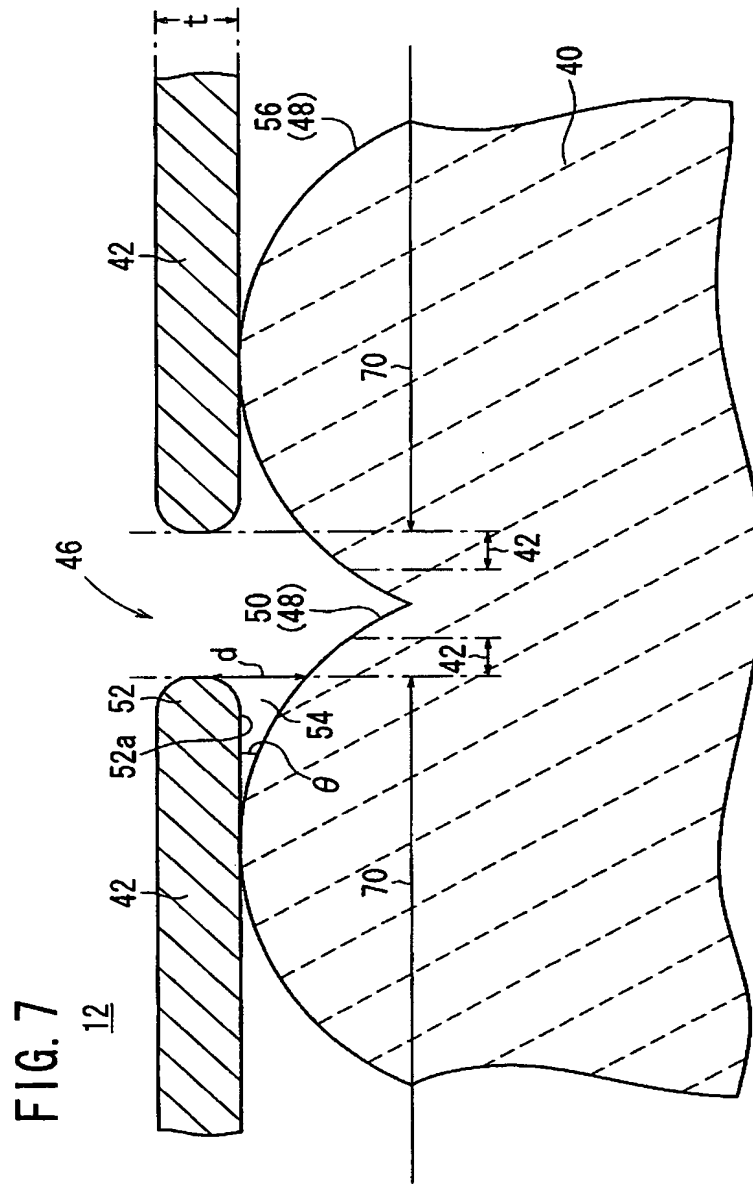
【図 5】



【図 6】



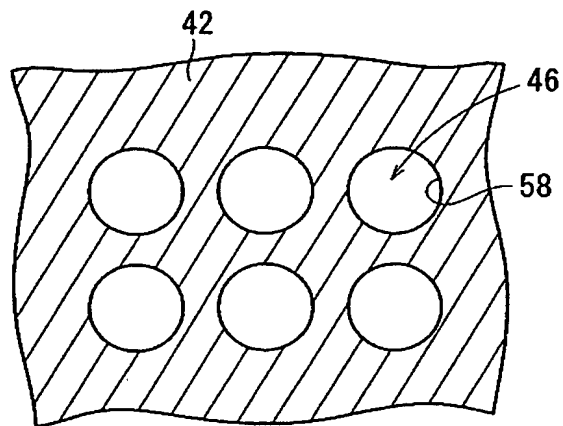
【図 7】



【図 8】

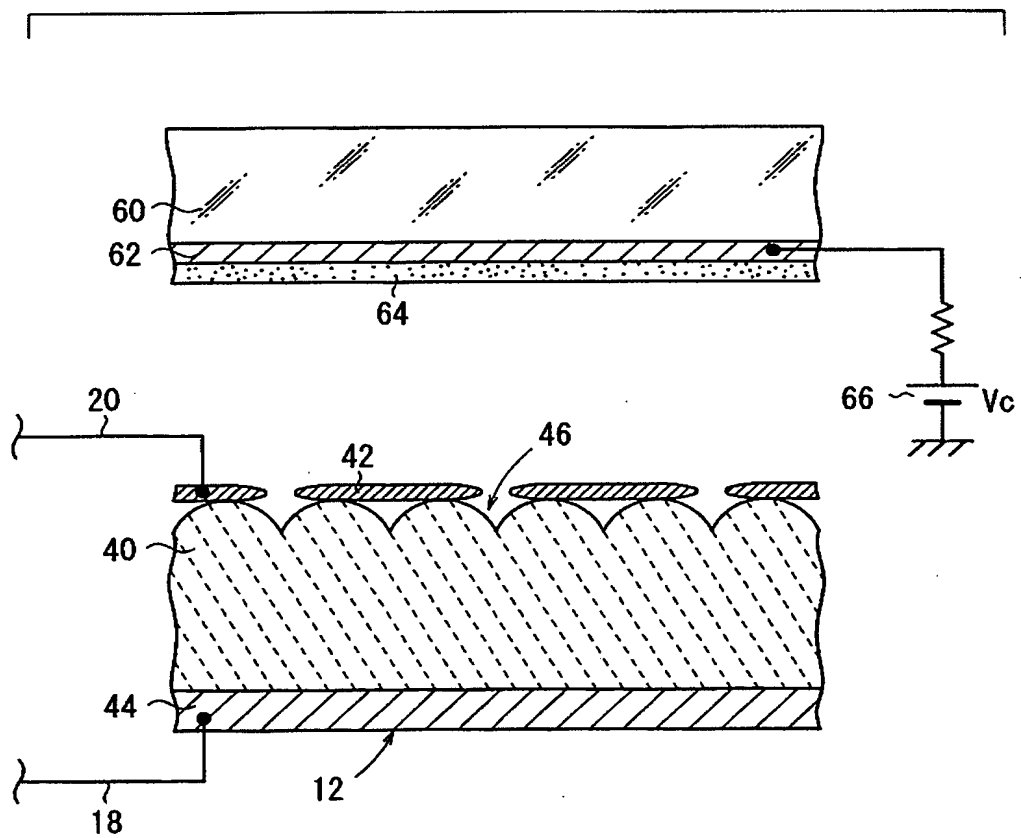
FIG. 8

12



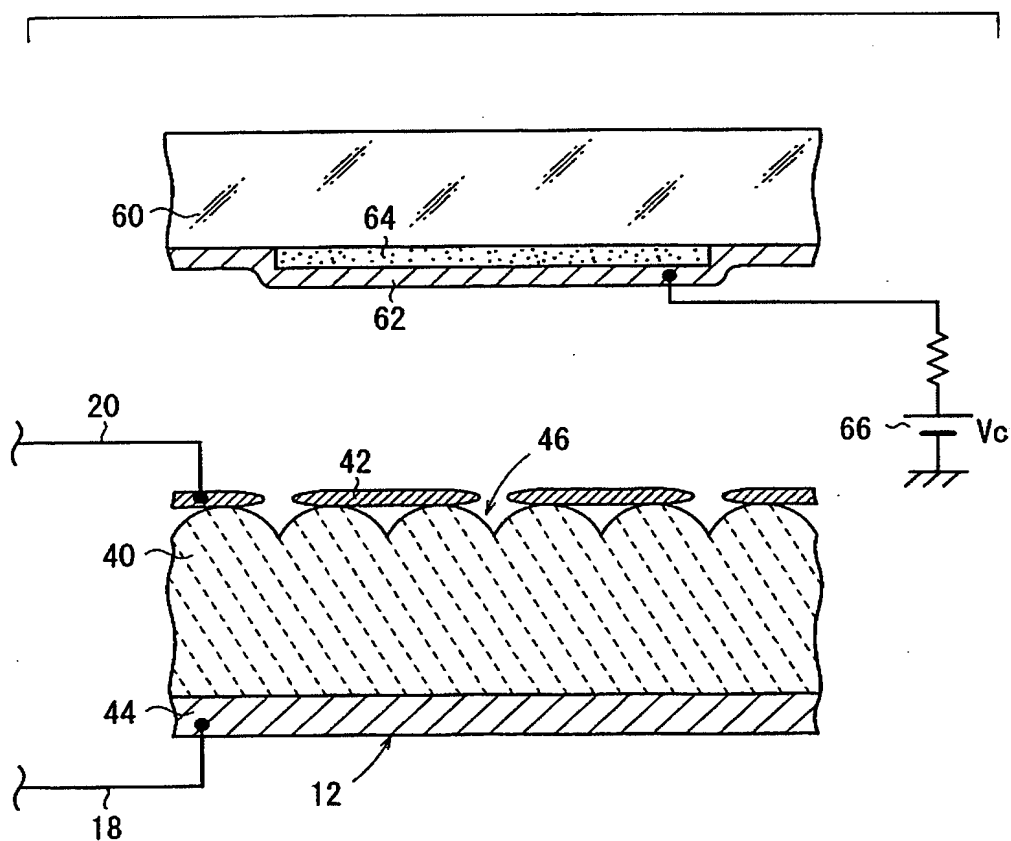
【図 9】

FIG. 9

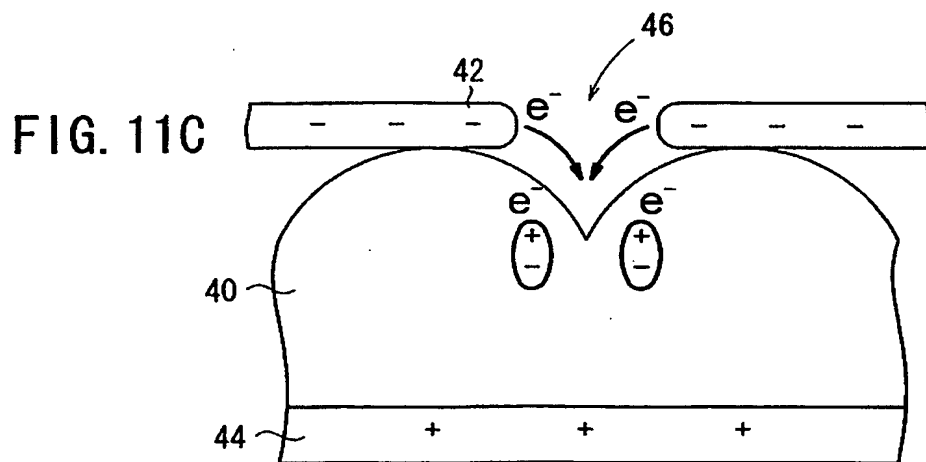
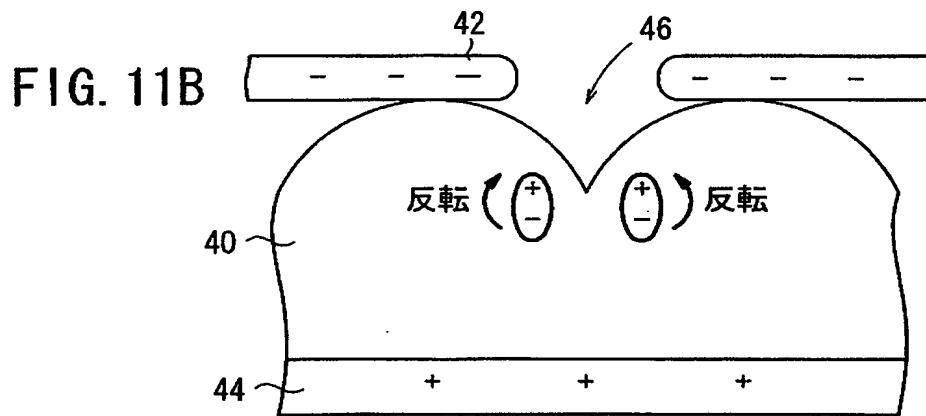
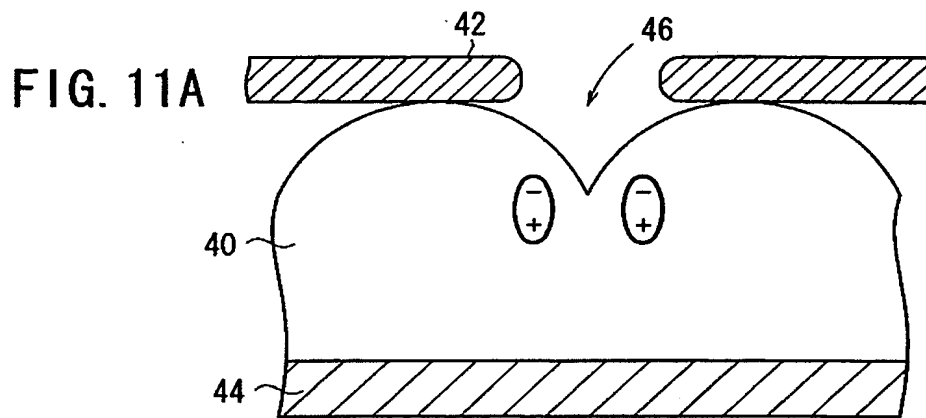


【図 10】

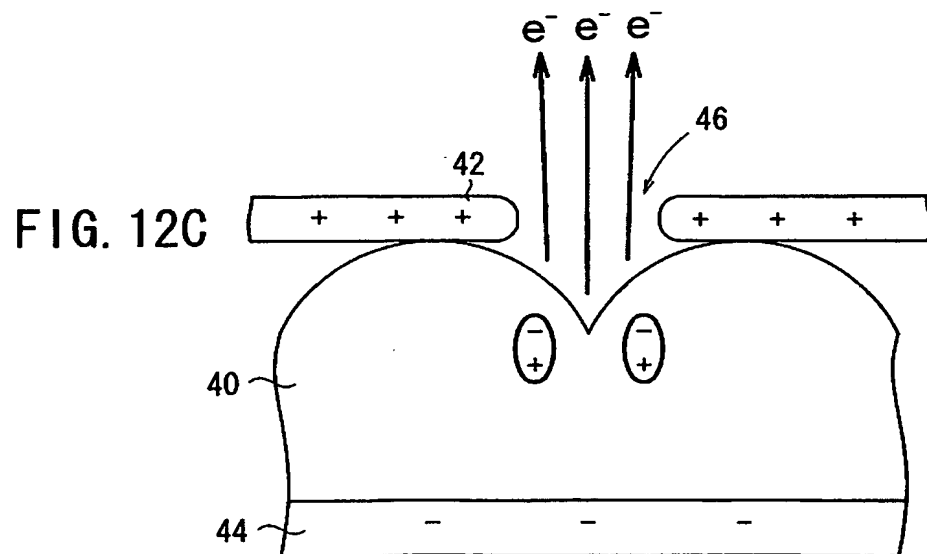
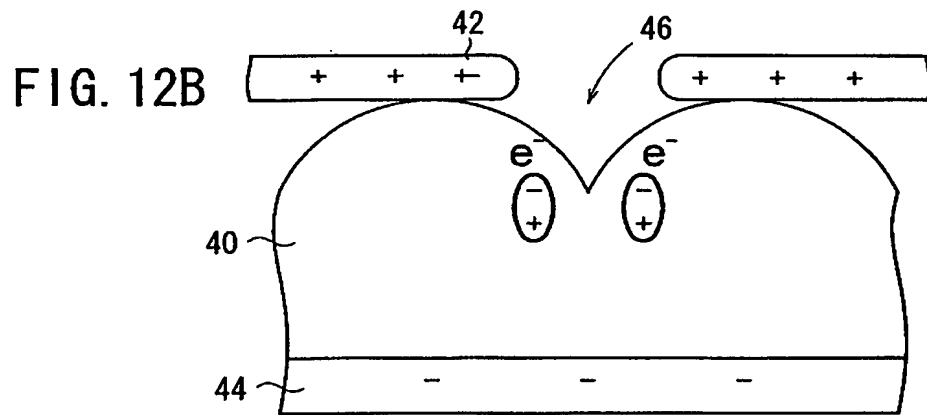
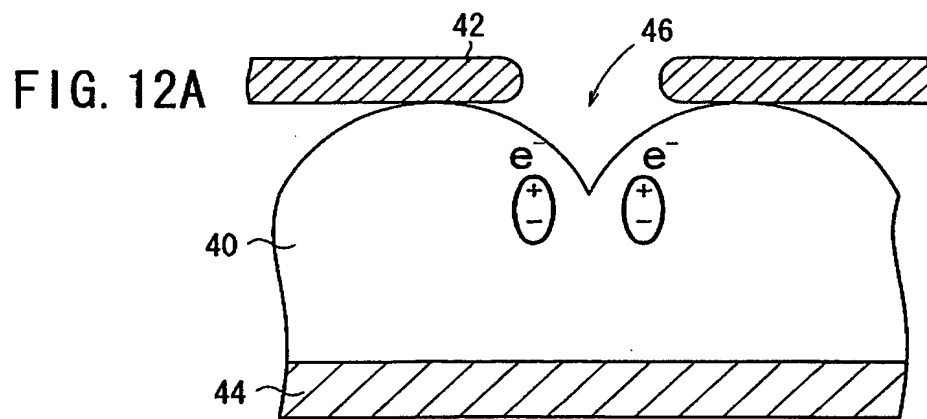
FIG. 10



【図 11】



【図 12】



【図 13】

FIG. 13A

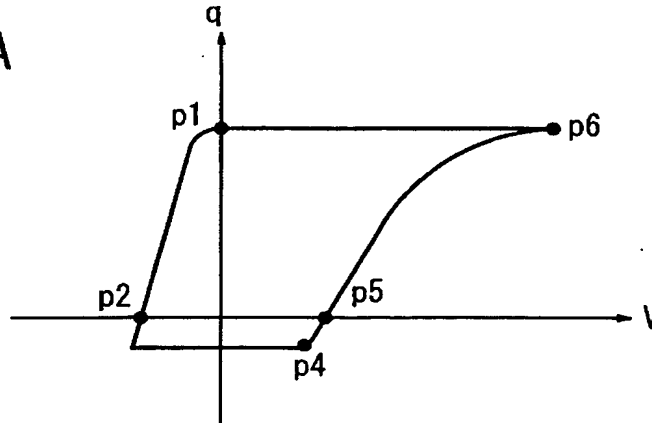


FIG. 13B

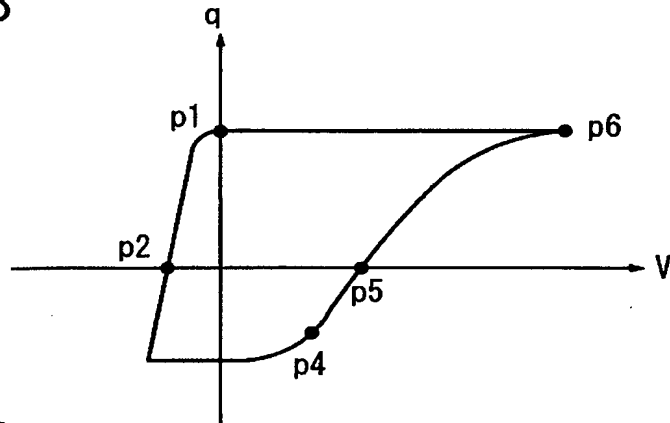
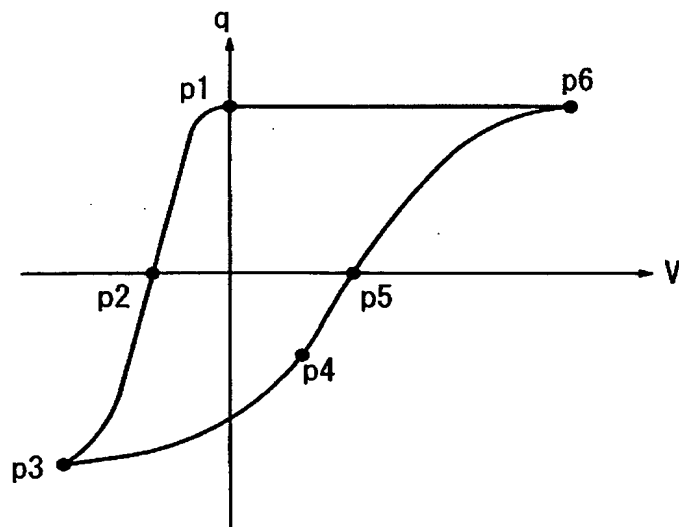


FIG. 13C



【図 14】

FIG. 14A

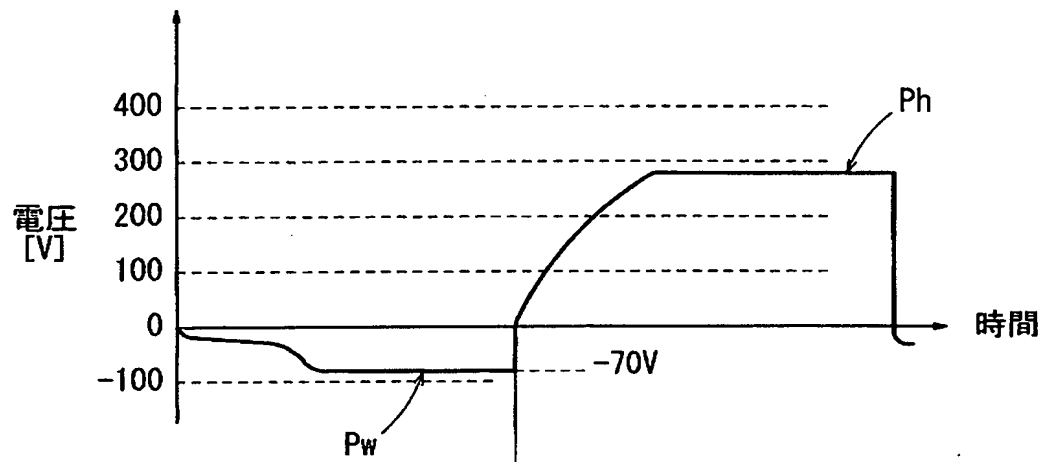
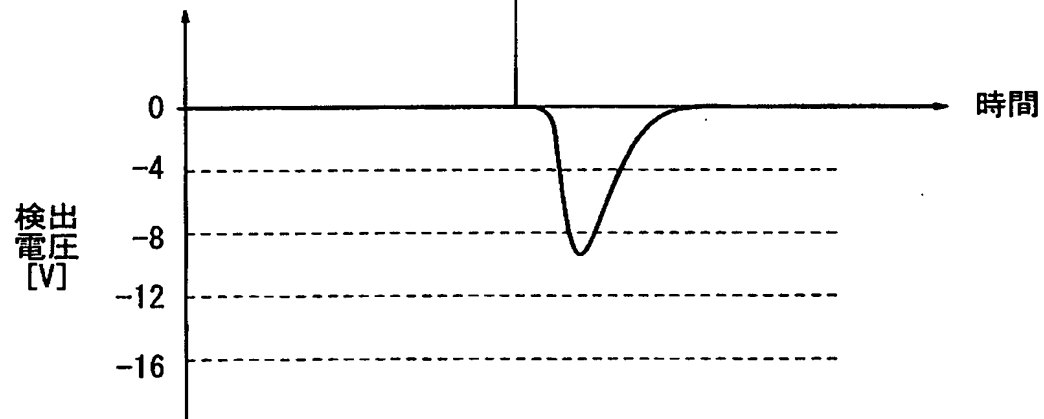
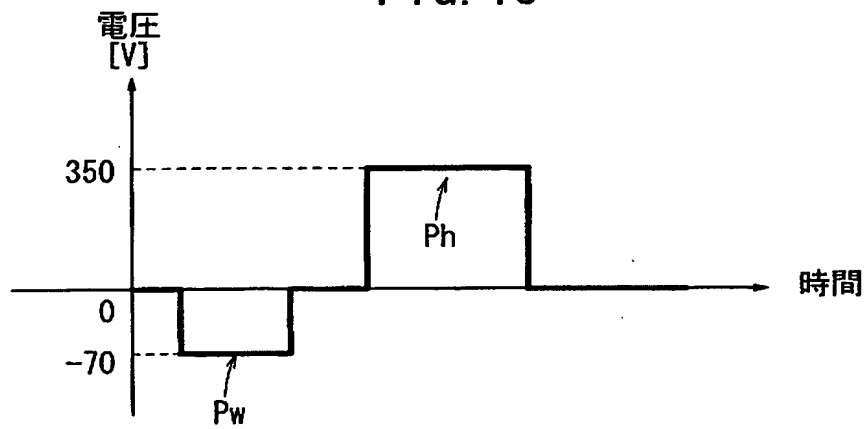


FIG. 14B



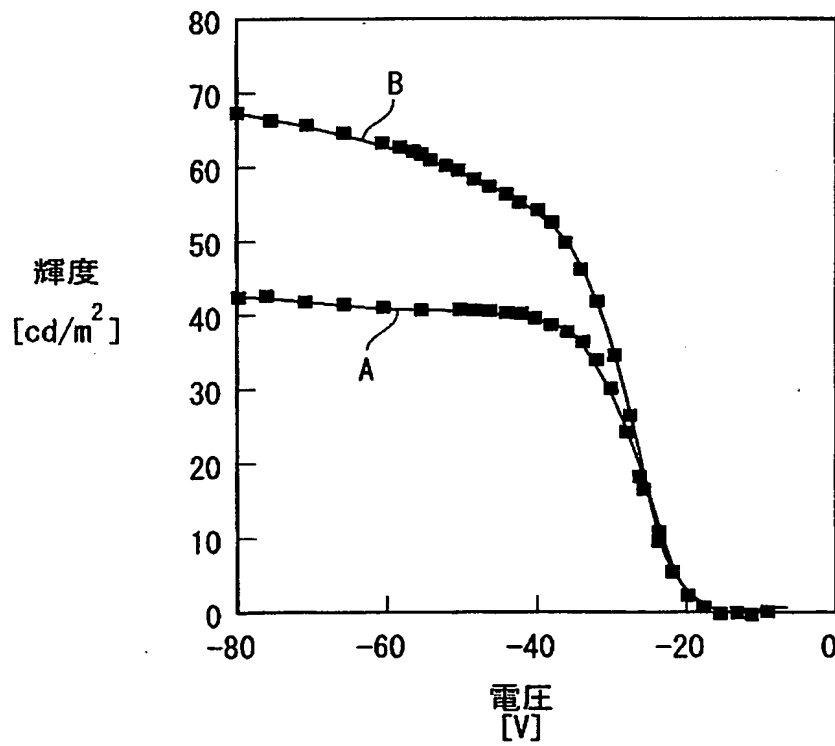
【図 15】

FIG. 15



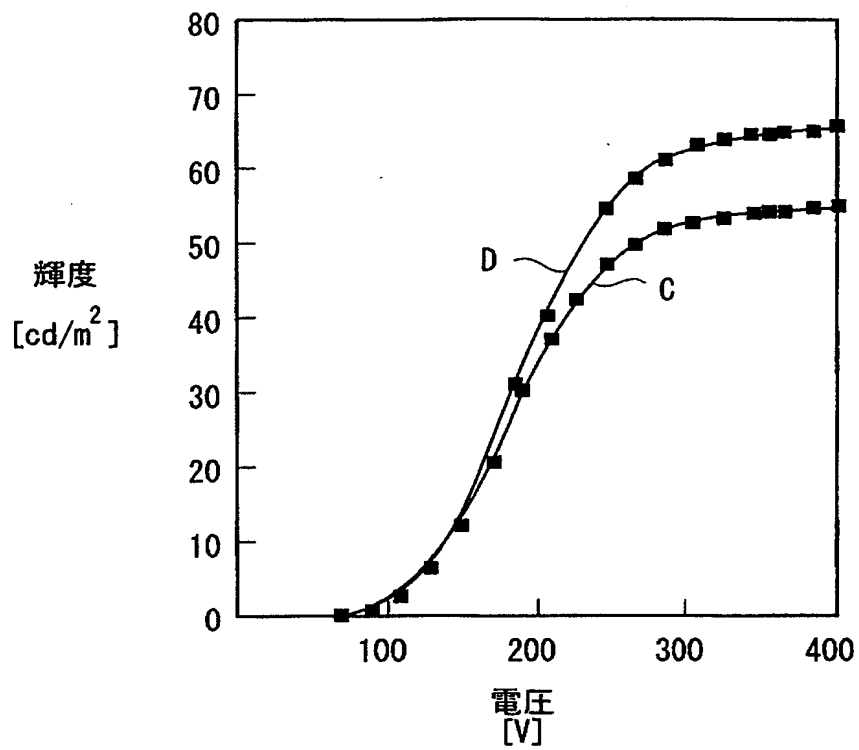
【図 16】

FIG. 16



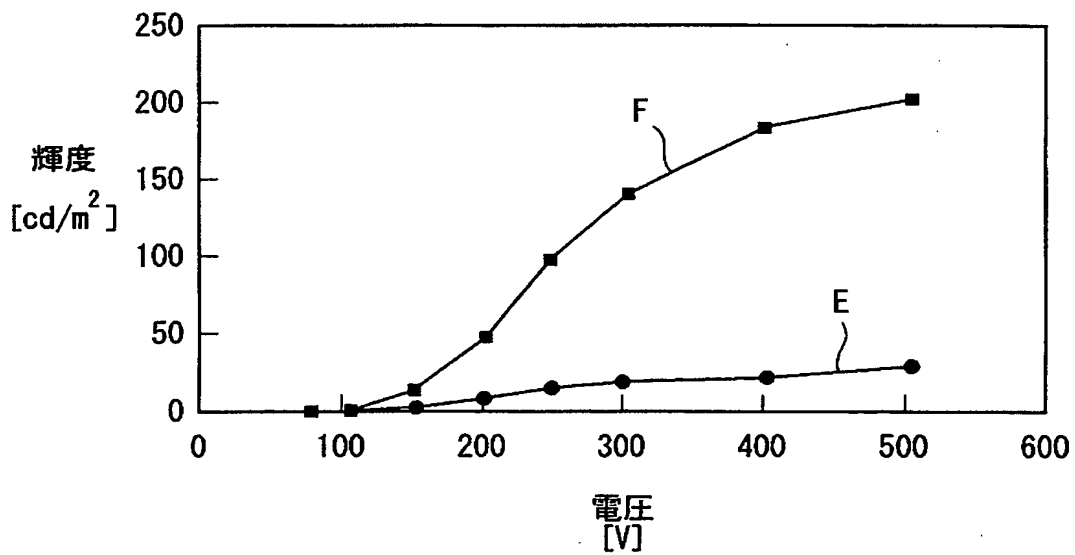
【図 17】

FIG. 17



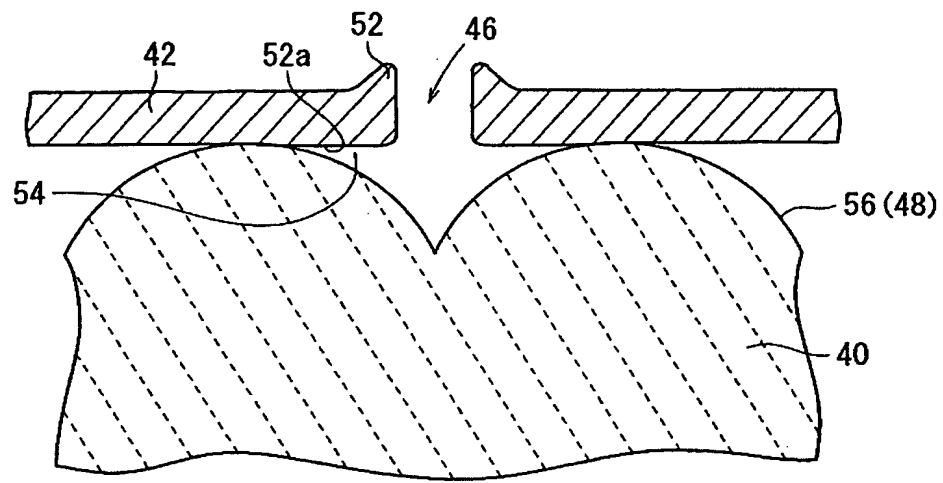
【図 18】

FIG. 18



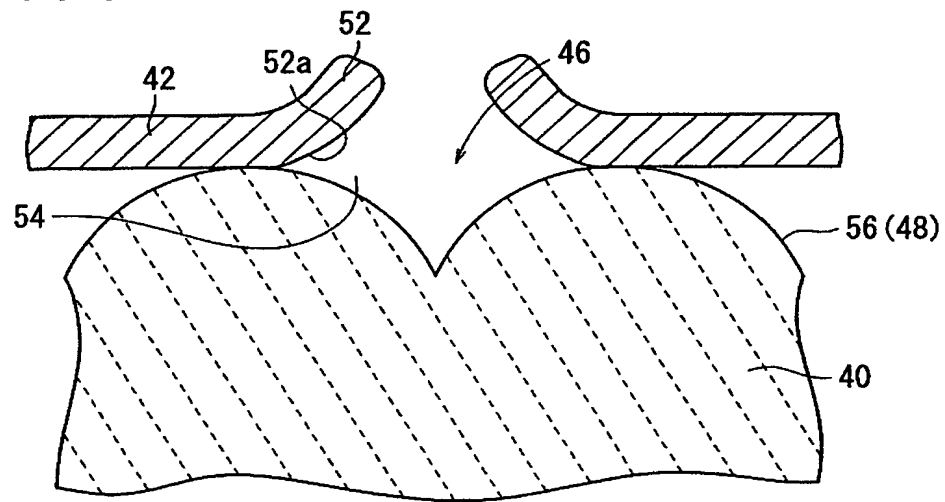
【図 19】

FIG. 19



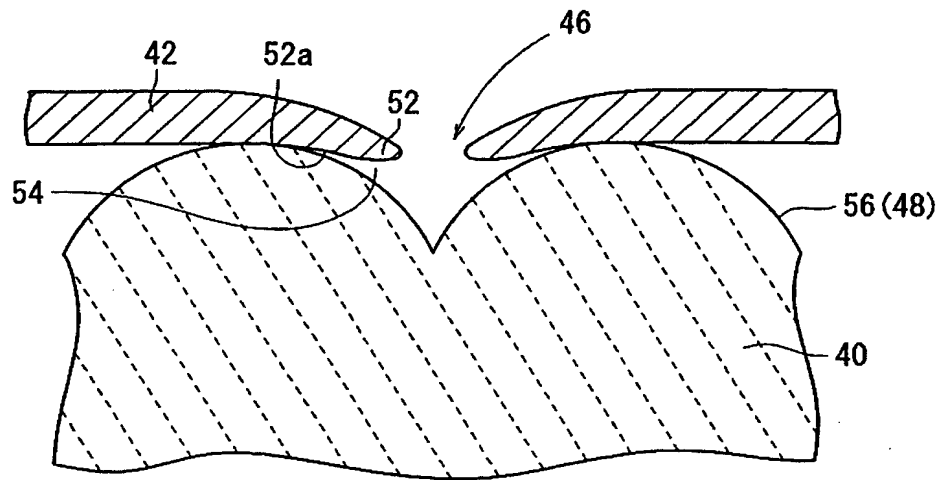
【図 20】

FIG. 20



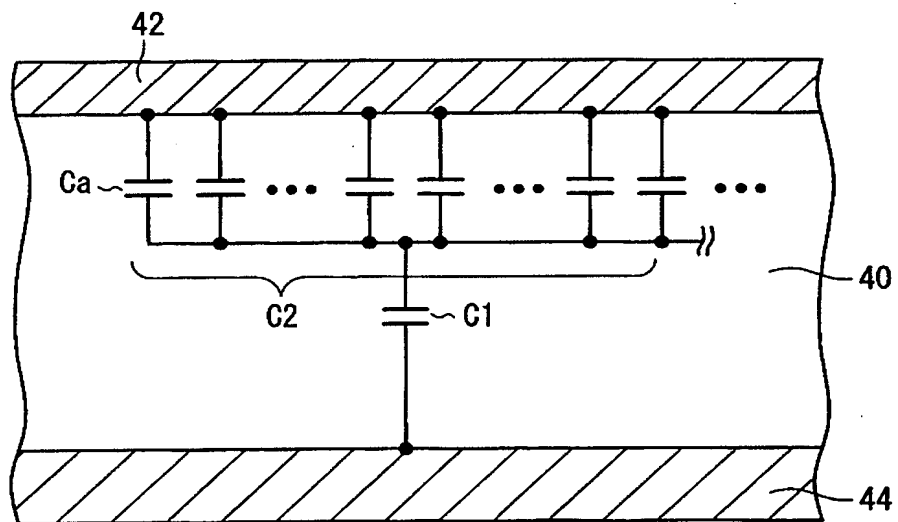
【図 21】

FIG. 21



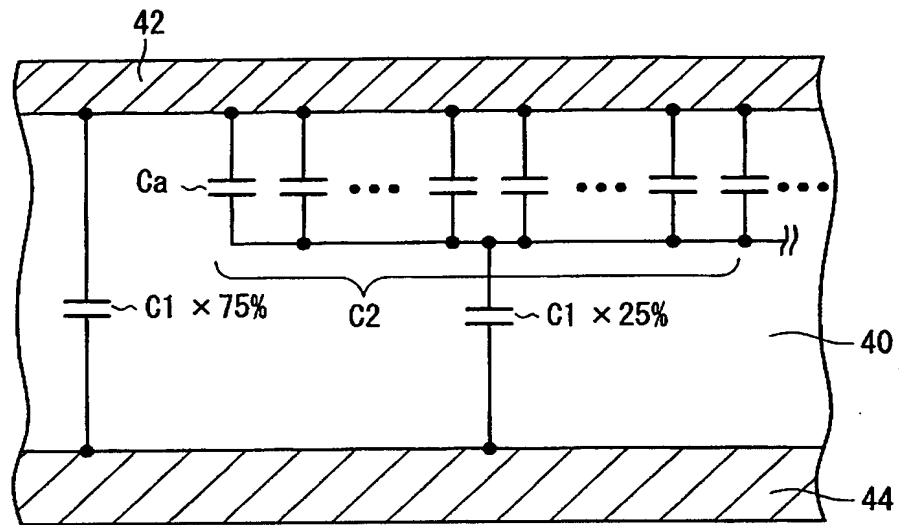
【図 22】

FIG. 22



【図 23】

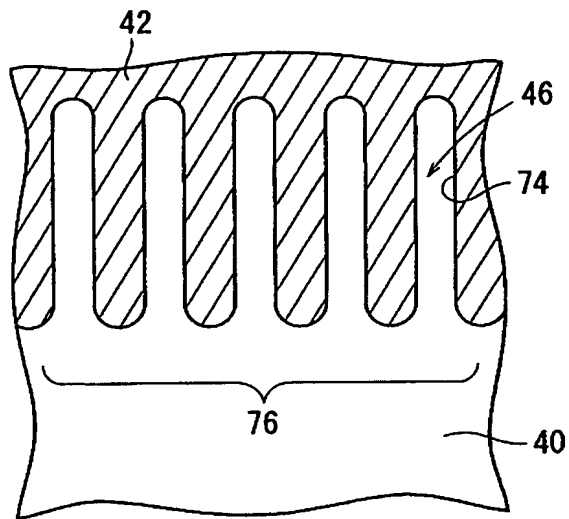
FIG. 23



【図 24】

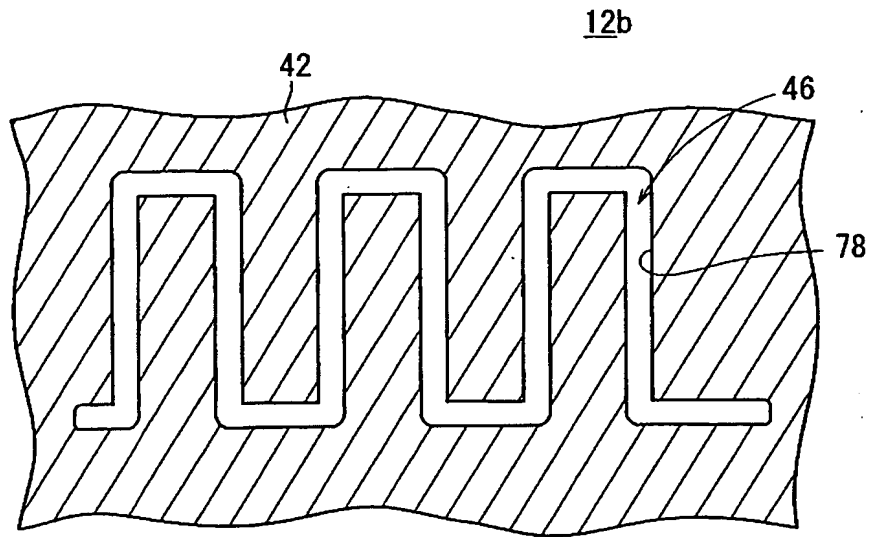
FIG. 24

12a



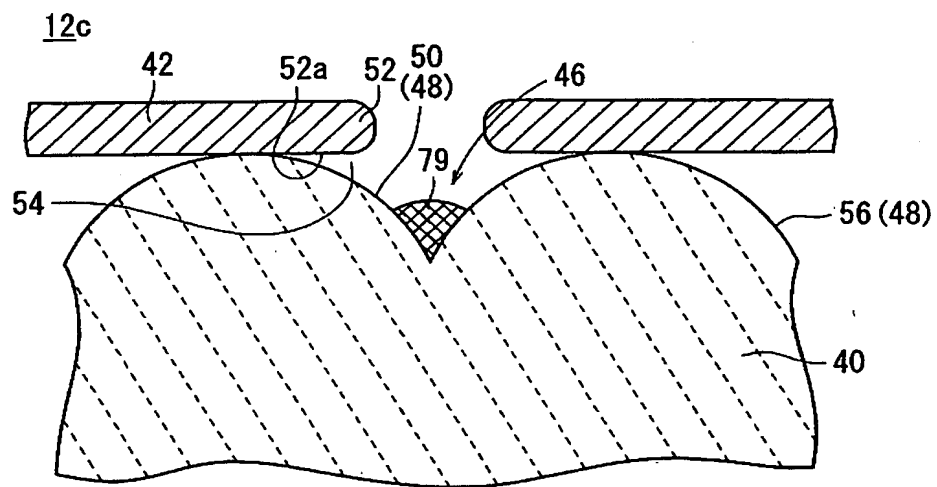
【図 25】

FIG. 25



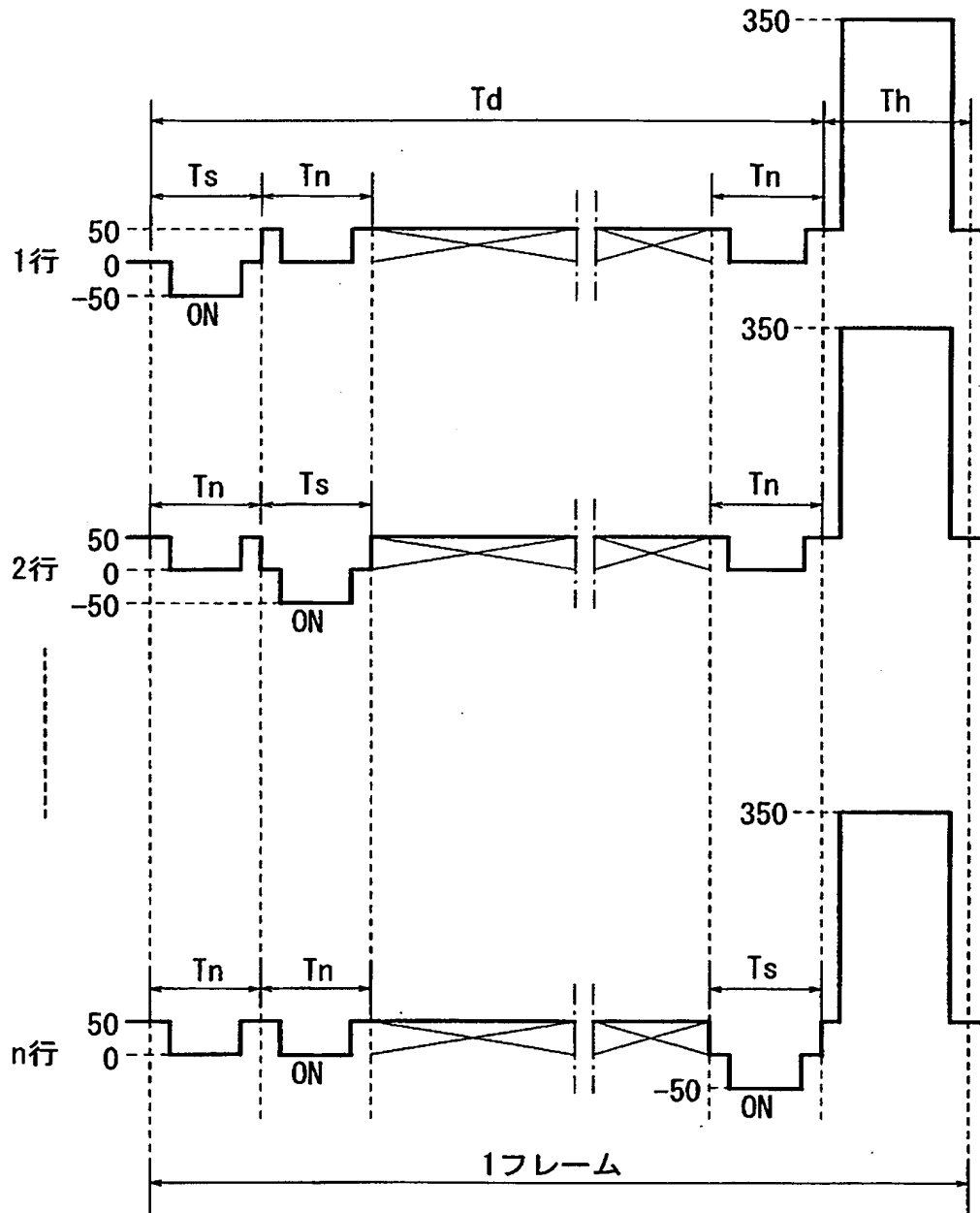
【図 26】

FIG. 26



【図 27】

FIG. 27

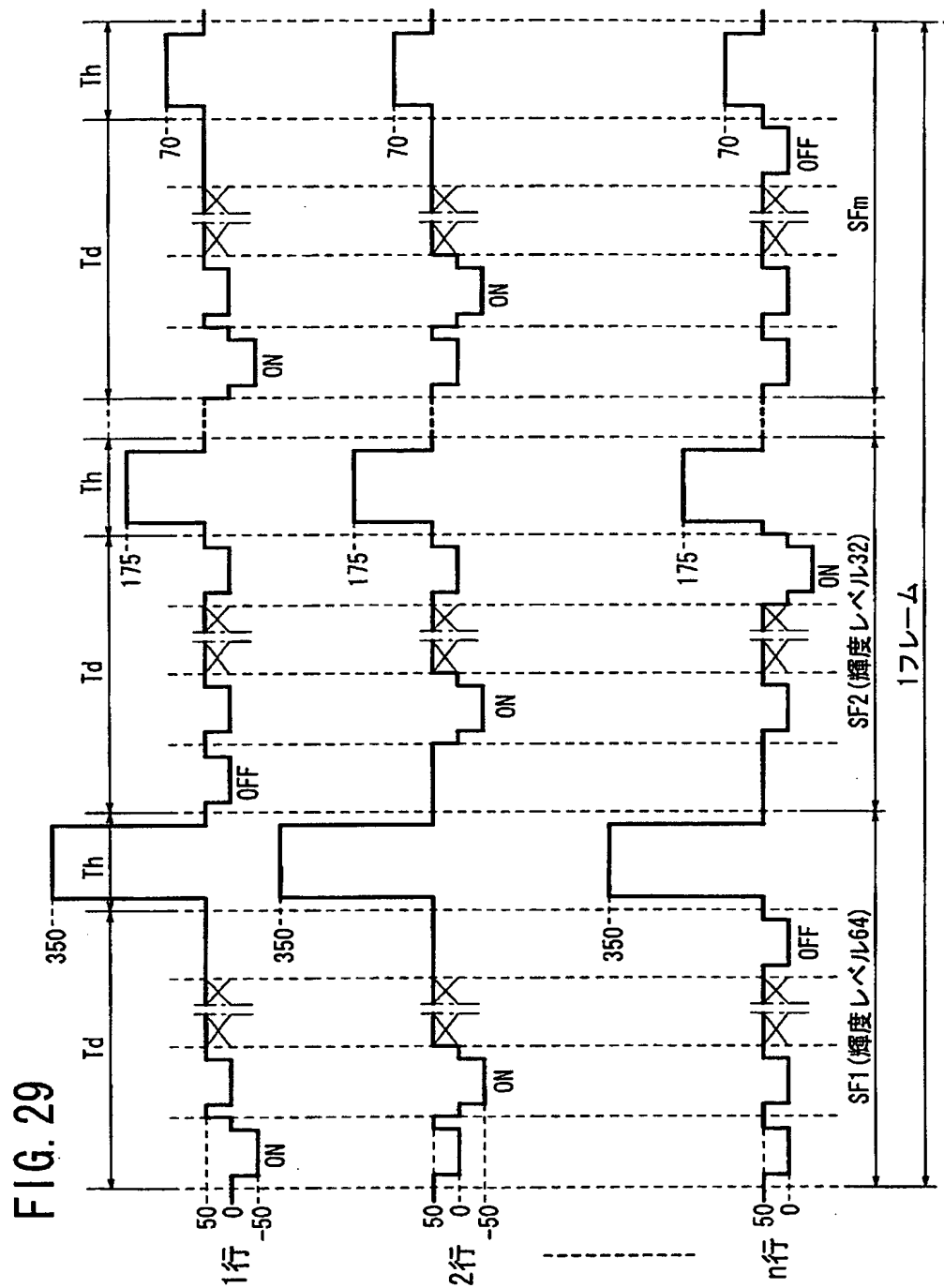


【図 28】

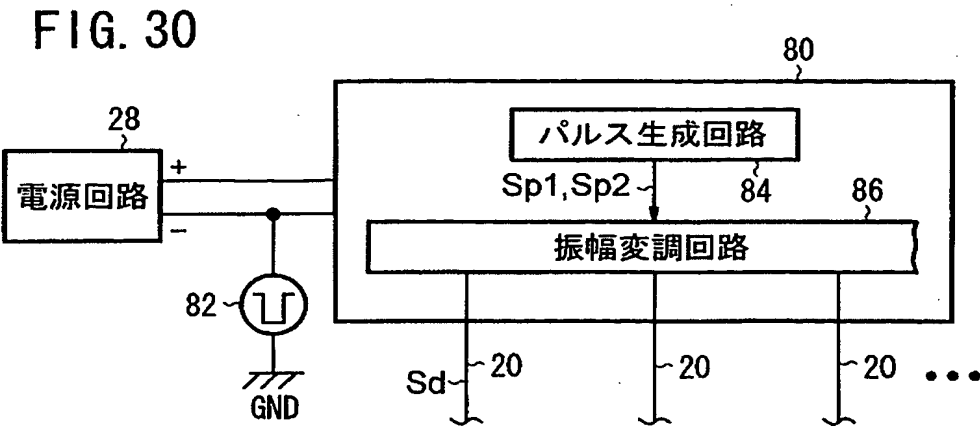
FIG. 28

		電荷蓄積期間		発光期間
		ON	OFF	
		0~30[V]	50[V]	0[V]
選択	50[V]	-50~-20[V]	0[V]	
非選択	0[V]	0~30[V]	50[V]	
全選択	-350[V]			350[V]

【図 29】



【図 30】

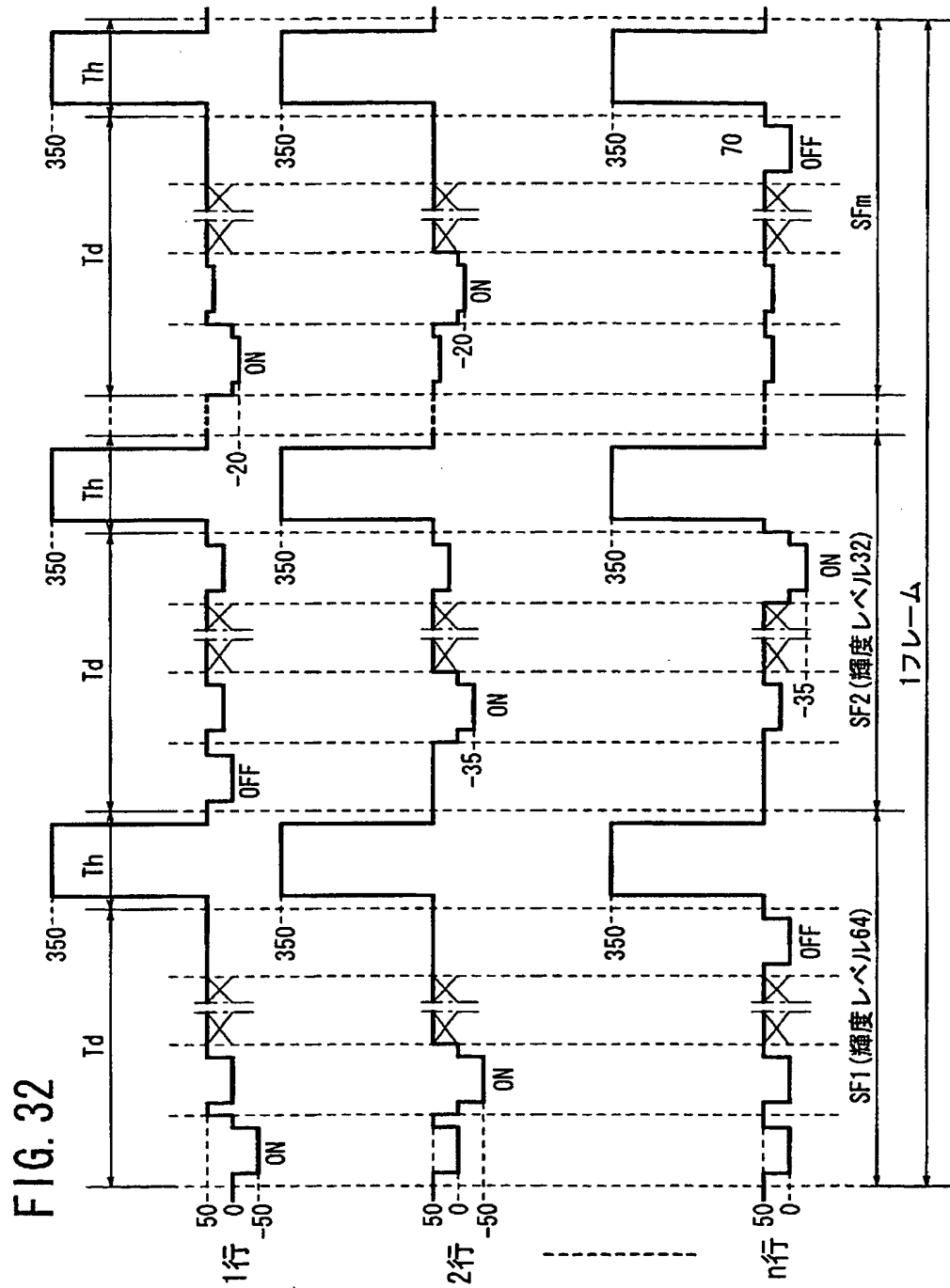


【図 31】

FIG. 31

		電荷蓄積期間		発光期間
		ON	OFF	
		0[V]	50[V]	0~-280[V]
選択	50[V]	-50[V]	0[V]	
非選択	0[V]	0[V]	50[V]	
全選択	-350[V]			350~70[V]

【図 32】

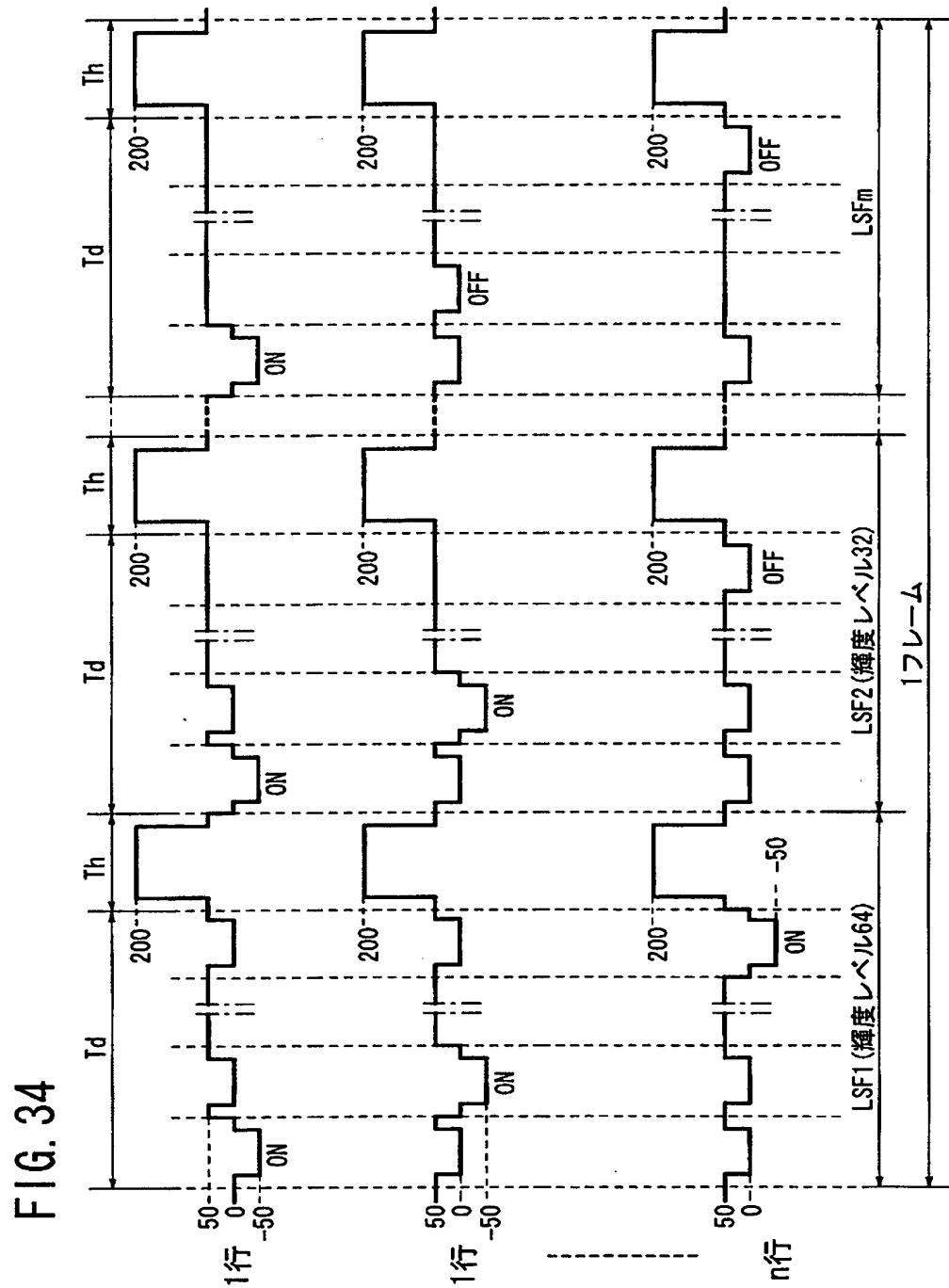


【図 3 3】

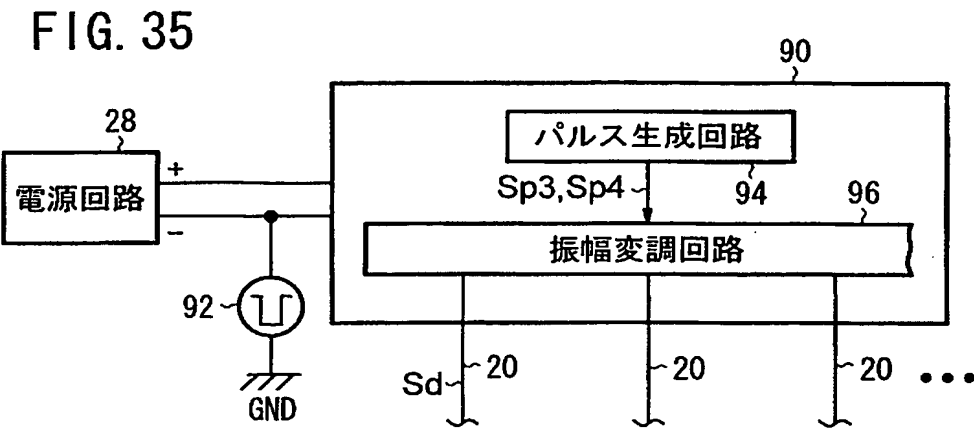
FIG. 33

		電荷蓄積期間		発光期間
		ON	OFF	
		0 ~ 30 [V]	50 [V]	0 [V]
選択	50 [V]	-50 ~ -20 [V]	0 [V]	
非選択	0 [V]	0 ~ 30 [V]	50 [V]	
全選択	-350 [V]			350 [V]

【図 34】



【図 3 5】



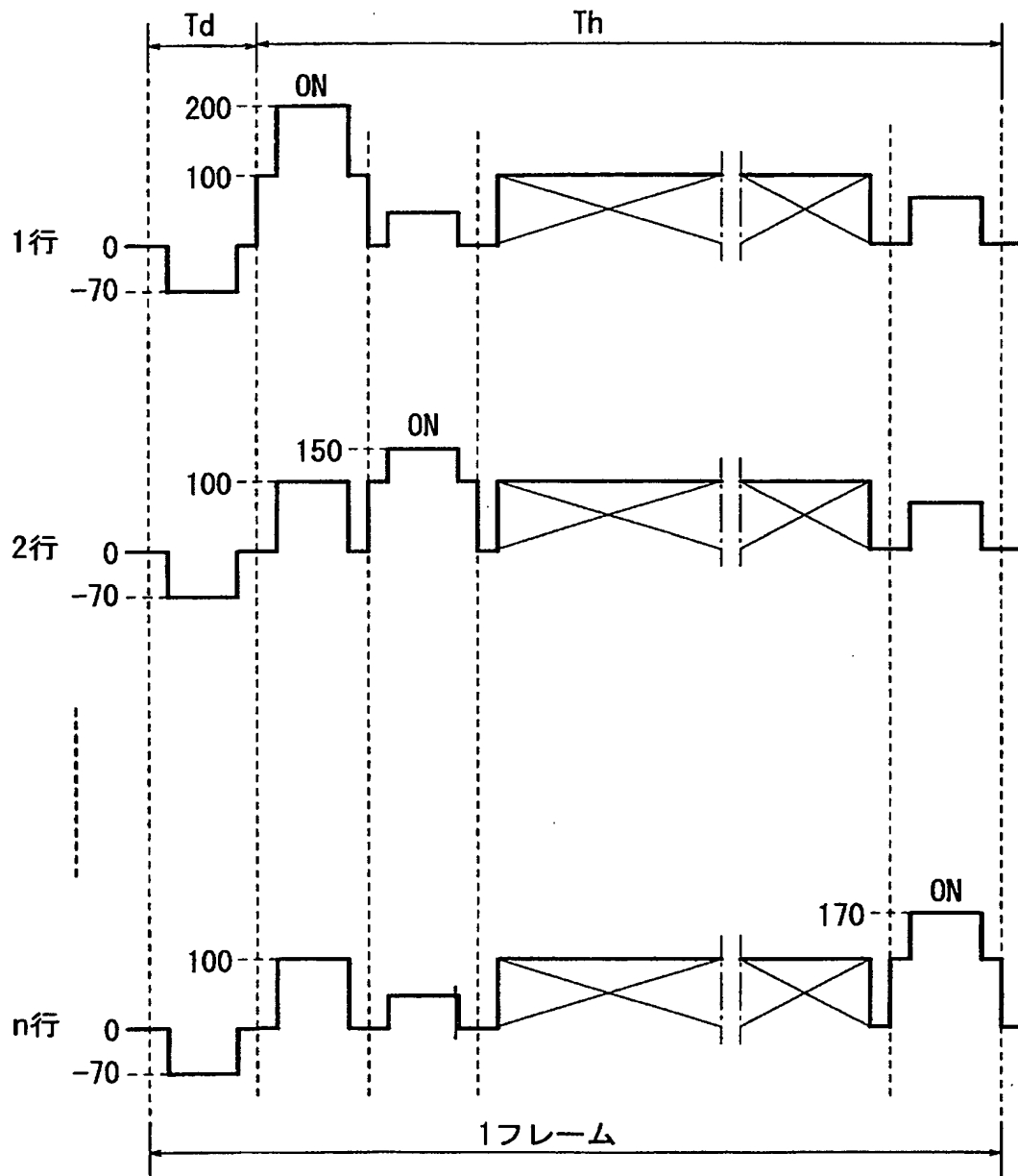
【図 3 6】

FIG. 36

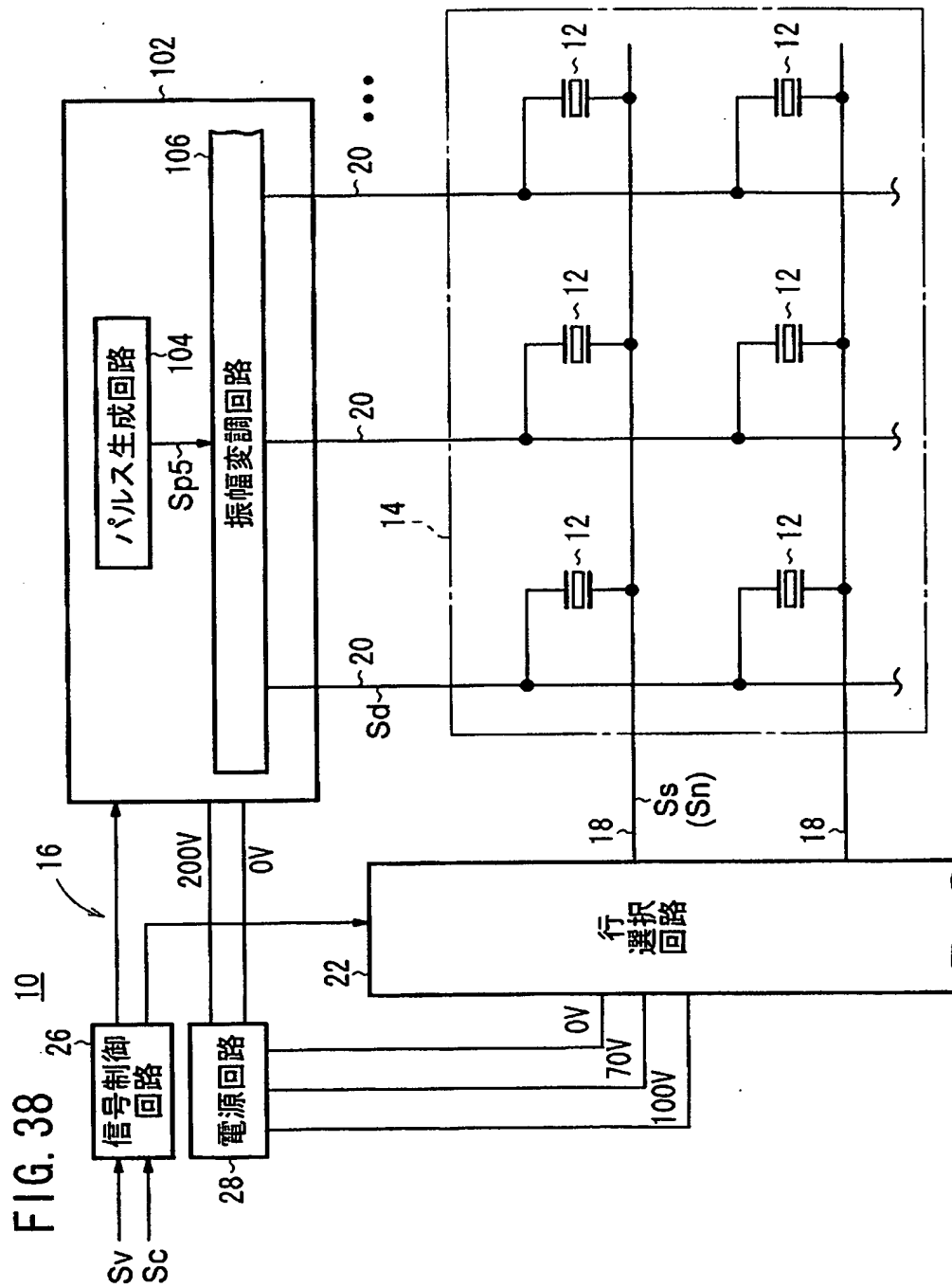
		電荷蓄積期間		発光期間
		ON	OFF	
		0[V]	50[V]	-150[V]
選択	50[V]	-50[V]	0[V]	
非選択	0[V]	0[V]	50[V]	
全選択	-350[V]			200[V]

【図 37】

FIG. 37



【図 38】

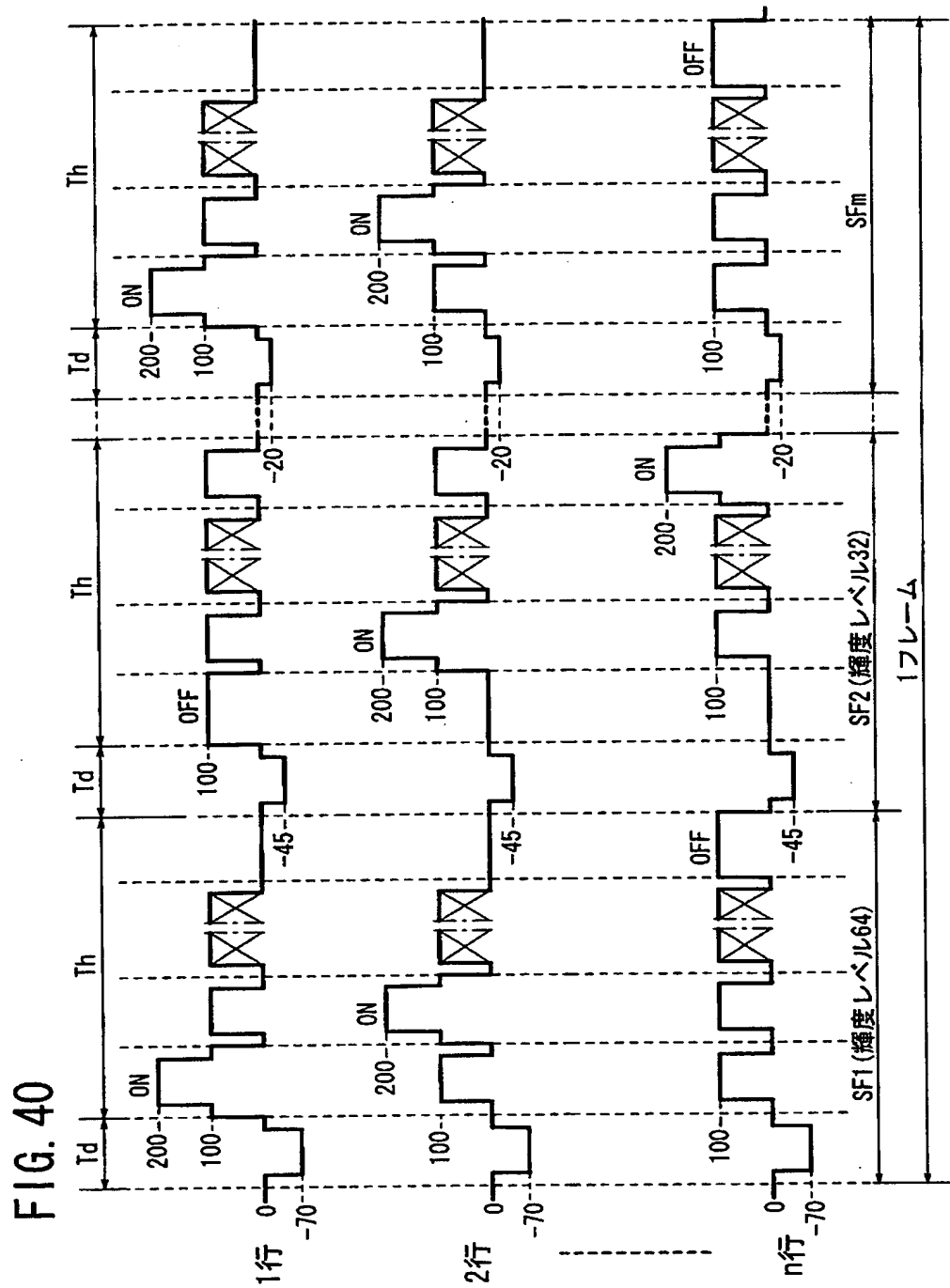


【図 39】

FIG. 39

		電荷蓄積期間	発光期間	
			ON	OFF
		0[V]	200~110[V]	100[V]
選択	0[V]		200~110[V]	100[V]
非選択	100[V]		10~100[V]	0[V]
全選択	70[V]	-70[V]		

【図 40】

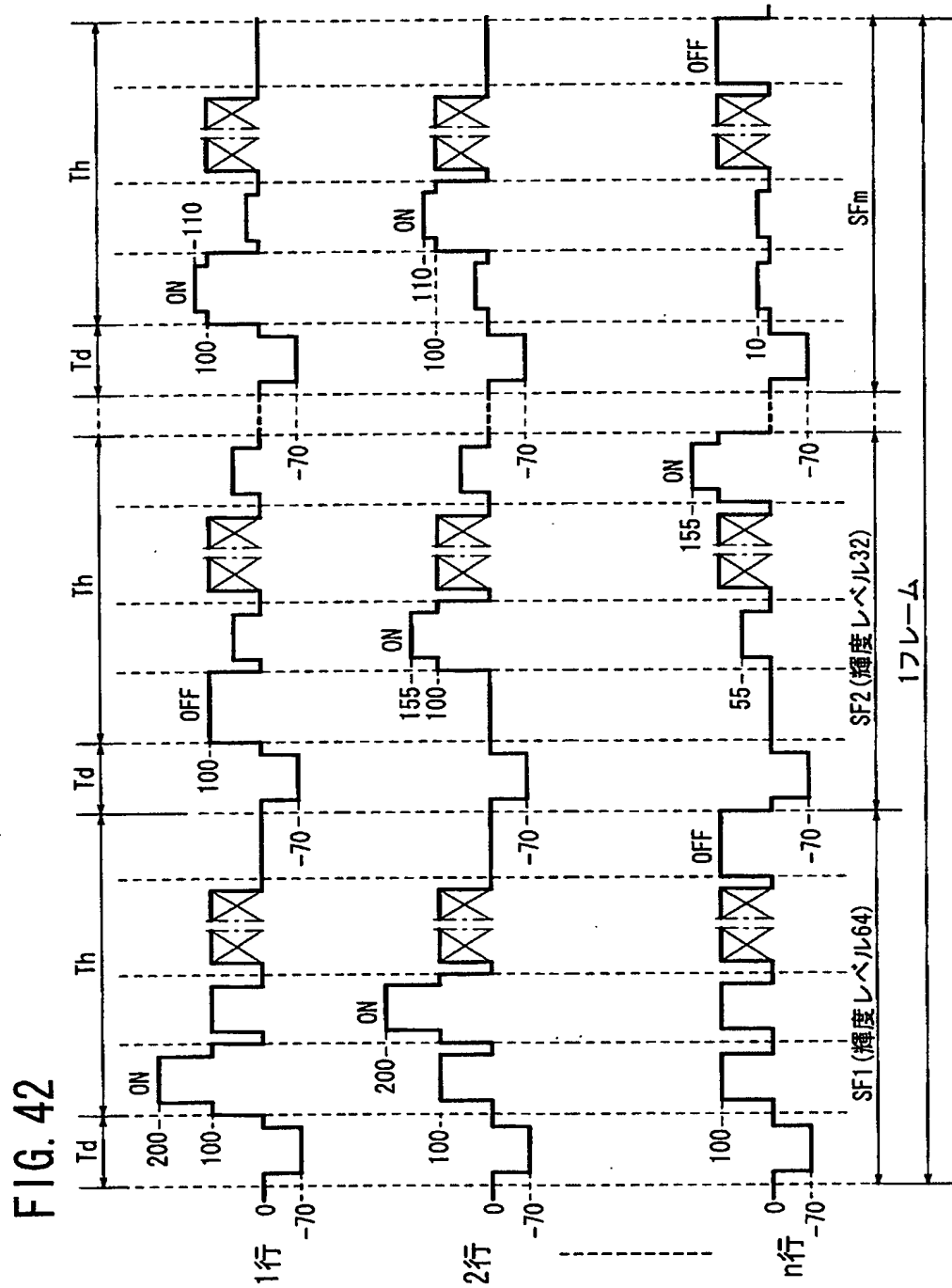


【図 41】

FIG. 41

		電荷蓄積期間	発光期間	
			ON	OFF
		0~50[V]	200[V]	100[V]
選択	0[V]		200[V]	100[V]
非選択	100[V]		100[V]	0[V]
全選択	70[V]	-70~-20[V]		

【図 42】

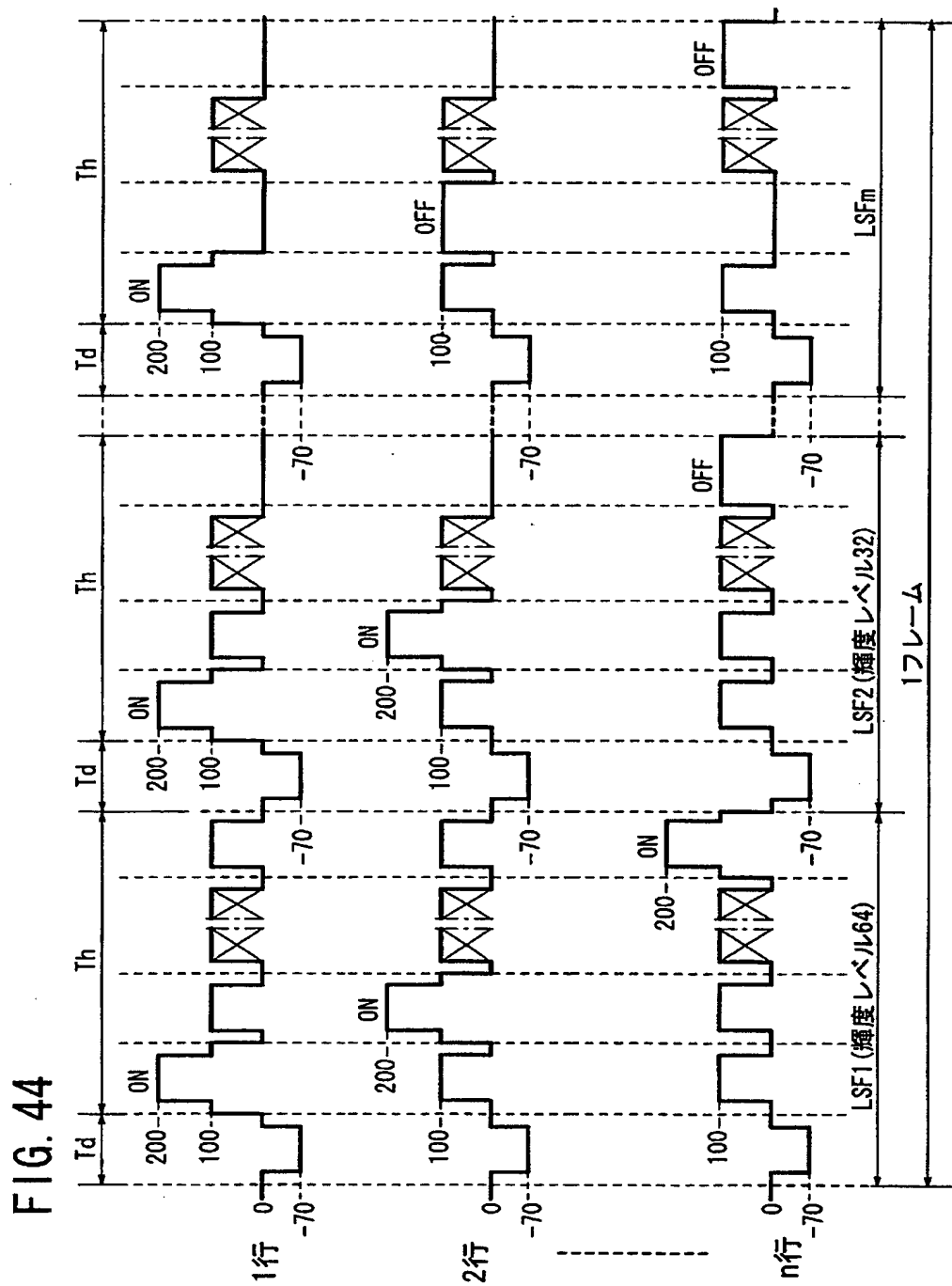


【図 4 3】

FIG. 43

		電荷蓄積期 間	発光期間	
			ON	OFF
		0[V]	200～110[V]	100[V]
選択	0[V]		200～110[V]	100[V]
非選択	100[V]		10～100[V]	0[V]
全選択	70[V]	-70[V]		

【図 44】

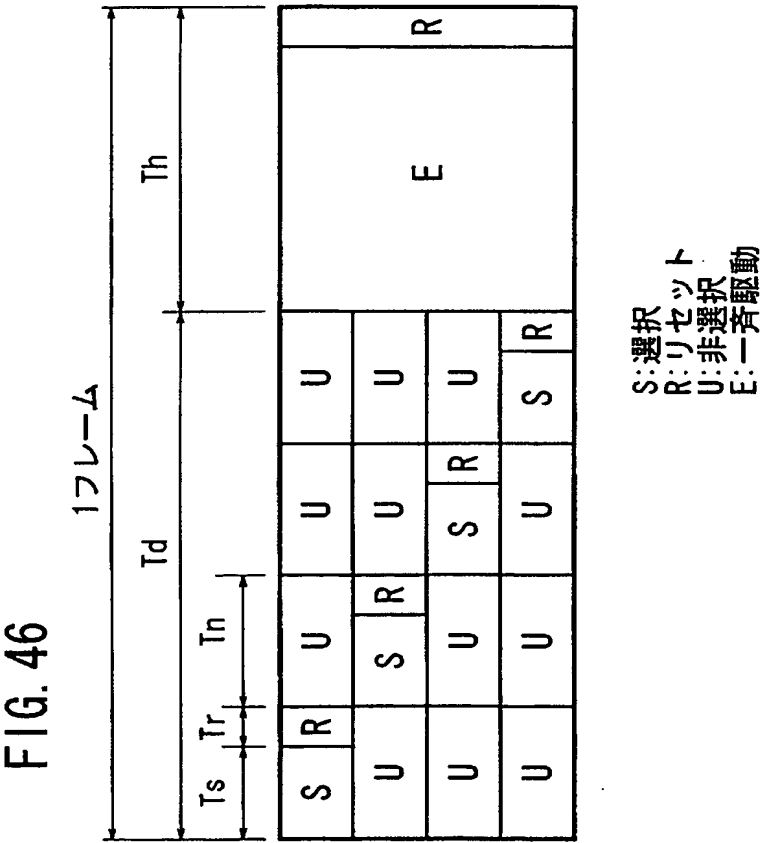


【図 4 5】

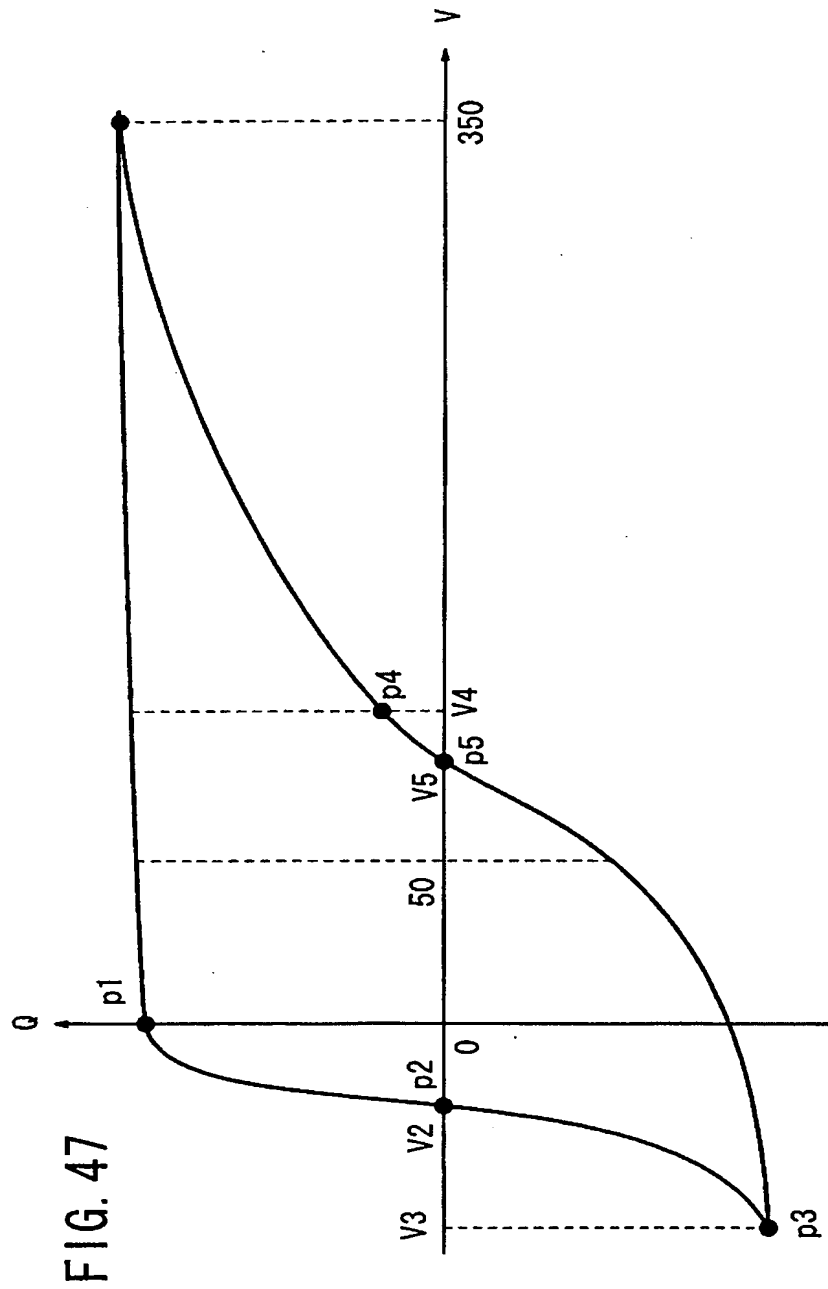
FIG. 45

		電荷蓄積期間	発光期間	
			ON	OFF
		0[V]	200[V]	100[V]
選択	0[V]		200[V]	100[V]
非選択	100[V]		100[V]	0[V]
全選択	70[V]	-70[V]		

【図 4 6】



【図 47】



【図 48】

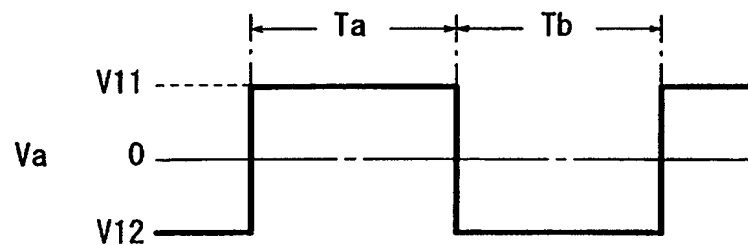
FIG. 48

		電荷蓄積時間		発光期間
		ON	OFF	
		0~30[V]	50[V]	0[V]
選択	50[V]	-50~-20[V]	0[V]	
リセット	0[V]		50[V]	
非選択	High-Z	0~100Vで変動		
全選択	-350[V]			

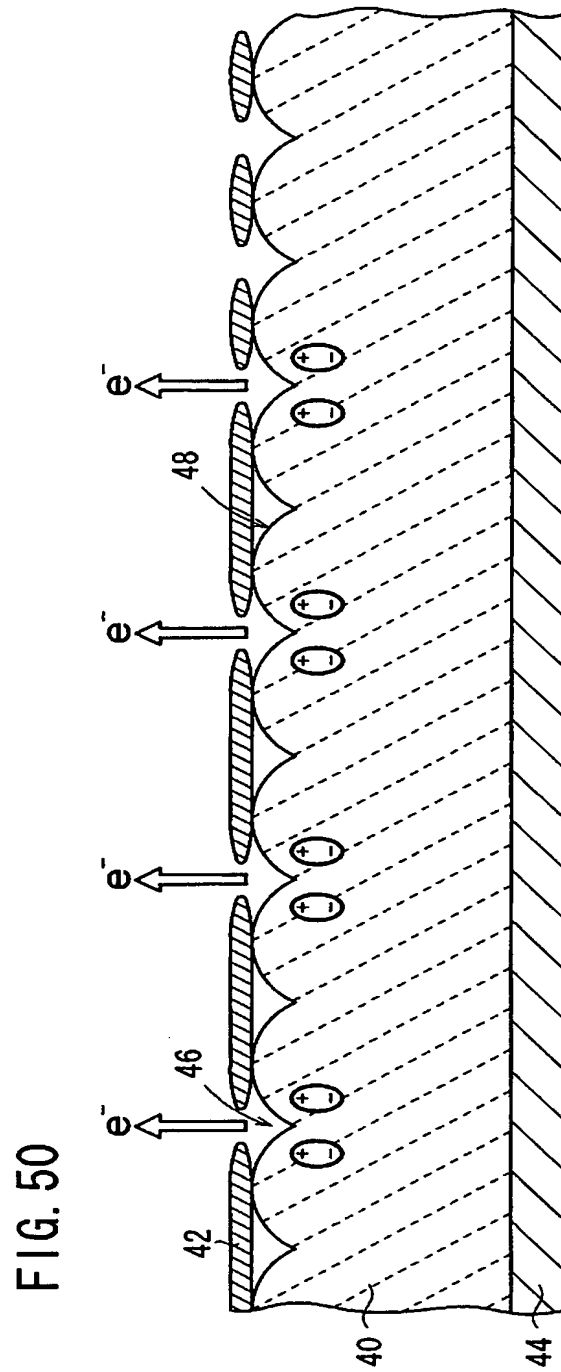
High-Z: 高インピーダンス状態

【図 49】

FIG. 49



【図 50】



【図 51】

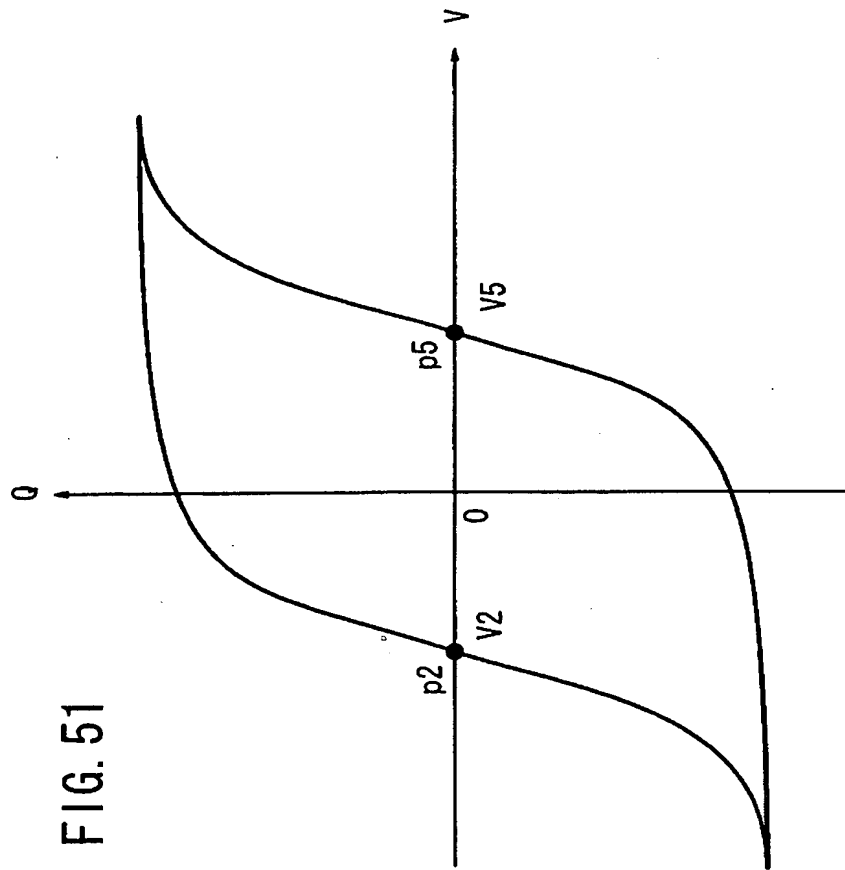
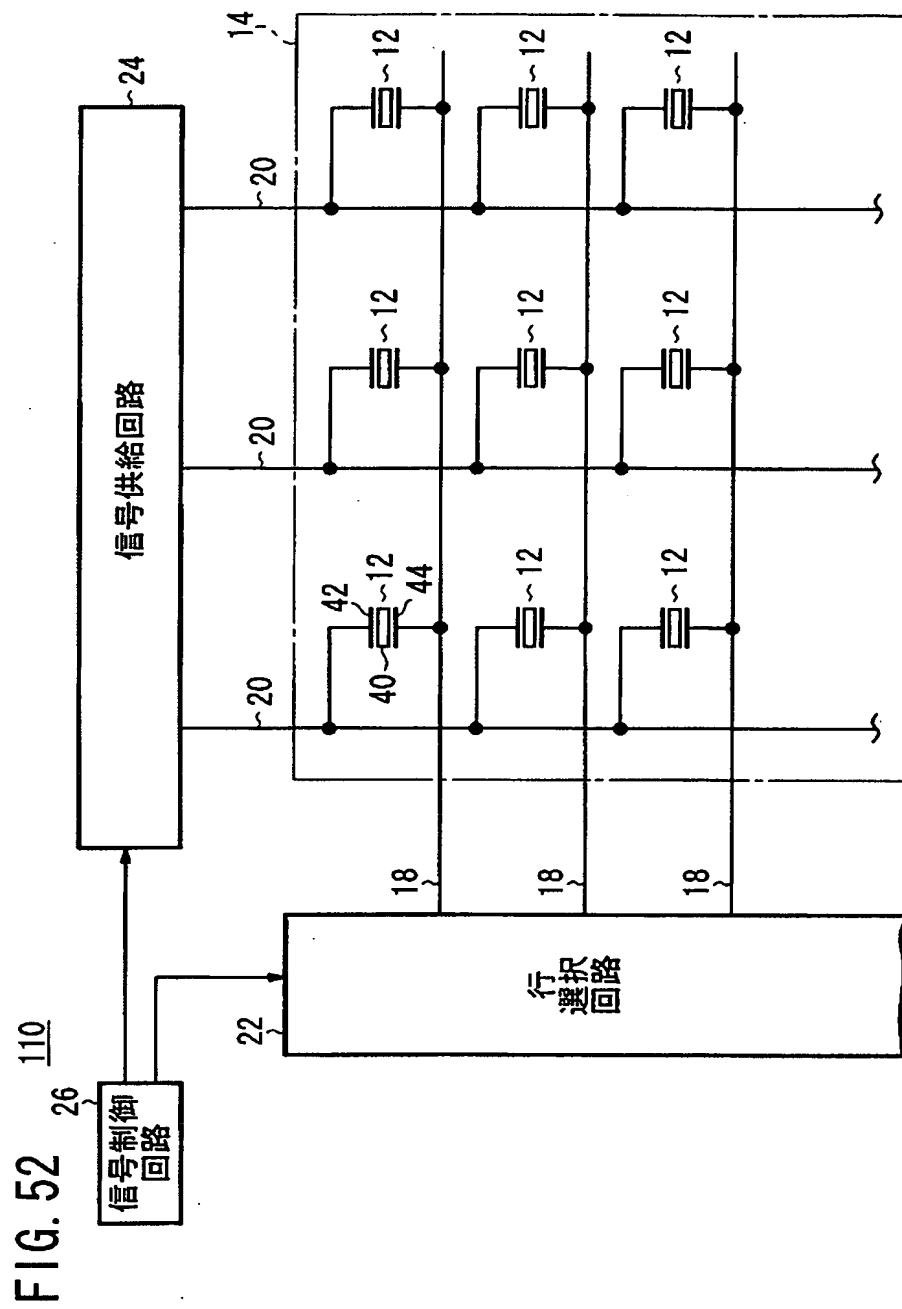


FIG. 51

【図 5 2】



【図 53】

FIG. 53

		ON	OFF
		-40[V]	0[V]
選択	100[V]	-140[V]	-100[V]
非選択	-100[V]	60[V]	100[V]

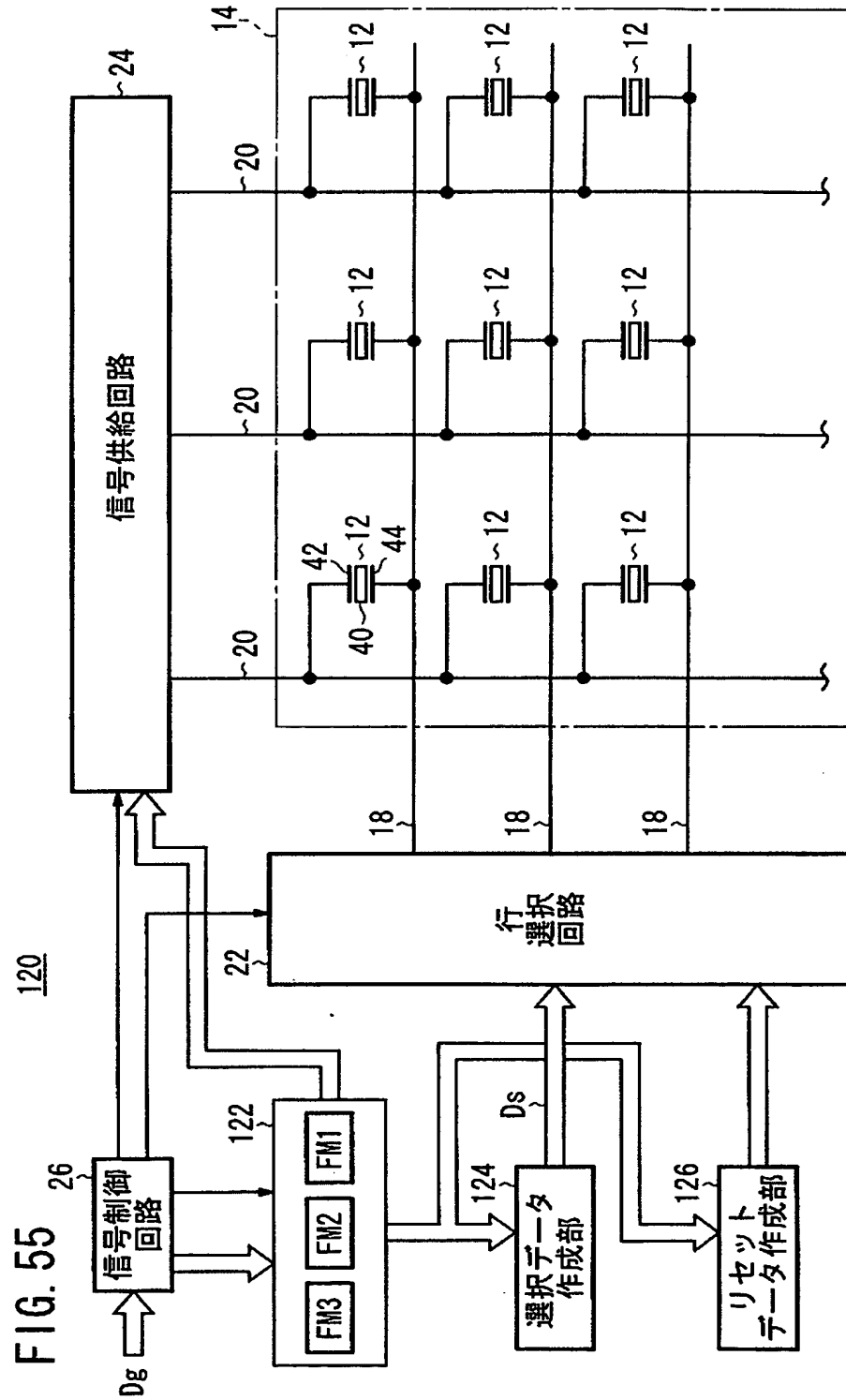
【図 54】

FIG. 54

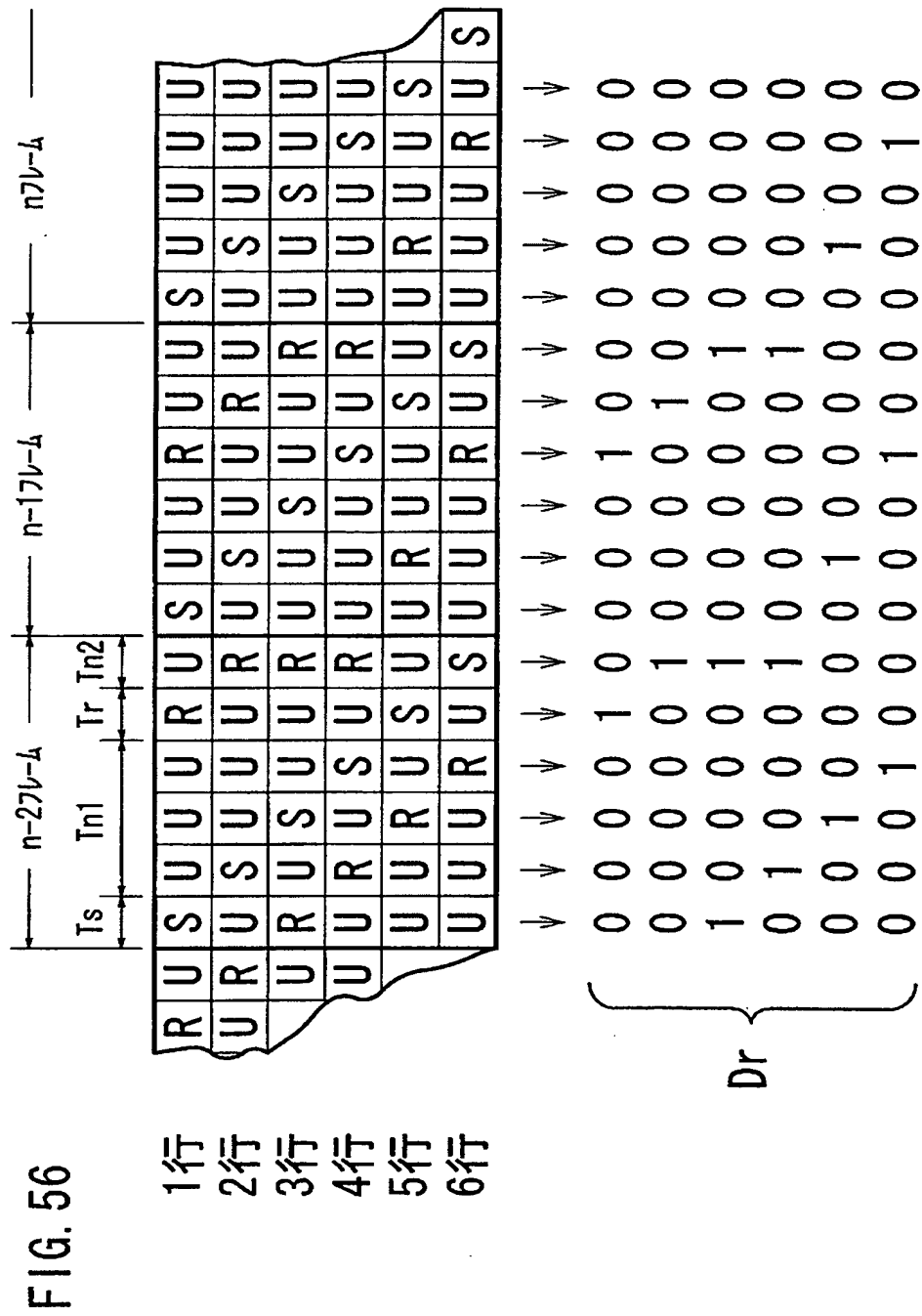
		ON	OFF
		-40[V]	0[V]
選択	100[V]	-140[V]	-100[V]
リセット	-100[V]	60[V]	100[V]
全選択	High-Z	60V~140Vで変動	

High-Z: 高インピーダンス状態

【図 5 5】



【図 56】



【図 57】

FIG. 57C

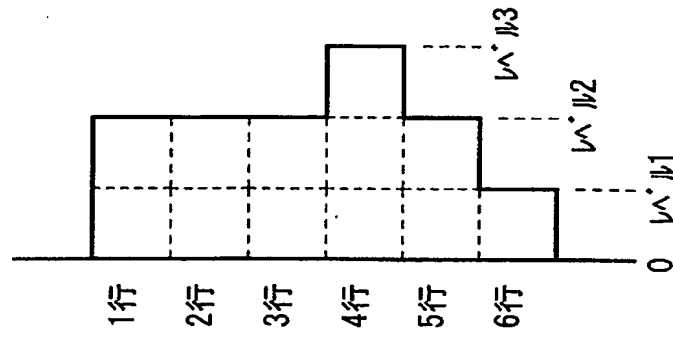


FIG. 57B

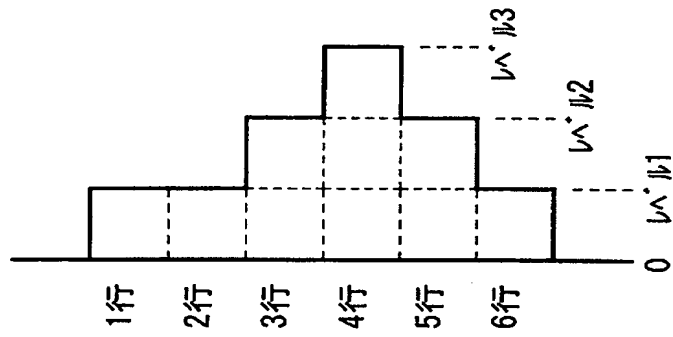
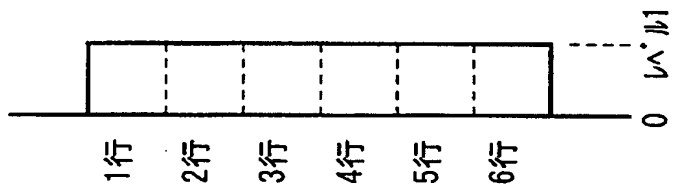


FIG. 57A



【図 58】

FIG. 58

		ON	OFF
		-40[V]	0[V]
選択	100[V]	-140[V]	-100[V]
リセット	-100[V]	60[V]	100[V]
第1非選択	High-Z	-140V~-60Vで変動 60V~140Vで変動	
第2非選択	High-Z		

【書類名】 要約書

【要約】

【課題】 低消費電力を図ることができ、しかも、低電圧駆動が可能な表示装置及びその駆動方法を提供する。

【解決手段】 1枚の画像の表示期間を1フレームとしたとき、該1フレーム内に1つの電荷蓄積期間 T_d と1つの発光期間 T_h が含まれている場合に、電荷蓄積期間 T_d に、全ての電子放出素子を走査して、ON対象（発光対象）の画素に対応した複数の電子放出素子にそれぞれ対応する画素の輝度レベルに応じた電圧を印加することにより、ON対象の画素に対応した複数の電子放出素子にそれぞれ対応する画素の輝度レベルに応じた量の電荷（電子）を蓄積させ、次の発光期間 T_h に、全ての電子放出素子に一定の電圧を印加して、ON対象の画素に対応した複数の電子放出素子からそれぞれ対応する画素の輝度レベルに応じた量の電子を放出させて、ON対象の画素を発光させる。

【選択図】 図27

特願 2 0 0 4 - 0 7 0 8 5 9

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 4 0 6 4]

1. 変更年月日

1 9 9 0 年 8 月 2 4 日

[変更理由]

新規登録

住 所

愛知県名古屋市瑞穂区須田町 2 番 5 6 号

氏 名

日本碍子株式会社